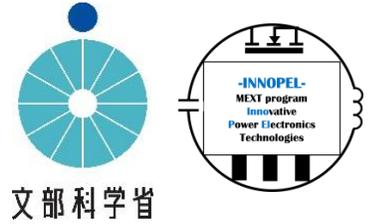


革新的パワーエレクトロニクス創出基盤技術研究開発事業

Innovative Power Electronics Technologies (INNOPEL)



受動素子技術ロードマップについて

パワエレのための受動素子の研究開発動向とロードマップ公開

2026-1-28

山口 正洋

INNOPEL プログラムオフィサー（受動素子領域）

東北大学 名誉教授、客員教授

A (7) 受動素子技術ロードマップの公開（暫定版を会場で展示中）

- スケジュール
- 章立て
- 領域間の連携（章間の関係）

B (4) 磁気素子の研究開発動向

C (5) コンデンサの研究開発動向

D (6) データ科学の利活用

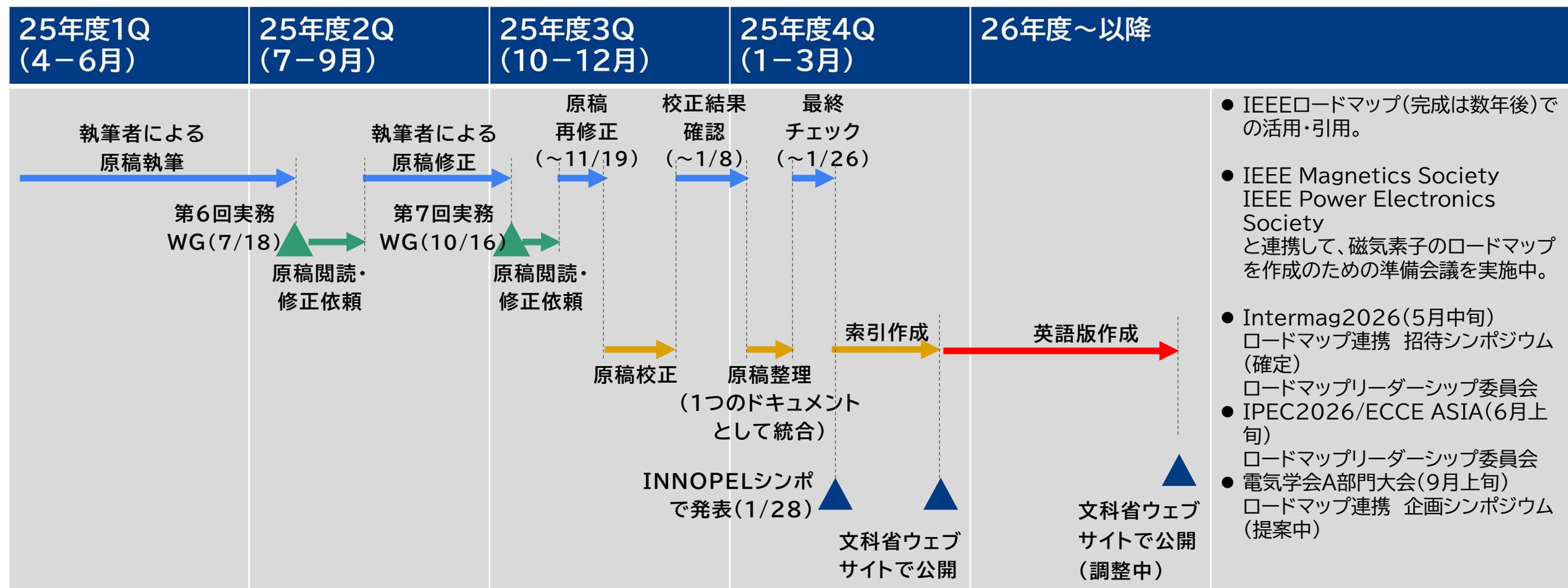
E (7) IEEE連携国際技術ロードマップへの展開

※()内の番号は、ポスター発表との対応番号

7. 受動素子技術ロードマップの公開

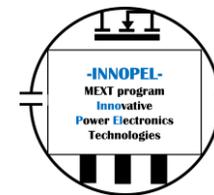
7.1 活動スケジュール

- 暫定版を本会場(印刷版)、および近日 文部科学省ウェブサイトで公開予定(完成版は本年度内に公開予定)。
- 26年度4～6月: 英訳版の作成、内容確認。文科省ウェブサイトで公開予定(調整中)。
- IEEEで磁気素子ロードマップの検討が始まっており、本ロードマップの活用が議論されている。





文部科学省



7. 受動素子技術ロードマップの公開

7.2 章立て

● 0章／序章

● 1節 本ロードマップの位置づけ

- 1.1 目的
- 1.2 指針
- 1.3 方針
- 1.4 手法
- 1.5 公知

● 2節 本ロードマップの構成

- 2.1 章構成
- 2.2 章間の関係

● 1章／回路側から見た受動素子

● 1節 磁気素子

- 1.1 パワーエレクトロニクス回路で使われる受動部品の使い方
- 1.2 ギャップ
- 1.3 変圧器の絶縁性能、鉄損と銅損の割合、巻線間容量
- 1.4 インダクタおよび変圧器に使用する磁性材料のレビュー
- 1.5 高磁束密度材料と低損失磁気素子
- 1.6 磁気部品に求める設計精度の要因

● 2節 コンデンサ

- 2.1 用途毎のコンデンサに対する要件($\tan \delta$ を含む)
- 2.2 平滑用に適用されるコンデンサ
- 2.3 ACコンデンサ
- 2.4 回路適用時のボトルネック
- 2.5 寿命、信頼性、安全性

● 3節 ベンチマーク

- 3.1 インダクタ
- 3.2 コモンモードインダクタ
- 3.3 SST用変圧器
- 3.4 直流リンク用コンデンサ

● 2章／受動素子から見たパワーエレ

● 1節 磁気

- 1.1 パワーエレクトロニクス用磁性材料の基礎
- 1.2 薄帯、焼結体
- 1.3 圧粉磁心・微粒子コンポジット磁心
- 1.4 磁気特性計測法
- 1.5 変圧器・インダクタ
- 1.6 Steinmetz係数の実例
- 1.7 磁気部品の材料・製造過程のトレードオフ
- 1.8 磁気素子のモデリング

● 2節 コンデンサ

- 2.1 パワーエレクトロニクス用コンデンサの使い分け
- 2.2 セラミックコンデンサ
- 2.3 フィルムコンデンサ
- 2.4 電解コンデンサ

● 3章／パワーデバイスの発展

● 1節 パワーデバイス

- 1.1 半導体パワーデバイスの幕開け
- 1.2 パワーデバイスの性能指標
- 1.3 ユニポーラデバイスとバイポーラデバイス
- 1.4 絶縁ゲートバイポーラトランジスタ
- 1.5 ユニポーラリミット

● 2節 ワイドバンドギャップ半導体 パワーデバイス

- 2.1 ワイドバンドギャップ半導体材料
- 2.2 SiC縦型MOSFET
- 2.3 SiC超接合MOSFET
- 2.4 SiCバイポーラデバイス
- 2.5 GaN縦型MOSFET
- 2.6 横型GaN HEMT

● 3節 まとめ

7. 受動素子技術ロードマップの公開

7.2 章立て(続き)

● 4章／データ科学の利活用

- 1節 データ科学の利活用の現状と将来
 - 1.1 データ科学とパワエレ
 - 1.2 パワーエレクトロニクス回路設計におけるAI/ML活用
 - 1.3 磁性部品の特性予測・材料開発へのAI/ML応用
 - 1.4 リアルタイム制御(インバータ制御・モータドライブ等)へのML応用
 - 1.5 故障予知・異常検知へのAI/ML活用
 - 1.6 トポロジー選択・パラメータ最適化へのAI/ML応用
 - 1.7 今後の研究トレンドと技術的課題・展望
- 2節 パワエレ回路設計へのAIの利活用
 - 2.1 AI/ML視点からの回路設計の問題記述
 - 2.2 AI/MLによる最適化ソフトウェアの構成例
 - 2.3 高周波コンバータの最適設計例
 - 2.4 AI/ML設計の逆問題への展開

● 3節 機械学習モデリング

- 3.1 はじめに
- 3.2 マテリアルズ・インフォマティクスの概要
- 3.3 磁気素子のモデリングと鉄損解析
- 3.4 拡張型ランダウ自由エネルギーモデルによる磁化反転解析
- 3.5 拡張型自由エネルギーモデルの応用研究:実例紹介
- 3.6 まとめと今後の課題

● 4節 磁性材料・磁気素子開発のための機械学習の利活用

- 4.1 軟磁性材料を用いた受動素子開発のための機械学習
- 4.2 機械学習を利用した磁性材料の解析事例
- 4.3 機械学習を利用した磁気素子の解析事例

● 5章／技術ロードマップ

● 1節 受動素子の設計とその課題

- 1.1 磁性材料と回路設計パラメータの関係を考慮した統合的な議論に基づく材料開発
- 1.2 磁気素子の技術動向(鉄窒素を除く)
- 1.3 コンデンサの技術動向

● 2節 将来の課題

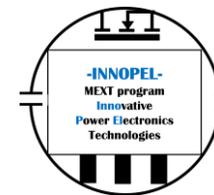
- 2.1 磁歪の理解
- 2.2 実装技術の現状と今後の課題
- 2.3 鉄窒素系の開拓
- 2.4 リサイクル・リユース
- 2.5 レアマテリアル

● 3節 まとめに代えて

- 3.1 回路システム領域と受動素子領域との協調
- 3.2 磁気素子における喫緊の課題
- 3.3 コンデンサにおける喫緊の課題
- 3.4 データ科学の利活用
- 3.5 IEEE連携国際技術ロードマップへの展開

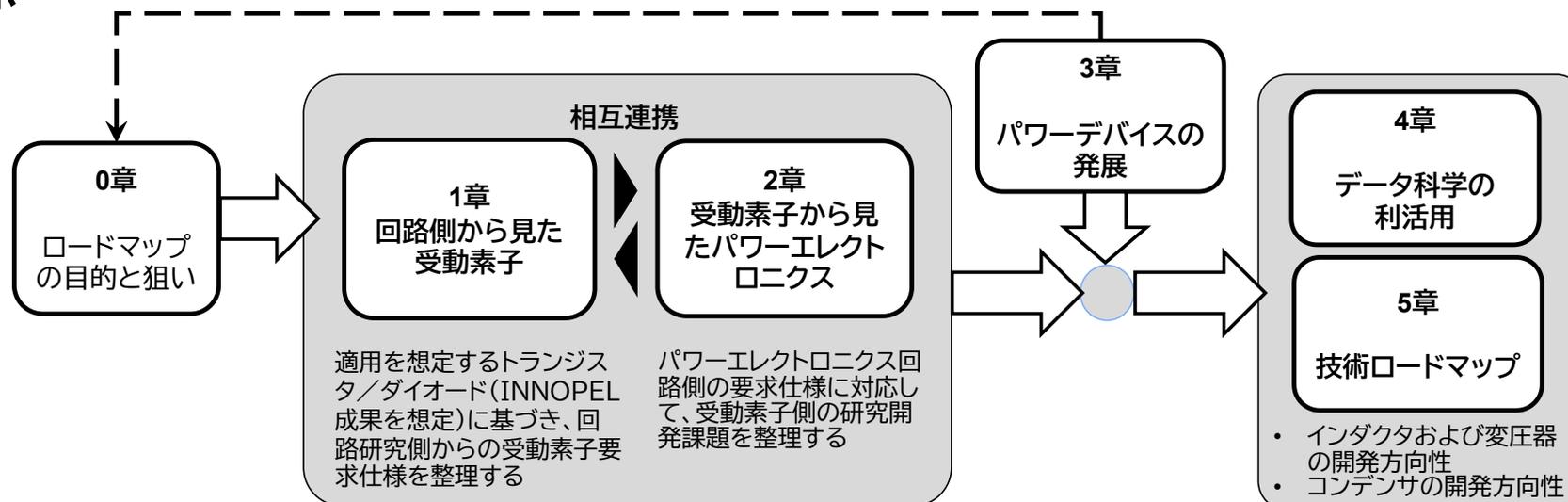


文部科学省

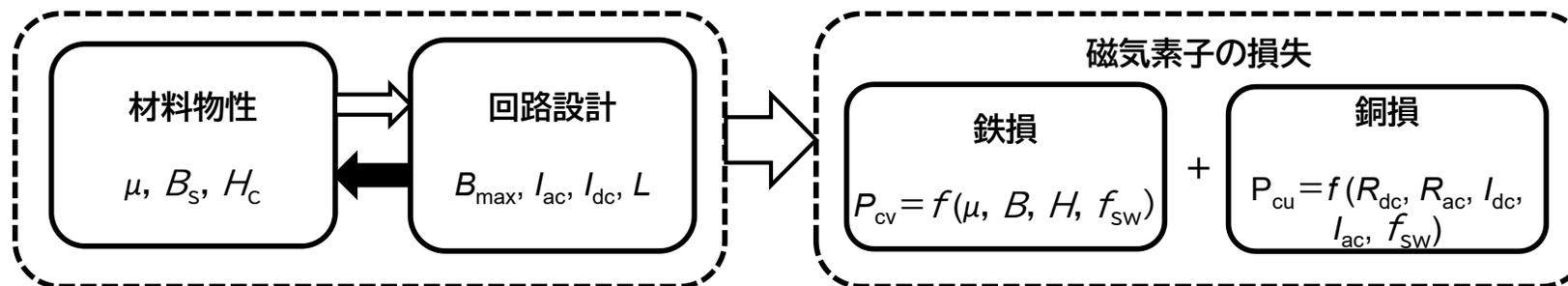


7. 受動素子技術ロードマップの公開（1章）

7.3 章間の関係



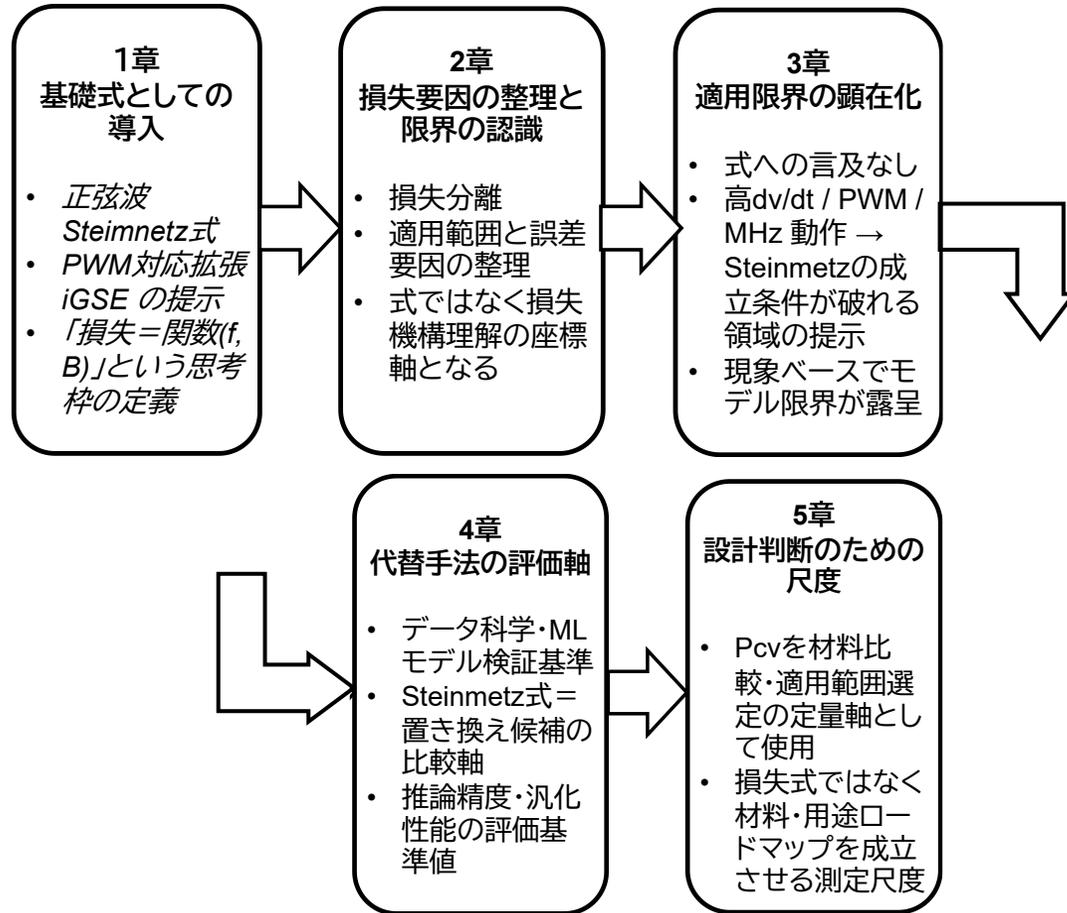
各章の関係



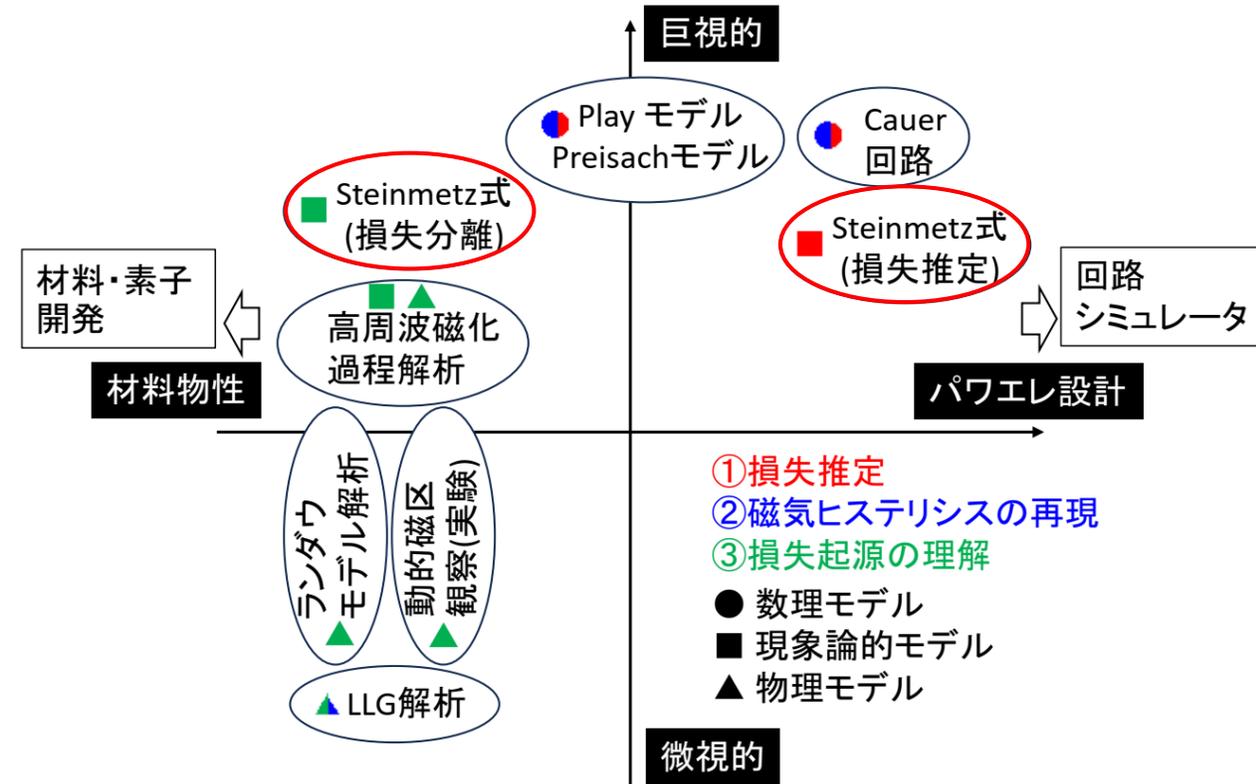
磁気素子における物性・設計・損失の関係

7. 受動素子技術ロードマップの公開（1章）

7.3 章間の関係(続き)



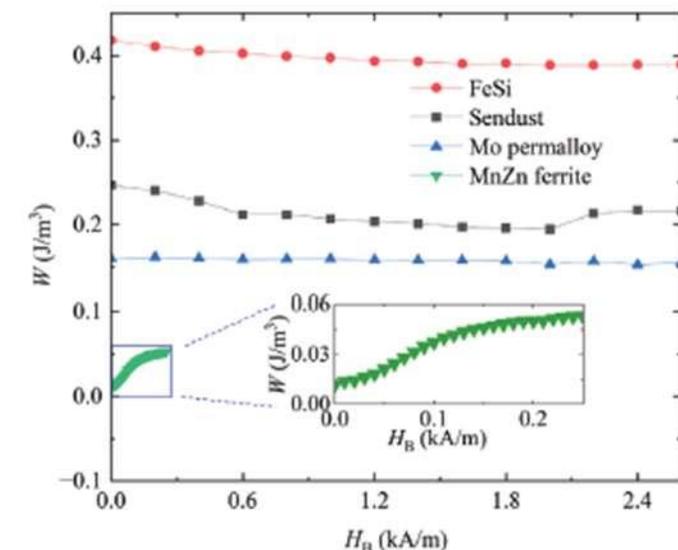
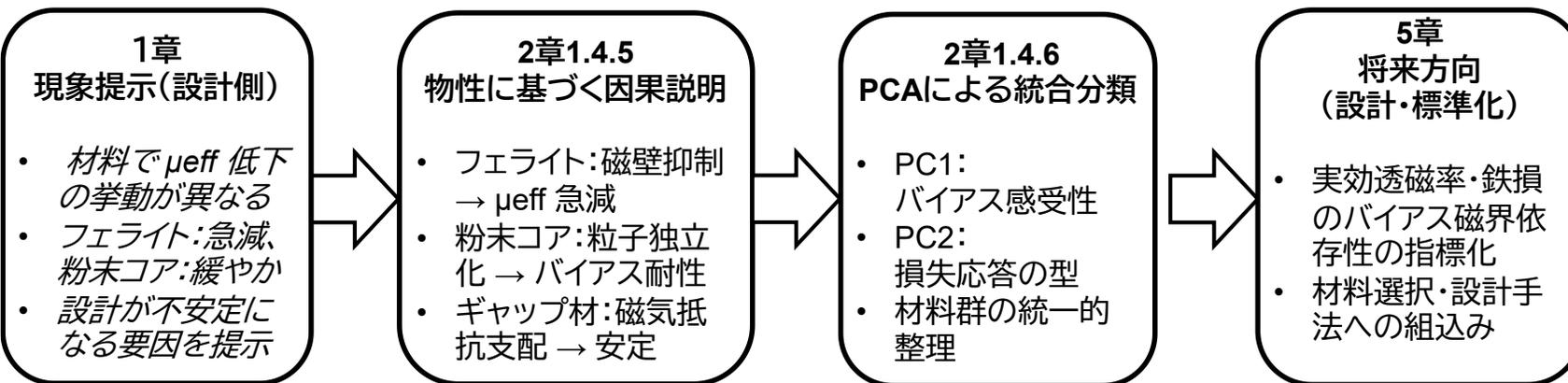
各章におけるSteinmetz式の位置づけ



各種モデリング手法の分類

7. 受動素子技術ロードマップの公開 (1章)

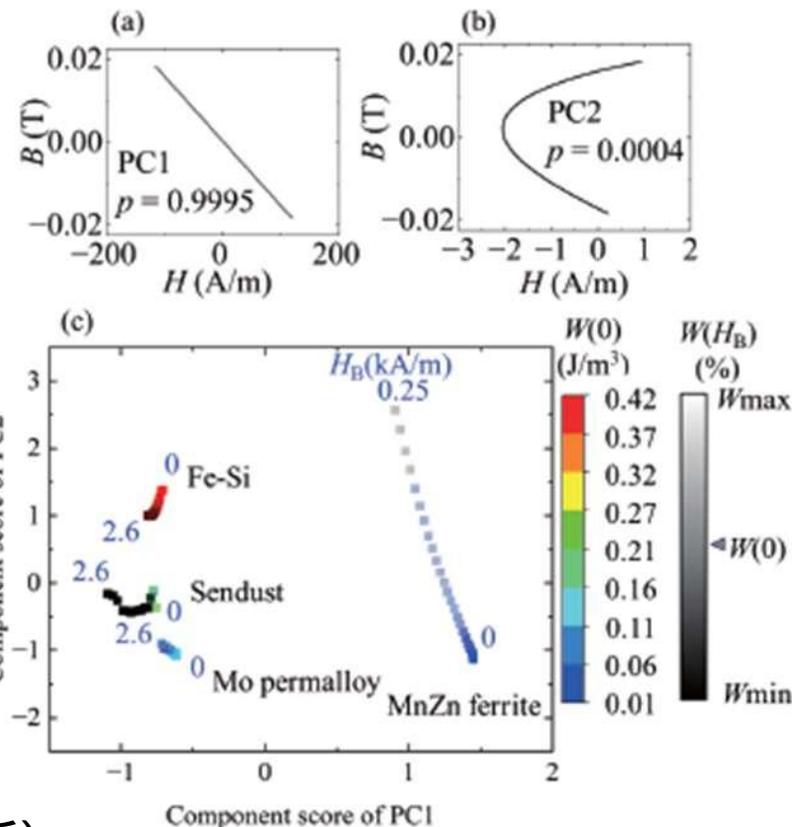
7.3 章間の関係(続き)



(回路側からの指摘)
鉄損のDCバイアス依存性が
材料毎に異なる

鉄損へのDCバイアスの影響 (直流重畳特性)

(受動素子側の解析)
 B - H 曲線の傾き(PC1)と曲率(PC2)
との競合によって説明可能



4. 磁気素子の研究開発動向（5章）

4.1 学術的・技術的課題

1) 学術的課題(材料・物性起因)

Fe基アモルファス合金: 加熱による結晶化進行, 低磁歪と高飽和磁束密度の両立

Fe基ナノ結晶合金: 繰返し負荷下の粒径安定性, 均一核生成促進と粒成長抑制(合金設計)

2) 技術的課題(加工・熱処理・量産プロセス)

加工(機械加工性): アモルファス薄帯一打抜き加工難と工具摩耗, ナノ結晶材一金型加工困難, 代替加工法・工程設計

熱処理管理: アモルファス一応力緩和不足・過剰脆化

ナノ結晶化—体積収縮, 粒径維持のための精密熱処理

材料供給・量産性: Cu/Nb/Zr等の環境負荷・資源制約, リサイクル技術

将来プロセス適合: 薄膜形成, 三次元構造化, マイクロパターニング, 薄帯ベース製法に加えた新規プロセス開発

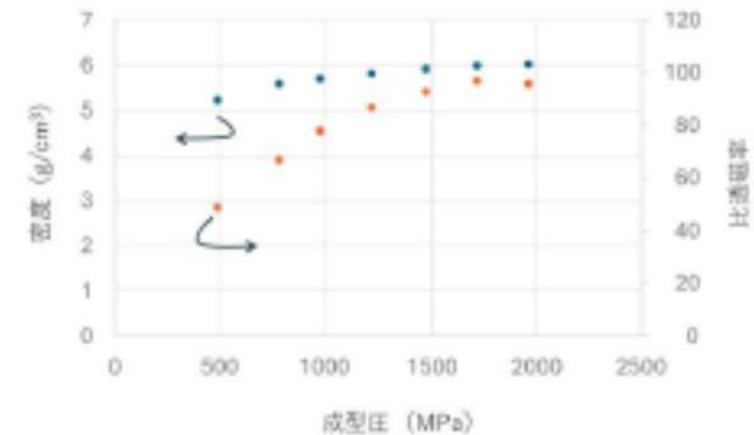
電力密度向上: 絶縁距離、放熱対策、EMI対策

3) コスト課題(導入判断・最適化)

4.2 発展的課題



高周波変圧器の最適設計結果から望まれる磁性材料特性



インダクタ用圧粉磁心の透磁率チューニング例
磁気素子用磁性材料の特性チューニング技術

5. コンデンサの研究開発動向 (5章)

5.1 電解コンデンサの高耐圧化

①電解液タイプ

利点: 誘電体(アルミナ)の欠陥を自己修復でき、高耐電圧化に有利
 課題: ESRが大きく、リップル電流許容度が小さい。液漏れリスク有。

②導電性高分子タイプ

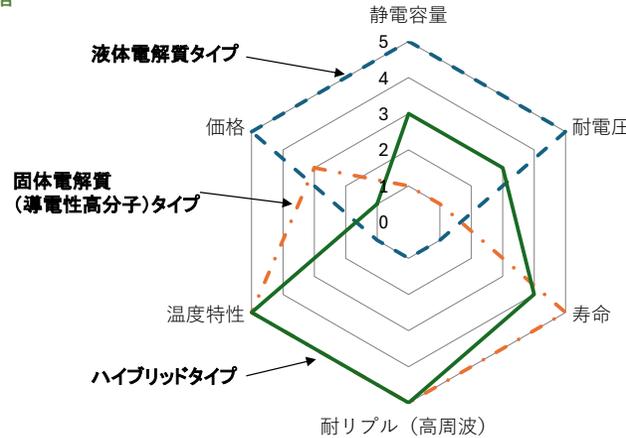
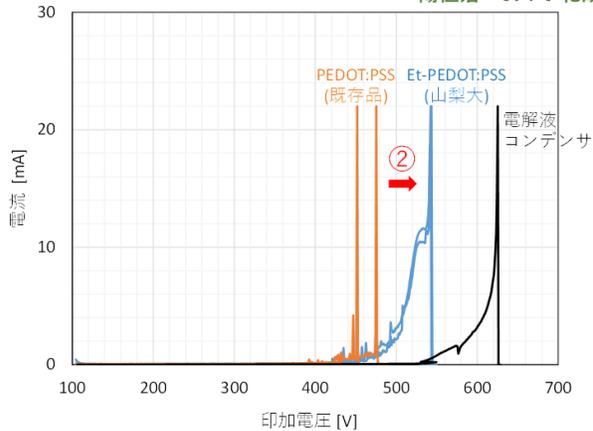
利点: 電気伝導率が大きく、ESRの低減・高周波特性に優れる。
 液漏れ由来の故障がなく高耐久化、耐熱性に優れる。
 課題: 耐電圧が低い(INNOPELで耐電圧450 V/125°Cを実現)

③電解液と導電性高分子のハイブリッドタイプ

利点: 導電性高分子タイプに比べて耐電圧が向上。
 課題: パワエレ用に高耐圧化が必要(量産品の定格電圧は100 V程度)。

<得られた巻回素子の耐電圧試験>

陽極箔: 674 V化成箔



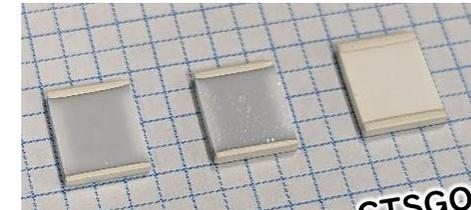
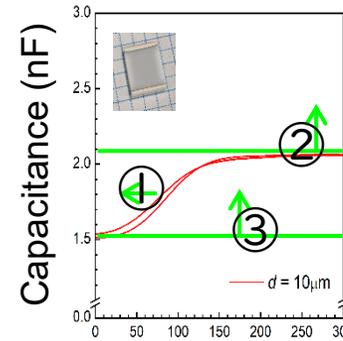
導電性高分子タイプ特性例

INNOPELで耐電圧450 V/125°Cを実現)

5.2 積層セラミックコンデンサの小型大容量化

①用途: スマートフォン等の情報端末の薄型化や高性能化
 電子機器や自動車等の高性能化

②課題 大きな実効静電容量が求められる
 誘電体層の薄層化と高信頼性を実現できる材料・プロセスが必要



チタン石型誘電体
 材料SrTiGeO5に
 おいて150kV/cm

試作MLCC

Electric field / kV cm⁻¹ で200%誘電率増大

5.3 フィルムコンデンサの更なる小型・高密度化

① PPフィルムの耐電圧性能の限界に近付いている。

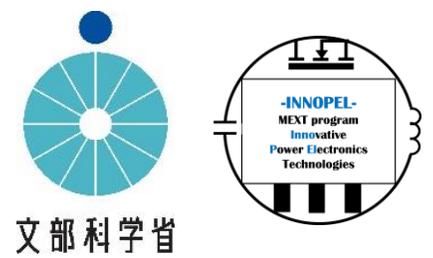
- 現時点で上市されているPPフィルムの厚みは、最薄で2 μm
- PPフィルムを超える高誘電率化は、電気特性・コストなどから難しい。

②更なる使用温度範囲の拡大ニーズ

PPフィルムは温度上昇とともに流動性(融点:160~170 °C)を持ち壊れる。

- 近年の高耐熱フィルムでは低損失, 高耐電圧, セルフヒーリング特性など同時に満足することは難しく、用途に応じた誘電体フィルムの開発と選択が今後必要になる可能性がある。

6. データ科学の利活用 (5章)



MagNetの指針に「材料」を融合

KEYWORDS Open-Source, Data-Driven Methods, Machine Learning, Artificial Intelligence, Power Magnetics, Power Ferrites



本論文では1つのハコだが、INNOPEL磁気素子チームの研究で、このハコを物理・材料に根差したハコの集合体に様変わりさせることができる

7. 受動素子技術ロードマップの公開（5章）

7.4 IEEE連携国際技術ロードマップへの展開

Intersociety collaboration: General Lead **Masahiro Yamaguchi**

INNOPEL

IEEE Magnetics Society



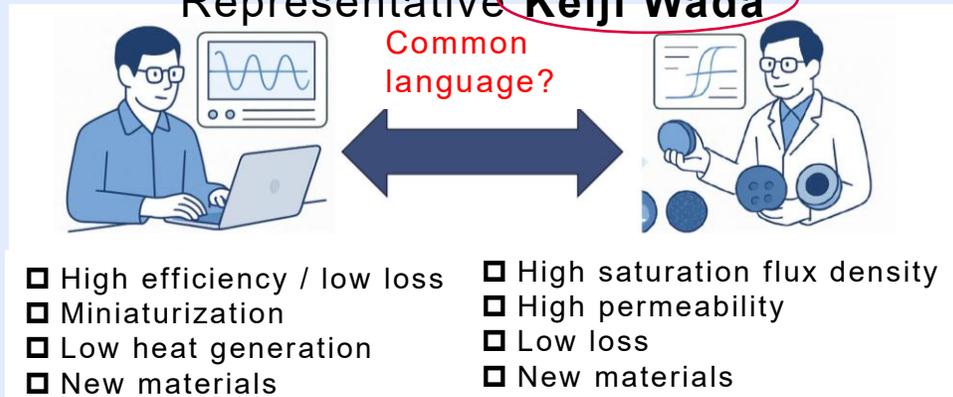
IEEE Power Electronics Society

Lead: **Masahiro Yamaguchi**
 Technical Committee(TC)
 Roadmap subcommittee
 Representative **Satoshi Okamoto**, **Luigi Solimene**,
 (Industry, TBD)
 Supporter: AdCom, Ron Goldfarb, Denys Makarov
 Massimo Pasquale, Carlo Ragusa

Lead: Peter Willson
 VP representative for roadmaps
 Representative: **Matt Wilkowski**, **Minjie Chen**
 Supporter: AdCom, Frede Blaabjerg, Johan Enslin
 Toshihisa Shimizu, Keiji Wada, Jun-ich Itoh

Japanese INNOPEL roadmap

Representative **Keiji Wada**



Circuit/systems group

Materials group

Key contents of IEEE roadmap

Feature

- Mutual understanding between the circuit system field and the passive component field has created new materials, observation methods, iron loss models, and better ways to use them.
- Academic roadmap

Challenges

- International view
- Link to industries
- International standards