

3章 パワーデバイスの発展

1節 パワーデバイス

パワーエレクトロニクス回路のもう一つの重要な構成要素が半導体パワーデバイスである。これまでは、スイッチング速度や最大動作温度など、パワーデバイスに起因する制約がシステム全体を律していたが、パワーデバイスの進展とともにそれらの制約が外れると、受動部品や実装技術、放熱技術、制御技術に対して、より高度な要求が突き付けられることになる。本章ではパワーデバイスの開発の歴史と近年大きく進展しているワイドバンドギャップ (WBG) 半導体パワーデバイスの進展などについて概観する。

1.1 半導体パワーデバイスの幕開け

キーワード: 半導体パワーデバイス, Si ダイオード, Si トランジスタ, バイポーラトランジスタ, サイリスタ, GTO

1947年のトランジスタの発明 (実際には翌1948年の接合側バイポーラトランジスタの発明) 以降、半導体デバイスの性能は年々向上し、その適用範囲は急速に拡大した。それまででエレクトロニクスの中心を担っていた真空管から半導体デバイスへの置き換えが進み、半導体デバイスは無線通信や情報処理エレクトロニクスの中核を担う電子部品となった。一方、技術の進展により、半導体デバイスの高耐圧化、大電流化が可能になってくると、電力変換における半導体の利用が検討されるようになった。半導体パワーデバイス (パワーデバイス) の登場である。当初はゲルマニウム (Ge) が使われていたが、その後、シリコン (Si) に移行し、過去60年間、今日に至るまでSiがパワーデバイスの主役の座を占めている。

最初に実用化されたパワーデバイスは、整流用ダイオードである。それまでは、整流には真空中でのアーク放電を利用した水銀整流器が使われていた。壊れやすく、真空ポンプや予備加熱を必要とする水銀整流器に対して、直ちに動作可能で小型堅牢な半導体整流器には圧倒的な優位性があり、急速に置き換えが進んだ。ちなみに、1964年に開業した初代新幹線 (0系) には800 A, 2500 V 耐圧のSiダイオードが用いられていた⁽¹⁾。

接合型バイポーラトランジスタから派生して、1957年にサイリスタが米国GEにおいて開発された。アノード、カソードに加えてゲート端子を有する3端子素子である。商品名はSilicon Controlled Rectifier (SCR) であり、ゲート端子に電流を流すことでダイオードが導通状態へと遷移 (点弧) する素子である。サイリスタで整流回路を構成すると、サイリスタにトリガーをかけるタイミングを調整することで出力電圧を調整することができる (サイリスタ位相制御方式)。それまで、変圧器の巻線タップのスイッチ切り替えて段階的に行っていた出力電圧の調整が、連続的、かつ、電子的に行えるようになった。サイリスタの導通状態の解消 (消弧) のためには、アノード電流をゼロにしなければならないが、整流回路の場合、入力交流では電圧がゼロとなるタイミングがあるので自動的に消弧する。1985年から運用開始された100系新幹線には1000 A, 4000 V 耐圧のSiサイリスタが使われている⁽¹⁾。

一方、バイポーラトランジスタの大電流、高耐圧化の研究も進んだ。バイポーラトランジスタは、ベースに電流を流した時だけ導通となるので、ベース電流により自由自在にオン・オフができるというメリットがある。DC-DC コンバータやDC-AC コンバータ (インバータ) に幅広く利用された。ただ、鉄道や産業用機器などでは数kV耐圧のデバイスが必要で、これをバイポーラトランジスタでスイッチングするのは困難であった。サイリスタについても、ゲート端子から電流を引き抜くことでターンオフできるゲートターンオフサイリスタ (GTO) が発明された。GTOサイリスタは、例えば鉄道車両のインバータなどに広く使われており、1990年代後半まで主力の位置を占めていた。

このように大電流・高電圧の整流素子、スイッチング素子が登場することで、電力を自由自在に変換、制御するというコンセプトが生まれた。パワーエレクトロニクスである。そのコンセプトの源流は、1969年GEのStormが執筆した米国電気電子学会 (IEEE) の機関誌 (*IEEE Spectrum*) の記事とされている。電気機器、半導体デバイス、制御が三位一体となった新しい学術領域である⁽²⁾。

文献

(1) 荒井真一他: 「最新技術を応用した100系新幹線電車の電気品」, 日立評論, Vol.68, No.3, pp.23-28 (1986) (in Japanese)

(2) H. F. Storm: "Solid-state power electronics in the U.S.A.", *IEEE Spectrum*, Vol.6, Issue 10, pp.49-50 (1969)

1.2 パワーデバイスの性能指標

キーワード: スイッチング動作, オン抵抗, 耐圧, オフ時リーク, 損失, 発熱, 最大動作可能温度

パワーエレクトロニクスの本質は、半導体デバイスのスイッチング動作により電力変換を行うことである。つまり、半導体デバイスの導通状態と遮断状態を使用する。代表的なトランジスタの出力特性を図 3.1.2.1 に示す。アナログ増幅回路 (A 級) では、負荷直線の C 点をバイアス点 (無信号時の動作点) として B 点から D 点の連続的な状態を使う。入力信号に忠実な波形が出力されるので、アナログ信号の増幅に使われる。ただ、トランジスタ内部では、無信号時であってもトランジスタの端子電流×端子電圧、すなわち図の赤色の長方形の面積に相当する電力損失が定期的に発生する。B 級, C 級増幅動作を行うことで信号無入力時の損失は低減できるが、それでも信号入力時 (動作時) はトランジスタ内で相応の電力損失が生じる。

一方、パワエレ回路では、完全にオンの状態の A 点と、完全にオフの状態の E 点を使う。E 点では遮断状態なので電力損失はゼロである。A 点ではトランジスタは導通状態であり、導通抵抗 (オン抵抗) に起因する損失 (導通損失) はあるものの、図のオレンジ色の長方形で示したように、アナログ増幅回路と比べるとトランジスタ内での電力損失は非常に小さい。ただし、スイッチング動作の過程で A-B-C-D-E と推移する必要があり、その過程では損失 (スイッチング損失) が発生する。

スイッチング動作を行うパワーデバイスの最も重要な特性として、オン抵抗 (R_{on}) と耐圧 (V_b) というものがある。オン抵抗は導通状態の抵抗であり、小さければ小さいほど損失の小さい優れたパワーデバイスということになる。また、耐圧は、確実に電流を遮断できる電圧である。回路設計者から求められる耐圧を満足しながら、オン抵抗を最小にするということがパワーデバイス研究開発の基本といえる。さらに詳しく見れば、オフ状態でもわずかなリーク電流が流れている。これはオフ時損失となるので最小化する必要がある。

アナログ増幅回路と比べるとパワエレ回路はトランジスタにおける損失が小さいと述べたが、パワエレ回路では使用している電流値が数十 A から数 kA と桁違いに大きいため、図 3.1.2.1 の A 点における損失もかなり大きなものとなる ($P_{loss} = I^2 R_{on}$)。半導体は温度上昇とともにオフ時のリーク電流が大きくなり、その漏れ電流による発熱でさらに温度上昇して最終的に熱暴走に至るため、半導体を使用する上限温度がある。この上限温度が大きいほど、冷却システムを簡素化することができ、システム応用上大きなメリットとなる。一般に Si パワーデバイスの場合は接合温度 (半導体デバイスのパッケージ温度ではなく、パッケージ内部の半導体デバイスチップの pn 接合部分の温度) で 125~150°C 程度が使用限界となる。チップからパッケージまでの熱抵抗を考えると、パッケージの温度は数十°C に維持する必要がある。

以上をまとめると、パワーデバイスの主要な性能指標は、オン抵抗, 耐圧, オフ時リーク, 最大動作可能温度, スイッチング損失となる。(他にも、短絡耐量, アバランシェ耐量などもあるが割愛する。)

1.3 ユニポーラデバイスとバイポーラデバイス

キーワード: サイリスタ, バイポーラトランジスタ, バイポーラデバイス, ユニポーラデバイス, 縦型パワーMOSFET

サイリスタやバイポーラトランジスタがしばらくの間、パワエレのスイッチング素子の担い手となった。当初は、数百 V 程度の耐圧の素子はバイポーラトランジスタ、600 V 以上の耐圧はサイリスタが担っていた。これらのデバイスは、電子と正孔の両方がデバイスの導通動作に関わっており、バイポーラデバイスと呼ばれている。一方で、片方 (一般的には電子) のキャリアしかデバイスの導通動作に関係しないユニポーラデバイス (多数キャリアデバイスとも呼ぶ) がある。電界効果トランジスタ (FET) は通常の動作モードではユニポーラデバイスであり、特にその中でも、金属 - 酸化膜 - 半導体電界効果トランジスタ (MOSFET) は、ゲート端子が電流経路 (ソース端子, ドレイン端子) に対して酸化膜を介して絶縁されており、駆動回路が構成しやすいことからパワーデバイス素子として急成長した。Si 集積回路で培われた酸化膜技術, 微細加工技術を取り入れ、電流経路としてはチップの表面 - 裏面の縦型のデバイス構造とした、パワーMOSFET として特に 300 V 以下の低耐圧素子に急速に広まった。

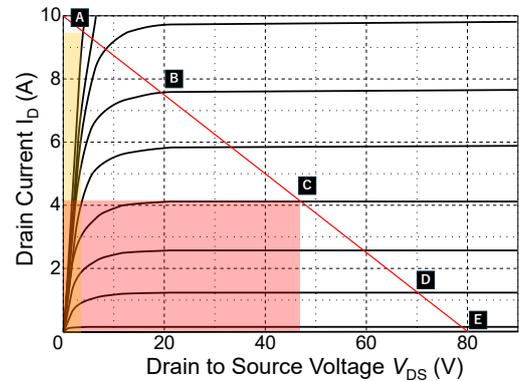


図 3.1.2.1 アナログ増幅器とパワーエレクトロニクスのトランジスタの動作点の違い

縦型パワーMOSFET (DMOSFET) と呼ばれるパワーデバイスの断面図を図 3.1.3.1 に示す。実際には抵抗を下げるためにこの構造がデバイスチップ面内に周期的に配置される。 V_{gs} がしきい値電圧以上の場合、トランジスタはオン状態となる。MOS 界面に電子チャネルが形成され、n 型ソース領域、MOS 電子チャネル、n 型ドリフト層、n 型基板までの電子の通り道が形成され、ソース - ドレイン間が導通状態となる。耐圧維持層は n 型半導体の中性状態であり、ドナー密度と同じ密度の電子がドリフトにより輸送される。(ドリフト層と呼ばれるゆえんである。)

一方、 V_{gs} がしきい値電圧未満の場合は、MOS 界面にはキャリアは誘起されず、導通には寄与しない。埋め込まれた n⁺ ソース領域は動作には無関係となり、ソース電極が接続されている p 型ウェル領域と n 型ドリフト層の pn 接合の逆バイアス状態となっているように見せる状況となる。この pn 接合がソース - ドレイン間を遮断することになる。これがオフ状態である。MOSFET はドレイン側が正になるように使用するが、ドレイン側が負となるとこの pn 接合がダイオードの働きをする。いわゆるボディダイオードである。MOSFET は構造上、必然的にボディダイオードが形成される。

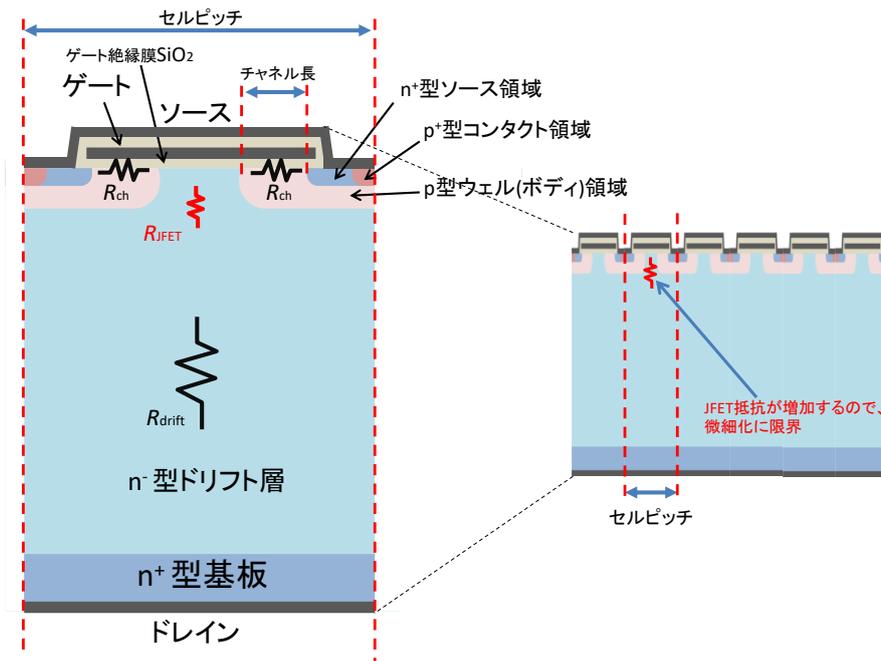


図 3.1.3.1 縦型パワーMOSFET の構造図

ユニポーラデバイスの利点は、高速動作である。多数キャリアは外部電界により速やかに移動するため、オン・オフの動作が高速に行える。一方、耐圧を維持するためには、オフ時の空乏層領域を大きく広げる必要がある。そのため、キャリア密度を下げて、空乏層(耐圧維持層あるいはドリフト層と呼ばれる)を厚くする必要がある。耐圧維持層はデバイスのオン時には素子の直列抵抗としてオン抵抗に加算されてしまう。実際のパワーMOSFETではソース電極抵抗、両側をp型ウェルで挟まれた狭窄部分のJFET領域抵抗、基板抵抗、ドレイン電極抵抗などさまざまな寄生抵抗成分があるが、うまく設計が行えていれば、基本的にオン抵抗は、パワーデバイス動作の本質となる「スイッチングを担うMOSFETのチャンネル抵抗(R_{ch})」と「耐圧維持を担うドリフト層抵抗(R_{drift})」の合計となる。

一方、バイポーラデバイスは、キャリア注入状態(キャリア注入を中和するために電子、正孔が高密度となる伝導度変調現象)を積極的に活用することで、耐圧維持層の抵抗を2~3桁と大幅低減することができる。ただし、それと引き換えに、スイッチング動作は大幅に遅くなる。オンからオフに移行する際に、伝導度変調領域に蓄積された膨大なキャリアのために、しばらく導通状態が続いてしまうためである。オンからオフの状態に完全に切り替わるための時間が必要なため、バイポーラデバイスを使ったパワエレ回路の動作周波数には制約がある。さらに、スイッチング過程において、意図しない導通状態により大きなスイッチング損失が生じる。スイッチング損失と動作周波数の積が単位時間当たりの損失になるので、熱暴走防止(放熱上の問題)から、利用可能なスイッチング周波数はさらに低く制約される。例えば、高耐圧のサイリスタでは数百Hz程度が限界であり、バイポーラトランジスタでも数十kHz程度が限界となる。

このように、パワエレの第二段階、1980年代までは、スイッチング素子としては、低耐圧ではパワーMOSFET、中耐圧ではスイッチング速度が必要な場合はバイポーラトランジスタ、そうでなければサイリスタが使われ、高耐圧ではサイリスタという状況であった。

1.4 絶縁ゲートバイポーラトランジスタ

キーワード：IGBT, 伝導度変調

(IGBT) 1980年代半ばに Si パワーデバイスに革新的なデバイスが登場した。絶縁ゲートバイポーラトランジスタ (IGBT) である。これは、MOSFET とバイポーラトランジスタを複合化したデバイスであり、オン/オフは MOSFET の絶縁ゲートの電圧駆動で容易にできるというメリットを持ちながら、オン状態においてはバイポーラデバイスの伝導度変調を用いて、低オン抵抗化を実現するというものである。IGBT の原型となるデバイスの提案は 1978 年頃からなされていたが、実際には内部に含まれる npnp 構造に起因する寄生サイリスタがラッチアップを起こしてしまい実用的な利用は不可能だった。今日の IGBT に近いデバイスを最初に示したのは 1982 年の Baliga らによるものだが、その後 1984 年に株式会社東芝の中川らがラッチアップしない構造を発明し実用に値する新規デバイスとして脚光を浴び、世界的に研究開発が進んだ。これが現在の Si IGBT の源流とされている⁽¹⁾。

図 3.1.4.1 に MOSFET と IGBT の基本構造を示す。IGBT の場合は、基板が p 型半導体となっている。ゲートにしきい値電圧以上を印加すると、チャンネルを通じて電子が供給される。一方、基板と耐圧維持層の pn 接合が順バイアスされ、基板から正孔が供給される。正孔の注入による正電荷を打ち消すようにチャンネルから電子が供給され、耐圧維持層中にはほぼ同数の電子と正孔が存在し、その密度はももとのドナー密度よりも大幅に増加する。これが伝導度変調である。

実用的な IGBT が発表されると、さまざまなアイデアを取り入れた Si IGBT の改良が急速に進み、2000 年代になると 600 V~3.3 kV 耐圧の非常に性能の良い IGBT が実現されるようになり、パワーエレクトロニクス素子としては、600 V までが Si MOSFET, 600 V~3.3kV が IGBT, それ以上が GTO サイリスタという状況が定番となった。さらに、IGBT の研究開発が進み、6.5 kV 耐圧の IGBT も実用化されている⁽²⁾。

Si IGBT は素晴らしいデバイスではあるが、バイポーラデバイスであるためスイッチングスピードが遅いという問題がある。スイッチングスピードと伝導度変調の効果はトレードオフの関係があり、半導体に欠陥を意図的に導入し、再結合速度を大きくすれば、スイッチング速度は向上するが、伝導度変調、つまりオン抵抗の低減効果は弱くなる。パワエレ回路のスイッチング周波数に応じて適切なチューニングがなされた IGBT が開発されている。IGBT の利用可能なスイッチング周波数は損失の関係から最大でも数十 kHz に制限される。電気自動車独特の音 (キューーン) がするのは、このスイッチング周波数に起因している。

文献

- (1) 「世界を動かすパワー半導体—IGBT がなければ電車も自動車も動かない—」, 電気学会, IGBT 図書企画編集委員会, (2008) (in Japanese)
- (2) 羽島憲司他: 「大容量・高信頼性 HVIGVT モジュール “X シリーズ”」, 三菱電機技報, Vol.90, No.5, pp.315-318 (2016) (in Japanese)

1.5 ユニポーラリミット

キーワード：絶縁破壊電圧, 耐圧, アバランシェ破壊, 絶縁破壊電界強度, バンドギャップ, 特性オン抵抗, ユニポーラリミット

半導体 pn 接合ダイオードを考える。順方向電圧を印加すると、拡散電位を超えたあたりから電流が立ち上がり通電状態となる。一方、逆方向電圧印加時はごくわずかなリーク電流しか流れない。しかし、逆方向電圧を増加させていくと、あるところで絶縁破壊が生じ、大電流が流れるようになる。この電圧を絶縁破壊電圧あるいは耐電圧 (耐圧) と呼ぶ。

絶縁破壊の機構としては、ツェナー破壊とアバランシェ破壊があるが、一般にパワーデバイスで生じるのはアバランシェ破壊である。アバランシェ破壊は、空乏層中で電界により加速されたキャリアが衝突を起こす時に、そのエネルギーで電子 - 正孔対を生じさせるインパクトイオン化という過程に由来する。空乏層の左側から一つの電子が入った場合を考える。この電子は空乏層内で何度かインパクトイオン化を起こし、空乏層を出る時には M_n 倍に増える。これをアバランシェ増倍と呼ぶ。インパクトイオン化を起こした時に、空乏層内で正孔が生成される。この正孔は空乏層を逆方向に走行するが、その過程でインパクトイオン化を起こす可能性がある。ある臨界点を超えると、空乏層内での電子、正孔の生成が無限に続く状況 ($M_n \rightarrow$

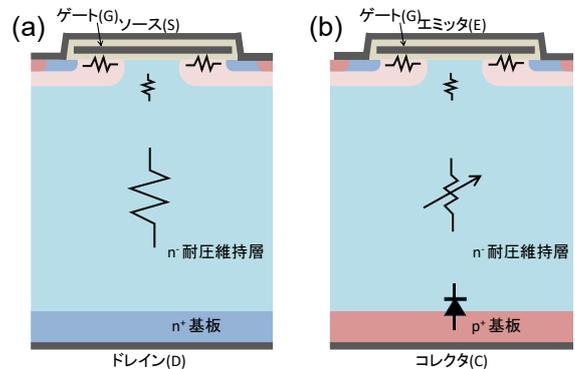


図 3.1.4.1 (a) MOSFET と (b) IGBT の基本構造

∞) になる。この状況をアバランシェ破壊と呼ぶ。アバランシェ増倍は以下の式で表される。

$$1 - \frac{1}{M_n} = \int_0^W \alpha_n(x) \exp\left[-\int_x^W (\alpha_n(x') - \alpha_p(x')) dx'\right] dx \quad (3.1.5.1)$$

ここで α_n , α_p は空乏層の各箇所における電子, 正孔のインパクトイオン化係数 (単位距離走行した時の増倍) であり, W は空乏層幅である。右辺の積分をイオン化積分と呼び, この積分値が1となる時にアバランシェ増倍に至る。

インパクトイオン化係数は電界強度の関数となっている。空乏層幅や電界強度分布により多少は異なるが, おおむね空乏層内の最大電界強度がある値を超えたところでアバランシェ破壊が生じる。この電界強度は絶縁破壊電界強度と呼ばれ, 半導体材料のアバランシェ破壊の起こりにくさの指標となる。インパクトイオン化は, キャリアが電界により加速されバンドギャップよりも十分大きな運動エネルギーを得ないと起こり得ないので, バンドギャップが大きくなると急激に起こりにくくなる。その結果, 絶縁破壊電界強度はバンドギャップとともに増加する。後述するが, GaN や SiC のバンドギャップは Si の約3倍であるが, その絶縁破壊電界強度は Si の約10倍にもなる。

MOSFET, IGBT, サイリスタ, どのデバイスであっても pn 接合がオフ状態の絶縁を支えている。パワーデバイスの設計としては, 所望の耐圧を実現できるように, pn 接合を設計するところから始まる。所望の耐圧で pn 接合の最大電界強度がその半導体の絶縁破壊電界強度以下になるように, n 型ドリフト層の厚さを確保するとともに, ドリフト層のドーピング密度を低減する。一方, オン状態では, n 型ドリフト層は抵抗成分となる。耐圧を向上させると, オン抵抗 (損失) が増大してしまうというトレードオフが生じる理由である。

ここで図 3.1.5.1 に示すような p+n 片階段接合を考える。n 層 (耐圧維持層) の厚さが十分にあるとすると, その場合, 空乏層内の電界分布は図中緑色の直角三角形の形となる。最大電界強を E_{cr} とし, 所望の絶縁破壊電圧を V_B とすると, 必要となる空乏層幅 $W = 2V_B / E_{cr}$ となる。n 層の厚さは無駄な抵抗を省くため必要最小限にすれば良いのでこの最大空乏層幅に合わせれば良い。次にドナー密度について考える。ガウスの法則 $dE/dx = e N_d / \epsilon_s$ から, このような電界分布を実現するためのドナー密度が定まる。ここで ϵ_s は半導体の誘電率である。n 層の抵抗値は, 電子の移動度を μ_n , 断面積を A とすると $R_{on} A = W / (e N_d \mu_n)$ となる。以上の式から W と N_d を消去すると,

$$R_{on} A = \frac{4 V_B^2}{\epsilon_s \mu_n E_{cr}^3} \quad (3.1.5.2)$$

を得る。素子面積 A で規格化したオン抵抗 ($R_{on} A$) のことを特性オン抵抗と呼ぶ。

この式から分かるように, 半導体材料を固定して考えると, オン抵抗は, 図 3.1.5.2 に示すように絶縁破壊電圧の2乗で増大することが分かる。実際には, ここで求めたのはドリフト層の抵抗分なので, MOS のチャネル抵抗やさまざまな寄生抵抗成分が加わる。MOS チャネル抵抗を含めて他の寄生抵抗成分を十分小さくした時に, 理論的に達成可能な最小オン抵抗ということで, 上記の特性オン抵抗値 (あるいは関係式) はユニポーラリミットと呼ばれている。

電気自動車が必要となる 1200 V, 鉄道などで使われる 3300 V のデバイスを実現するとなると, Si ではユニポーラリミットの抵抗値が高くなりすぎてしまう。そのため, キャリア注入による伝導度変調を活用できるバイポーラデバイス (サイリスタや IGBT) が使われるが, 前述のように, 伝導度変調による導通損失低減と引き換えに, 大きなスイッチング損失 (動作可能周波数の制約) という代償がある。

ユニポーラリミットの式を見れば分かる通り, 絶縁破壊電界は3乗でオン抵抗の低減に寄与する。WBG 半導体は Si の10倍もの絶縁破壊電界強度を持ち, 一方, 移動度や誘電率などは Si とさして変わらない。そのため, 同じ絶縁破壊電圧の素子を見ると, スwitching損失の小さいユニポーラデバイスで Si の 1/1000

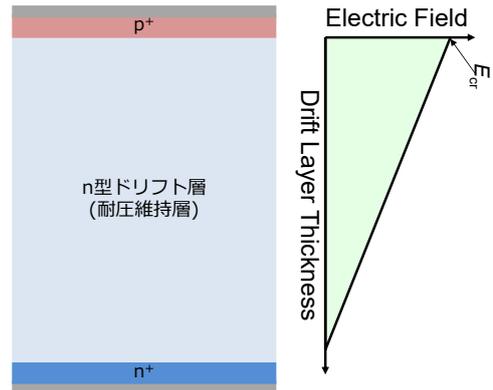


図 3.1.5.1 p+n 片階段接合の電界分布

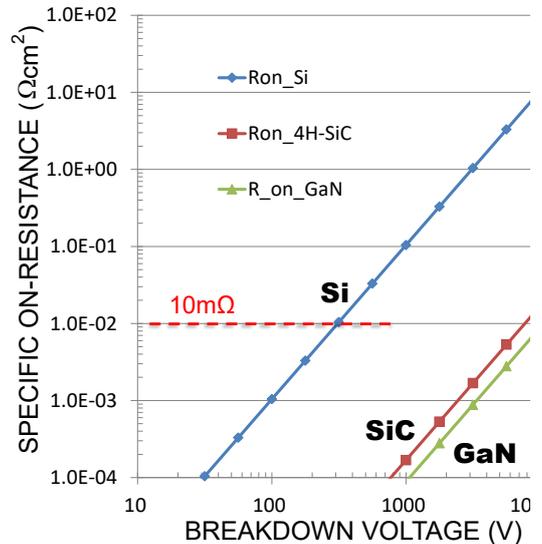


図 3.1.5.2 各種半導体のユニポーラリミット

にオン抵抗を低減することができる。これこそが WBG 半導体が次世代パワーデバイスとして期待され、1990 年代後半から精力的に研究されてきた理由である。

2 節 ワイドバンドギャップ半導体パワーデバイス

2.1 ワイドバンドギャップ半導体材料

キーワード: ワイドバンドギャップ (WBG) 半導体, SiC, GaN, Ga₂O₃, ダイヤモンド, AlN, 遮断特性, リーク電流

半導体材料の中でも特にバンドギャップ (禁制帯幅) が 3 eV を超えるような材料はワイドバンドギャップ (WBG) 半導体と呼ばれている。Si やガリウム砒素 (GaAs) と代表的な WBG 半導体の物性値を表 3.2.1.1 に示した。

WBG 半導体はバンドギャップが大きいことに関連して様々な性質を持つ。電子デバイスの観点では、WBG 半導体は Si や GaAs に対して、室温で比較すると真性キャリア密度が数十桁小さな値となる。また、絶縁破壊電界強度が 10 倍以上の大きな値となる。前節で述べたユニポーラリミットを計算すると図 3.1.5.2 のようになり、Si に対して SiC, GaN は同耐圧のデバイスでオン抵抗を 1/300~1/500 に低減可能なことが分かる。電子デバイスの遮断特性 (リーク電流) は真性キャリア密度と関連している。Si や GaAs では 150~200°C 程度になるとリーク電流が増大し、デバイスとして成立しなくなるが、WBG 半導体では 600~800°C という温度でやっと Si や GaAs の室温における真性キャリア密度と同等の値になるため、高温でもリーク電流の少ないデバイス動作が原理的に可能となる。また、高い絶縁破壊電界は、高出力高周波 (マイクロ波~ミリ波帯) トランジスタ、パワースwitchングデバイスとして利用する場合、圧倒的な性能優位性をもたらす。

また、WBG 半導体は原子間の結合力が強いことから化学的に非常に安定であり、それに起因して放射線照射による欠陥形成が起こりにくい。これを活かして、化学的に過酷な環境で用いるデバイスや、耐放射線デバイスなどの研究開発も進められている。しかし、化学的に安定であることの裏返しとして、結晶成長やデバイス作製プロセスの困難さがあるが、長年の研究により徐々に技術が確立し、今日、GaN や SiC を用いた各種デバイスが世の中で広く使われ始めている。

WBG 半導体の中でもバンドギャップが 5 eV 程度を超えるような材料はウルトラワイドギャップ (UWBG) 半導体と呼ばれている。結晶成長やデバイス作製プロセスがさらに困難になることに加えて、伝導度制御も難しくなるという課題はあるが、WBG よりもさらに高い性能 (さらに低い特性オン抵抗) を狙える材料として研究が進められている。代表的な材料としては、ダイヤモンド (C)、酸化ガリウム (Ga₂O₃)、窒化アルミニウム (AlN) などが挙げられる。

表 3.2.1.1 各種半導体の物性

	Si	GaAs	4H-SiC	GaN	β-Ga ₂ O ₃	Diamond	AlN
禁制帯幅 (eV)	1.12	1.42	3.26	3.42	4.5	5.5	6.0
電子移動度 (cm ² /Vs)	1350	8000	1180	1480	200	4500	300
飽和ドリフト速度 (cm/s)	1×10 ⁷	1×10 ⁷	2×10 ⁷	2×10 ⁷	1.5×10 ⁷	1.5×10 ⁷	2×10 ⁷
絶縁破壊電界 (MV/cm)	0.3	0.4	3	3	>7	>10	>10
比誘電率	11.8	13.1	10.3	10.4	10.2-12.4	5.7	8.5

2.2 SiC 縦型 MOSFET

キーワード: SiC MOSFET, Switching損失, 立ち上がり電圧, メリット, システムレベルの効果, MOS チャネル移動度

Si IGBT は素晴らしいデバイスであるが、Si MOSFET と比較するといくつか欠点がある。まず一つ目が、前述した Switching損失である。もう一つ、デバイスの静特性に着目すると、IGBT は電流経路に pn 接合を含んでいるために (伝導度変調のためには pn 接合を順バイアスすることが不可欠である)、必ず pn 接合の立ち上がり電圧がオン時の損失に乗ってしまうという欠点がある。図 3.2.2.1 に市販されている Si MOSFET と Si IGBT のオン状態の出力特性の比較を示す。MOSFET は 0 V から直線的に電流が立ち上がるが、IGBT の場合、Si の拡散電圧程度の 0.8 V 付近から立ち上がっている。大電流 (30 A) では伝導度変調により耐圧維持層の抵抗を大幅低減できるメリットがあるので、IGBT の方が MOSFET に対して損失が 1/3 と小さな

る。(実際にはこのさらに数倍の電流値で使うので損失はさらに小さい)。一方、電流値が 2.5 A と小さいところでは、立ち上がり電圧のロスのために IGBT の損失は大きくなり、MOSFET の 2 倍となる。電気自動車 (EV) などの場合、定速走行時は比較的小さな電流値で長時間運転するので、この損失が問題になる場合がある。

WBG 半導体である SiC を用いると、前述のように Si に対してドリフト層の抵抗 (ユニポーラリミットの特性オン抵抗) を 1/300 程度にすることができる。Si の場合は MOSFET 構造が現実的なのは 600 V 程度までであったが、SiC であれば 3~10 kV 付近まで MOSFET 構造で低オン抵抗 (Si MOSFET 300V 耐圧並みの抵抗) が実現できるので、IGBT を利用する必要がなくなる。MOSFET では高速動作のためにスイッチング損失も大幅に低減される (あるいは高周波化が可能になる)。さらに、利用できる温度範囲も拡大することができ、冷却システムの簡素化によるシステムメリットが生じる。

Si IGBT を SiC MOSFET (他の WBG 半導体 MOSFET も同様である) に置き換えることによるメリット、システムレベルの効果、それに伴う新しい研究ニーズを 図 3.2.2.2 にまとめた。

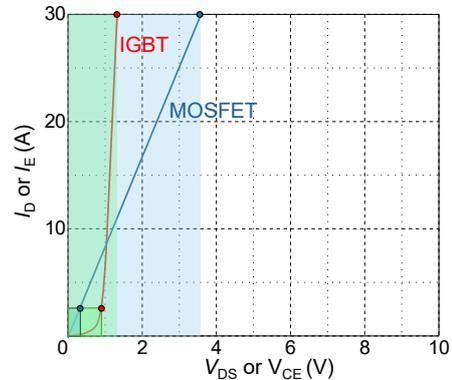


図 3.2.2.1 Si MOSFET (青線) と Si IGBT (赤線) のオン時の出力特性の比較

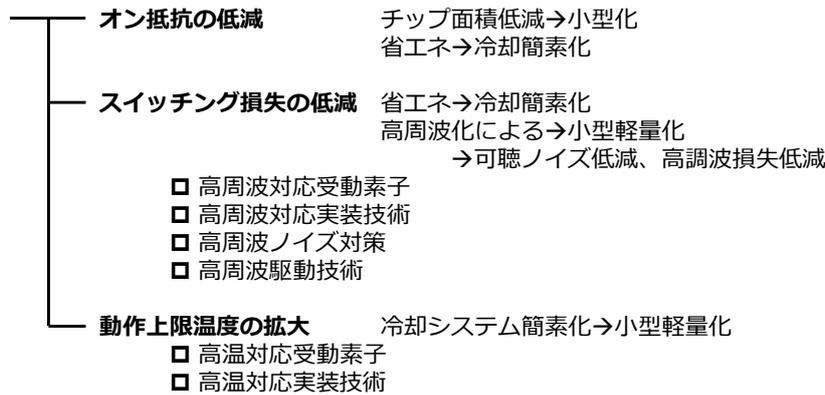


図 3.2.2.2 Si IGBT から SiC MOSFET へ移行するメリットとシステムレベルの効果、それに伴う研究ニーズ

1990 年代後半から、SiC についてパワー-MOSFET の研究開発が進んだ⁽¹⁾⁽²⁾。2010 年にロームが SiC パワー-MOSFET の量産を世界に先駆けて開始した。また、三菱電機が東京メトロ銀座線に SiC 搭載インバーターモジュールを搭載し、単なる上記のメリットだけではなく、電力変換時の損失低減により、広い速度域で電力回生ブレーキを可能とすることで大幅な運転電力の省電力化、機械式ブレーキシステムへの負担軽減によるブレーキメンテナンスコストの低減など、パワエレにとどまらない鉄道車両システム全体でのメリットが生まれることを実証し、その後の鉄道車両への SiC 適用の起点となった⁽³⁾。山手線や最新型新幹線 (N700S 系) などに SiC MOSFET が利用されている。

SiC の場合、MOS チャネル移動度を高めることが難しいとされている。MOS 界面窒化処理などにより数十 cm^2/Vs 程度の移動度を確保し、さらにゲート構造の微細化 (チャネルの多並列化) によりチャネル抵抗の低減を行うが、2 kV 未満のデバイスではドリフト抵抗よりもチャネル抵抗の割合が大きくなり、1 kV 以下では耐圧を下げてもあまりオン抵抗は下がらず、400 V 以下では Si MOSFET との競争が難しくなってくる。そのため、製品としてのラインナップは 600 V 以上のものが中心となっており、その意味で Si MOSFET とのすみわけはできている。SiC MOSFET により、3.3 kV 程度までは高速スイッチングの MOSFET デバイスが利用できるようになったことは、パワーエレクトロニクス分野において非常に大きなインパクトとなった。

文献

- (1) 「半導体 SiC 技術と応用」松波弘之、大谷昇、木本恒暢、中村孝、日刊工業新聞社 (2003) (in Japanese)
- (2) 「SiC 素子の基礎と応用」荒井和雄、吉田貞史、オーム社 (2003) (in Japanese)
- (3) 菅原徹大他: 「SiC パワーモジュールを適用した鉄道車両用インバータ装置」、三菱電機技報, Vol.94, No.12, pp.34-37 (2020) (in Japanese)

2.3 SiC 超接合 MOSFET

キーワード：超接合構造, Superjunction, SJ MOSFET

SiC であっても 3.3kV を超えると耐圧維持層の抵抗が無視できなくなってくる。耐圧維持層の抵抗低減のもう一つの手法として図 3.2.3.1 に示す超接合 (Superjunction, SJ) 構造⁽¹⁾がある。これは pn 接合の周期構造 (電界とは垂直方向) を耐圧維持層に利用する方法である。SJ 構造全体が空乏化することで耐圧を支え、オン時には通常よりも数倍～10 倍高くドーピング領域が電気伝導に寄与する。Si では 600~900 V 耐圧の MOSFET にこの技術が適用されている (Si SJ MOSFET)。SiC については、3.3~20kV で SiC SJ MOSFET の活躍の余地があると考えられる。ただし、SJ 構造にするとスイッチング特性はやや悪化する。(IGBT のようなバイポーラデバイスのような大幅な悪化ではない。) 我が国では国家プロジェクト (内閣府・戦略的イノベーション創造プログラム (SIP)) で SiC SJ MOSFET の研究開発が進められ、SiC のユニポーラリミットよりもさらに低オン抵抗のデバイス抵抗などの報告がなされている⁽²⁾。

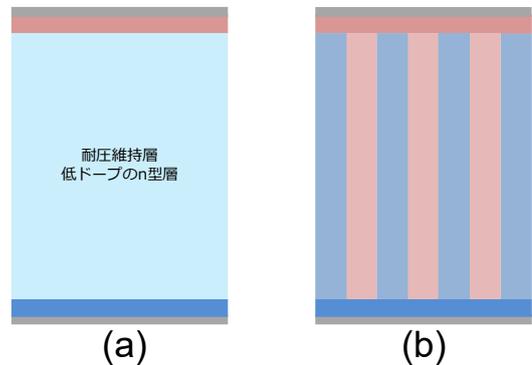


図 3.2.3.1 (a)通常の接合と(b)超接合構造

文献

- (1) T. Fujihira: "Theory of Semiconductor Superjunction Devices", Jpn. J. Appl. Phys., Vol.36, No.10, pp.6254-6262 (1997)
- (2) M. Baba, et al.: "Ultra-Low Specific on-Resistance Achieved in 3.3 kV-Class SiC superjunction MOSFET", Proc. Of the 33rd International Symposium on Power Semiconductor Devices and ICs, pp.83-86 (2021)

2.4 SiC バイポーラデバイス

キーワード：SiC IGBT, pin ダイオード

発送配電系統などで使われる 20 kV 級デバイスになると、SiC SJ 構造を採用しても特性オン抵抗が大きくなり、ユニポーラデバイスでは厳しくなってくる。ユニポーラリミットがさらに低オン抵抗で、より絶縁破壊電界強度の大きな AlN や Ga₂O₃ などのウルトラワイドギャップ半導体を活用するのが一つの方法であるが、もう一つの方法として、SiC でバイポーラデバイスを作製することが考えられる。SiC は間接遷移型半導体であり、良質な結晶を準備すれば長いキャリアライフタイムによる高い伝導度変調効果を実現できる。国家プロジェクト (内閣府・最先端研究開発支援プログラム (FIRST)) で SiC IGBT の研究が精力的に進められ、16 kV 耐圧の n-channel SiC IGBT などの報告がされている⁽¹⁾。伝導度変調により微分オン抵抗は大幅に低減されるが、WBG 半導体の pn 接合はその立ち上がりがバンドギャップ程度となり (SiC や GaN では 3.2 V 程度)、Si IGBT で述べたように小電流での損失が大きくなる。100 A 素子では、微分オン抵抗を無視しても立ち上がり電圧損だけで 300 W の損失が発生するので、放熱技術の開発が極めて重要になる。SiC については IGBT の他にも、pin ダイオードやサイリスタなどの試作報告がある。IGBT やサイリスタが成立するバンドギャップ (立ち上がり電圧) は GaN, SiC が限界であり、AlN などでは立ち上がり電圧が大きすぎるためにナンセンスである。また、GaN は直接遷移型半導体であり、高耐圧 (厚い耐圧維持層) では十分な伝導度変調は期待できないことから、SiC が唯一の WBG バイポーラデバイス材料となる。

文献

- (1) Y. Yonezawa, et al.: "Low Vf and Highly Reliable 16 kV Ultrahigh Voltage SiC Flip-Type n-channel Implantation and Epitaxial IGBT", IEDM13-165, Tech. Digest - International Electron Device Meeting, IEDM, pp.6.6.1-6.6.4 (2013)

2.5 GaN 縦型 MOSFET

キーワード：移動度，オン抵抗，ゲート容量，高速スイッチング，GaN ダイオード，GaN 縦型 MOSFET，GaN ウエハ

次に GaN について述べる。開発の歴史から言えば、AlGaIn/GaN 横型 HEMT パワーデバイスの方が先であるが、SiC と同様のデバイス構造を持つ GaN 縦型 MOSFET に関して説明する。表 3.2.1.1 に示したように GaN の物性は SiC に似通っており、SiC と同様に低オン抵抗 MOSFET を実現可能な材料系である。SiC については絶縁破壊（インパクトイオン化係数の電界依存性）や移動度のドーピング依存性、結晶方位依存性などが非常に詳細に調べられている⁽¹⁾。一方で、GaN についての研究は遅れていたが、絶縁破壊については近年になってかなり正確なデータが報告されている⁽²⁾。また、移動度については真の移動度は不明であったが、非常に高純度な結晶を作製して評価すると、以前は $1200 \text{ cm}^2/\text{Vs}$ 程度とされていた移動度は $1480 \text{ cm}^2/\text{Vs}$ に達することが明らかになっている⁽³⁾。（ごく最近、国際会議で $1600 \text{ cm}^2/\text{Vs}$ を超える結果が報告されている。）これらのデータを用いてユニポーラリミットを計算すると、SiC に対して 20~30% のオン抵抗低減が期待される。

既にパワー MOSFET が量産されている SiC と、まだ、研究開発段階の GaN を比較すると、20~30% の抵抗低減効果だけだと魅力に欠けるように思われるが、デバイス全体で考えると話は変わってくる。前に述べたように、パワー MOSFET を考えると、そのオン抵抗は耐圧維持層のオン抵抗と MOS チャネルの抵抗の和となる。SiC は MOS チャネル移動度の向上が難しいのに対して、GaN はまだ世界的にも研究グループが少ないにもかかわらず、 $200 \text{ cm}^2/\text{Vs}$ を超える非常に高い移動度が報告されており、今後、より本格的・網羅的な研究を行えばさらなる向上が十分に期待できる。MOS チャネル抵抗の和も考慮したオン抵抗を図 3.2.5.1 に示す。3 kV 以上となると耐圧維持層の抵抗が支配的になるため、MOS チャネル抵抗は目立たないが、2 kV 以下、特に 1.2 kV 以下ではむしろ MOS チャネル抵抗が支配的になる。チャネル移動度を 3~4 倍に向上することで、この電圧域ではチャネル移動の向上がそのままオン抵抗に反映されることになる。この耐圧で言えば潜在的に GaN は SiC に対してオン抵抗を 1/2~1/3 に低減できるポテンシャルがあり、これは十分に魅力的なメリットである。

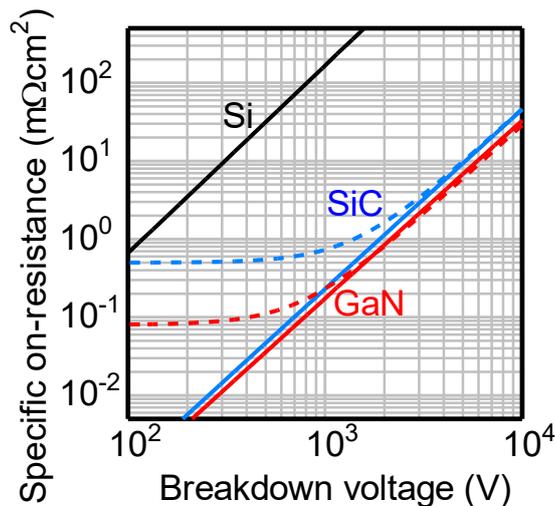


図 3.2.5.1 縦型 MOSFET におけるチャネル移動度（チャネル抵抗）も考慮した耐圧-オン抵抗の関係（点線）

<2kV 以下では特性オン抵抗に占める割合がドリフト抵抗よりもチャネル抵抗が支配的になることが分かる>

この抵抗低減は以下のようにさまざまな見方ができる。

1. 同じオン抵抗を実現するために、より小さいチップ面積で良いと考えれば、同じウエハからより多くのチップが得られるのでコスト低減となる。一方で、小さいチップで同じ発熱量となるため、面積当たりの発熱は大きくなり、放熱技術について技術革新が必要となる。
2. 同じオン抵抗を小さいチップで実現できると、ゲート容量は同一構造であればチップ面積に比例するために高速スイッチングが可能となる。ゲート容量が小さくなればゲート駆動が軽くなるために、スイッチング速度の向上が可能となり、スイッチング損失の低減、あるいはスイッチング周波数の高周波化が可能になる。スイッチングの高周波化のために、配線インダクタンスの低減などの実装技術、受動部品の高周波特性の向上などの技術が求められるようになる。
3. デバイス内部構造に目を向けると、チャネル抵抗が小さければ、チャネルを微細化して密集させる必要がなくなる⁽⁴⁾。ゲート容量はチャネルの密度に比例するので、同じチップ面積で、よりゲート容量を低減することが可能になる。多

少オン抵抗低減のご利益が失われるが、2と3を組み合わせると SiC MOSFET に対してかなりの高周波が可能になると期待される。後述の横型 GaN HEMT のような超高速化は難しいが、SiC MOSFET では厳しくなってくる数 MHz のスイッチング周波数を、産業科学医療用 (ISM) バンドの 6.78 MHz あるいは 13.56 MHz へ引き上げることが可能となる。

GaN 縦型 MOSFET の開発においては、このような利点を活かせるような回路設計、応用分野を考えることが SiC に対する差別化という意味で非常に重要と考えられる。さらに究極的な形としては、GaN 特有の AlGaIn/GaN ヘテロ構造のチャンネル部への適用が考えられる。AlGaIn/GaN 界面に誘起される 2 次元電子ガスの移動度は構造によっては $2000 \text{ cm}^2/\text{Vs}$ 近く到達し、SiC のチャンネル移動度の 20 倍以上となり、上記のメリットがさらに顕著になる。一方、回路システムサイドからは MOS の絶縁ゲート構造の希望も強い。INNOPEL ではこのハイブリッドとして、MOS 界面に AlN 中間層⁽⁵⁾や AlGaIn 組成傾斜層⁽⁶⁾を導入した、MOS とヘテロ構造のハイブリッド MOS 構造の研究を進めている。しきい値電圧の制御、信頼性の検証などの課題はあるが、数百 cm^2/Vs という高いチャンネル移動度を報告している。

INNOPEL では GaN のダイオードについても開発を進めている。SiC と同様に逆方向のリーク電流を低減するために、イオン注入を使った Junction Barrier Schottky Diode の作製を進めている⁽⁷⁾。当初はイオン注入技術が未熟であり良好な特性の素子はできなかったが、ごく最近になって、コンピューター上のデバイスシミュレーションと特性が一致するような素子ができ始めている。立ち上がり電圧が 0.9 V と比較的小さく、回路応用上も魅力的な素子になる可能性がある。

GaN 縦型 MOSFET の実用化の重要技術としては、大口径・高品質な GaN ウエハの製造技術がある。これについては、さまざまなアプローチがあるが、我が国は GaN ウエハ製造では現在世界トップにある。また、新技術についても、アモノサーマル法という大量合成技術について三菱ケミカルが世界の先端技術を有しており、国家プロジェクト (NEDO) により日本製鋼所 (JSW) と共同してパイロット生産ラインを室蘭に設置、稼働させている⁽⁸⁾。4 インチの量産に取り組んでいるが、さらに大口径化することも技術的に可能といわれている。アモノサーマル法は厚みのある結晶を同時に数百個育成する方法であり、量産技術が進めば大量生産が可能で、コストも将来的には下がるのが期待される。WBG 半導体パワーデバイスにおいてウエハは製造の根本であり、国内に有力メーカー、先端技術があるメリットは非常に大きい。

GaN 縦型 MOSFET の研究は 2013 年頃から日米で始まったが、まだ製品化の手前の段階であり、研究開発段階である。2013 年当時はさまざまな技術が未確立で、2005 年頃には基本技術が出そろっていた SiC と比べると 20 年以上遅れていたが、INNOPEL プロジェクトで最も鍵となる上述の MOS 技術とイオン注入技術について、さまざまな専門家と産業界の共同研究が進められ大きく進展した。我が国が GaN 縦型 MOSFET 技術を世界的に牽引していると言っても過言ではない。ただ、SiC に対するメリットをさらに明確化するために、MOS の研究、イオン注入の研究が必要である。国内アカデミアの力を結集し、産学協働、協調領域として一つの完成までどうにか数年以内にこぎつけ、その後は技術を産業界に移管して世界に先駆けた製品化を実現すれば、GaN ウエハからエピタキシャル成長、プロセス技術、デバイス、さらには受動素子、回路システム、応用装置と国内でサプライチェーン、エコシステムを構築できる。

文献

- (1) T. Kimoto: "Updated trade-off relationship between specific on-resistance and breakdown voltage in 4H-SiC{0001} unipolar devices", Jpn. J. Appl. Phys. Vol.58 018002 (2018)
- (2) T. Maeda, *et al.*: "Impact ionization coefficients and critical electric field in GaN", J. Appl. Phys., Vol.129, 185702 (2021)
- (3) S. Kaneki, *et al.*: "Record high electron mobilities in high-quality GaN by eliminating C-induced mobility collapse", Appl. Phys. Lett., Vol.124, 012105 (2024)
- (4) T. Ishida, *et al.*: "Comparison of switching performance of high-speed GaN vertical MOSFETs with various gate structures based on TCAD simulation", Jpn. J. Appl. Phys., Vol.62, 014001 (2023)
- (5) K. Ito, *et al.*: "Polarization Engineering in AlSiO/p-type GaN MOSFETs Using AlN Interlayers Formed by Plasma-Enhanced Atomic Layer Deposition", Tech. Digest - International Electron Devices Meeting, IEDM, (2023)
- (6) T. Kondo, *et al.*: "Drastic Mobility Enhancement of GaN MOSFETs with Graded AlGaIn Buried-Channel Formed by Aluminum Thermal Diffusion", Tech. Digest - International Electron Devices Meeting, IEDM, (2024)
- (7) K. Kitagawa, *et al.*: "Vertical GaN Junction Barrier Schottky Diodes Fabricated by Using Channeled Implantation of Mg Ions and Ultrahigh-Pressure Annealing", IEEE Trans. Electron Devices, Vol.72, No.8, pp.4036-4041, (2025)
- (8) 「世界最大級の GaN 基板製造実証設備で 4 インチ GaN 結晶の成長を確認」NEDO プレスリリース, 2021 年 11 月 19 日. (in Japanese)

2.6 横型 GaN HEMT

キーワード: 高電子移動度トランジスタ, HEMT, 高周波デバイス, フィールドプレート構造, 超高速スイッチング, 横型パワーデバイス, USB 充電器, ハイブリッドパワー IC

GaN は当初は青色発光ダイオードやレーザダイオードの材料として研究開発が進められたが、高い絶縁破壊電界強度が期待されることから、GaAs 系高周波トランジスタの高出力化が期待される材料としても研究された。GaAs 系の AlGaAs/GaAs へ

テロ接合を用いた高電子移動度トランジスタ (HEMT) が研究されたが、その研究の過程で、GaAs 系では必須であった障壁層 (AlGaAs) へのドナー添加を行わずとも、界面に高密度の 2 次元電子ガスが誘起されることが発見された。1999 年頃になって、これは GaN, AlGaN の大きな自発分極およびピエゾ分極に由来することが判明した。分極が非常に大きいため 10^{13} cm^{-2} という、Si 系や SiC の MOS 構造の 10 倍近いチャンネル電子密度が実現でき、さらに、適切にヘテロ構造を設計・作製することで $1000 \text{ cm}^2/\text{Vs}$ 以上のチャンネル電子移動度が実現でき、極めてチャンネル抵抗の小さい HEMT を実現できる。GaN の高い絶縁破壊電界強度のため、高周波化のためにゲートを微細化しても、高い耐圧が得られ、マイクロ波 (GHz) 帯の高出力のトランジスタが実現できるため、このトランジスタはレーダーや移動体通信基地局などに広く使われ始めている。

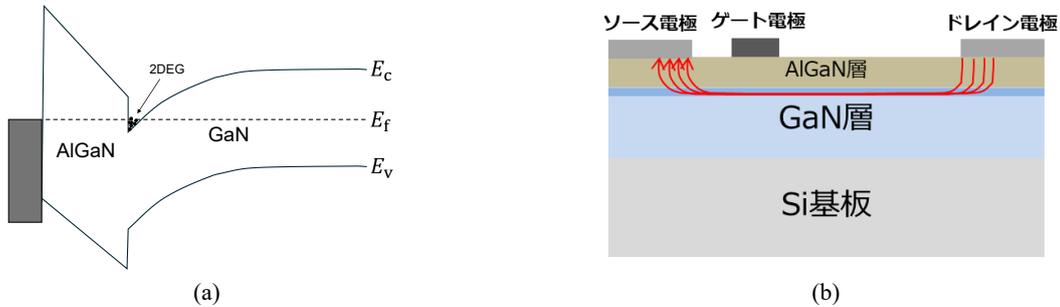


図 3.2.6.1 (a) AlGaIn/GaN のエネルギーバンド図と (b) AlGaIn/GaN 高電子移動度トランジスタの模式図

GaN HEMT の高周波デバイスの開発が進むと、このデバイスのパワーデバイスへの展開が検討されるようになった。2000 年頃のことである。耐圧はゲート電極とドレイン電極の距離を取ることで数百 V が実現でき、フィールドプレートなどゲート電極端の電界集中をうまく緩和すれば 1000~2000 V 耐圧のデバイスの実現も可能なためである。GaN 縦型パワーデバイスと横型パワーデバイスの比較を表 3.2.6.1 に示す。

表 3.2.6.1 GaN 縦型パワーデバイスと横型パワーデバイスの比較

	GaN 縦型パワーデバイス	GaN 横型パワーデバイス
面積利用効率・大電流化	◎	×
高耐圧化	◎	△
アバランシェ耐性	◎	×
高速スイッチング	△	◎
結晶欠陥のデバイスへの影響	×	○

縦型パワーデバイスは結晶全面を電流が流れ、裏面ドレイン電極は全面、表面ソース電極もブリッジで相互接続されている。そのため結晶全体を活用することができるので面積利用効率が高く、大電流化がしやすい。横型では、耐圧を確保するためにゲート電極とドレイン電極の間隔を広げる必要がある。また、表面にソース電極、ドレイン電極を形成する必要があり、デバイス動作に本質的に必要なゲートおよびゲートドレイン間隔以外の面積が必要となり、面積利用効率が低くなる。高耐圧化については、縦型ではユニポーラリミットで説明したように p+n 接合の n 層 (耐圧維持層) のドーピングを下げ、膜厚を増やすことで耐圧を上げることができる。横型ではゲート - ドレイン間隔を広げれば良いが、ゲート端の電界集中を緩和するために複雑なフィールドプレート構造を作り込む必要がある。このことは絶縁破壊電圧以上の電圧が印加された場合の素子の破壊耐性 (アバランシェ耐性) にも大きくかわる。縦型では、デバイス端部の電界集中を適切に緩和しておけば、電界は結晶全面に均一となり、絶縁破壊が起きた時の電流も結晶全面を均一に流れる。ある一定のエネルギー (損失×時間) であれば、デバイスは劣化せずに引き続き利用できる。一方、横型の場合は、ゲート端の高電界部分に電流が集中し、基本的に絶縁膜の破壊となるために、素子は不可逆的に破壊し継続利用が不可能となる。充電器など、万が一壊れても安全などに支障がない用途であれば問題ないが、車載インバータなど信頼性が重要となる用途では使うことは難しくなる。

ここまでの話では GaN 横型パワーデバイスは不利のように感じるが、対 Si パワーデバイスで考えると、非常に小さなチャンネル抵抗のために 1000 V 以下の耐圧で圧倒的な優位性を持っている。チャンネル抵抗が Si MOS を大きく凌駕しているため、100 V 以下の低耐圧であっても GaN 横型パワーデバイスの優位性がある。

また、スイッチング特性に目を向けると、横型パワーデバイスは空乏層が横方向に広がり、空乏層拡大後は、ゲート電極とドレイン電極が空間的に隔離された状況となる。そのためゲート容量が著しく小さくなり、超高速のスイッチングが可能となる。(面積を無駄に使ったおかげである。) 数 MHz にとどまらず、数十〜数百 MHz の超高速スイッチングが可能となる。これ

までのパワーエレクトロニクスは 100~200 kHz とは全く別次元の新しい領域が展開可能となる。

結晶欠陥についての許容度について言及する。GaN は Si や SiC などの異種基板上にヘテロエピタキシャル成長を行うと、高密度の貫通転位が含まれてしまう。縦型の場合、貫通転位がオフ時の電界が加わる方向であり、貫通転位に起因してリーク電流が大きくなり、耐圧の低下などの問題が生じる。縦型の場合、高品質の GaN 基板を使ってホモエピタキシャル成長を行うことが必要となる。一方、横型の場合は、オフ時の電界と貫通転位が直交しており、貫通転位があってもデバイス特性はそれほど悪化しない。安価で大面積の Si、サファイア基板を使ってデバイスを安く量産することが可能になる。

以上のような特性、特に最後に述べた量産性から、GaN 横型パワーデバイスの研究は 2000 年代から活況を呈し、2010 年には米国 International Rectifier (IR) 社が、150 mm 径 Si 基板上 AlGaIn/GaN HEMT 構造を用いた 300~600 V 耐圧のトランジスタの製品化に成功した。その後、富士通やパナソニックなども製品化を行った。Si のパワー MOSFET に比べると、低オン抵抗、高速スイッチングというメリットはあったのだが、信頼性に関する情報（蓄積）の欠如、Si MOSFET と特性が大きく異なるためにうまく使いこなしができない、カラーアプリケーションが弱いなどの課題があり普及しなかった。

大きな転機となったのが高出力 USB 充電器である。USB Type-C で大電力を融通する Power Delivery という規格が制定され、60~100 W の USB 充電器のニーズが高まった。Si パワーデバイスを使うとサイズが大きくなってしまいが、GaN 横型パワーデバイスを使うと、スイッチング周波数の大幅向上により、必要となるキャパシタ、インダクタのサイズの低減、低オン抵抗による導通損の低減などが相まって、半分以下のサイズで充電器が実現できるようになった。この利便性から人気を博し、2021 年の登場からわずか数年で GaN (横型パワーデバイス) 搭載 USB 充電器は人気商品となった。

普及の技術的なカギになったと考えられるのはパワー IC である。使いこなしの難しい GaN HEMT の制御回路 (Si 集積回路) を同じパッケージに収めたハイブリッドパワー IC が開発され、ユーザーは理想的なスイッチングユニットとしてパワエレ回路を設計できるのである。内部で使われている GaN HEMT 自体は 2015 年頃にはかなり高性能なものができていた。使いこなしを提供することがデバイスビジネスの成功の可否を決めるということで、パワーデバイス性能の追求だけではうまくいかないことを示す重要な例といえる。

GaN 横型パワーデバイスは数百~数千 MHz のスイッチングを余裕でこなすことができる。パワエレモジュールの大半は受動部品により占められているので、高周波化により受動部品を小さくすることができる。大幅な小型軽量化が可能となる。小型軽量化が強く求められる、持ち運び充電器のような分野が得意分野となる。現在、世界中で開発が進んでいるが、電気自動車のオンボードチャージャー (OBC) である。OBC は充電時のみ使用するユニットであるので、車の中での占有体積、重量は小さいほど望ましい。また、万が一壊れても翌朝充電できていなかっただけで、運転中に停止してしまうなど致命的なトラブルにはならないという故障に対する許容度もある。このように GaN 横型パワーデバイスに大きな期待が寄せられているが、高周波化、小型 (高密度化) をした場合には、受動部品、放熱技術への要求が高まるので、これらに応えられる技術開発が重要となるだろう。

さらに高周波化を進めるとなると、ハイブリッドパワー IC では、Si チップと GaN パワーデバイスの接続のインダクタンスなどの問題が生じてくる。GaN 横型パワーデバイスは素子分離が容易で集積回路も構築可能であり、現在、GaN 制御回路と GaN パワーデバイスを一体化したチップの検討も進んでいる。また、駆動方式についてもさまざまな検討が進んでいる。GaN 縦型パワーデバイスでは、それほど高周波化ではないので、ワンチップ化が必須かどうかはわからないが、GaN 縦型パワーデバイスも数 MHz の領域では、現在の GaN 横型パワーデバイスのように、制御回路とパワーデバイスをハイブリッド集積するような取り組みは必要になるだろう。

GaN パワーデバイス、特に横型デバイスについては、令和 3 年度の特許庁の技術動向調査においてかなり細かい調査、分析が実施されている。そちらを参照いただきたい⁽¹⁾。ちなみに平成 28 年度にも GaN パワーデバイスの調査を行っている⁽²⁾。平成 28 年度と令和 3 年度で GaN 横型パワーデバイスのその状況 (キープレイヤー) が激変していることも注目すべき点である。

文献

- (1) 令和 3 年度特許出願技術動向調査報告書「GaN パワーデバイス」特許庁, (2022) (in Japanese)
- (2) 平成 28 年度特許出願技術動向調査報告書「GaN パワーデバイス」特許庁, (2017) (in Japanese)

3 節 まとめ

これまでの Si を用いたパワーデバイスから、ワイドバンドギャップ半導体を用いたパワーデバイスへと移行することで、(同一構造・同耐圧で比較しての) 単なる低オン抵抗化だけではなく、「高スイッチング速度」、「高温動作」という付加価値が新たに加わることを述べた。最も有力なワイドバンドギャップ半導体としては、技術開発がかなり進展している SiC と GaN が

挙げられる。両者の物性（特にパワーデバイスで重要となる、バンドギャップ、絶縁破壊電界強度、電子移動度）は類似している。耐圧維持層の抵抗では GaN, SiC は Si に対して 1/300~1/500 となり、GaN の方が SiC よりも 20~30%程度小さいと予想される。SiC が間接遷移型半導体であることを考慮すると、唯一 SiC のみが 10kV 超の高耐圧 IGBT を実現可能な材料となる。一方、パワーMOSFET では SiC と GaN は競合関係にあるが、MOS チャネル移動度については GaN が大きいことを考慮すると、数百~3.3 kV 耐圧のデバイスにおいて、オン抵抗に関して GaN に分があるとともに、設計においてオン抵抗低減の一部をスイッチング速度向上に振り替えればスイッチングでも優位性がある。AlGaIn/GaN 横型パワーデバイスは、これまでのパワーデバイスには存在しなかったユニークな新デバイスであり、特に圧倒的なスイッチング速度を活かした新展開が期待される。パワーデバイス研究開発の全体的な状況を図 3.3.1.1 にまとめた。

高速スイッチング速度、高温動作を活かせるような受動部品、実装技術の開発が極めて重要になる。例えば、パワーデバイス自体が高温に耐えられても、実装技術が利用可能温度を制限し、また、パワーデバイスの発熱で周囲の受動部品の温度が上昇して受動部品の温度上限に制限されてしまうかも知れない。また、高速スイッチングを活かすには、低 ESR のキャパシタや、高周波特性に優れたインダクタの開発が重要となる。

従来

Si MOSFET	低耐圧(~600V)	高速スイッチング(数百 kHz)
Si SJ MOSFET	中耐圧(600~1.2 kV)	スイッチングはやや遅い
Si IGBT	中耐圧(600~6.5 kV)	サイリスタと比べれば高速(数十 kHz)
Si サイリスタ	高耐圧(3.3 kV~)	低速(<1 kHz)

現在

SiC MOSFET	中・高耐圧(900 V~10 kV)	高速スイッチング(100 kHz)	鉄道、車載、再エネ AC アダプター
AlGaIn/GaN HEMT	低・中耐圧(~1.2 kV)	超高速スイッチング(~50 MHz)	

近い将来

SiC SJMOSFET	高耐圧(3.3kV~10kV)	スイッチング速度はやや犠牲(~数十 kHz)	(実用化間近)
GaN MOSFET	中・高耐圧(600 V~3.3 kV)	低オン抵抗, 高速スイッチング(MHz)	(研究開発進展)
SiC IGBT	高耐圧(10~20 kV)	サイリスタと比べれば高速(~数十 kHz)	(研究開発進展)

図 3.3.1.1 パワーデバイス研究開発の現状

[須田淳]