

# 受動素子技術ロードマップ

## (Version 1)

文部科学省  
革新的パワーエレクトロニクス創出基盤技術研究開発事業  
受動素子技術ロードマップワーキンググループ編

2026年3月

## 巻頭言

文部科学省「革新的パワーエレクトロニクス創出基盤技術研究開発事業（以下、略称 INNOPEL と呼ぶ）」は、カーボンニュートラルな高度デジタル化社会実現へ貢献するため、省エネ・高性能化の重要技術であるパワーエレクトロニクス（パワエレ）技術の革新を目指した研究開発の国プロです。INNOPEL では、GaN 等の次世代半導体の優れた材料特性を十分に活かしたパワーデバイスや、その高性能化（高速動作等）に対応できる受動素子やパワエレ回路システムの研究開発が不十分な状況であることを重要な課題と考え、パワーデバイスや受動素子、パワエレ回路システムそれぞれの特徴を活かした個々の積み上げ型の研究開発に加えて、あくまでパワエレ機器トータルとして「まとめあげる」ことに軸を置いた研究開発を推進しています。

INNOPEL 開始時にプログラムディレクター（PD）を拝命した際に、プログラムオフィサー（PO）の清水先生、松本先生、山口先生と文科省の方々と INNOPEL の運営方針等の打合せをおこない、運営方針としてパワエレ回路システム領域、パワーデバイス領域、受動素子領域の3つに技術領域の研究テーマは、基本的には、それぞれの領域で学理究明も含めて研究開発を進めてもらうこととする。加えて「パワエレ機器トータルとしてまとめあげる」という理念に基づき、「紳士な研究者として公明正大でオリジナリティを尊重しつつ情報交換・連携して革新的パワエレ技術を構築する」との方針に従って、テマリーダとの意見交換や PD、PO の助言の下、例えば、パワエレ回路の要望をパワーデバイスや受動素子の研究領域側へフィードバックし、またパワーデバイスや受動素子からの要望をパワエレ回路システム領域へフィードバックするなどして、パワエレ機器に適用する視点でテーマの研究内容や目標、マイルストーン等の見直しを適宜適宜おこなってもらうこととする。このようにして技術領域間を横断した連携研究を推進して統合的な革新的パワエレ技術確立を目指すこととしました。

このような連携研究を円滑に推進するには、パワエレ回路システム領域、パワーデバイス領域、受動素子領域の研究テーマ間で、お互いに各技術の特徴や課題、今後の方向性等を十分に理解・把握して、お互いの研究開発を進めていくことが重要と考えられます。ただし異なった技術領域間のため、お互いに今まで交流が少なく、お互いの言葉の意味や技術の方向性が良く理解されていないのが実情です。お互いの技術をロードマップの形で提示して相互説明をして、十分に意見交換をし理解することが必要と考えられました。しかし現状 Si や SiC 等のパワーデバイスの技術ロードマップは散見されますが、受動素子に言及した技術ロードマップは少なく、特に「パワエレ機器としてまとめあげる」との視点からの受動素子技術ロードマップは皆無に等しい状況でした。

このためパワエレ回路システム研究者からの視点と受動素子材料・素子研究者からの視点の技術ロードマップを示して、お互いの言葉を理解しながら、各技術領域の現状や課題、研究の方向性や将来課題を議論して受動素子技術ロードマップを検討・構築する活動を INNOPEL 全体の連携テーマとして実施することにしました。

事業開始から5年間の PO、テマリーダと各領域からの検討ワーキング委員や有識者各位との絶え間ない活動や多くの方々の協力、支援により「受動素子技術ロードマップ Version1」を公開することができました。関係者各位に心より感謝申し上げます。初めての取り組みで不十分な点や不確かな点等気になる場所が多々あるかと思いますが、皆様の研究開発に少しでも役立てていただくことを期待しています。また、この受動素子技術ロードマップをきっかけに、パワエレの各技術領域間の議論が少しでもより活発になることと、今後の皆様の議論を踏まえて、この受動素子技術ロードマップの見直しがおこなわれることを祈念しています。

2026年3月

INNOPEL プログラムディレクター  
大森 達夫

## 受動素子技術ロードマップ ワーキンググループ委員一覧

### <プログラムディレクター・プログラムオフィサー>

大森 達夫	三菱電機株式会社
山口 正洋	東北大学
清水 敏久	東京都立大学
松本 功	名古屋大学

### <委員>

赤津 観	横浜国立大学
磯部 高範	筑波大学
井瀨 貴章	大阪大学
岩路 善尚	茨城大学
遠藤 恭	東北大学
岡本 聡	東北大学/物質・材料研究機構
恩田 謙一	日本ケミコン株式会社
加藤 修治	東北大学
斉藤 伸	東北大学
佐藤 敏郎	信州大学
佐藤 之彦	千葉大学
鈴木 慧太	東北大学
関屋 大雄	千葉大学
高城 直輝	東北大学
高橋 良和	東北大学
谷口 博基	名古屋大学
長谷川 一徳	九州工業大学
幅崎 浩樹	北海道大学
グエン マイ フォン	株式会社タムラ製作所
松盛 裕明	名古屋工業大学
水野 勉	信州大学
宮城 大輔	千葉大学
宮地 幸祐	信州大学
和田 圭二	東京都立大学

(敬称略、各章五十音順)

## 受動素子技術ロードマップ執筆者一覧

### < 0章 >

清水 敏久 東京都立大学  
山口 正洋 東北大学

### < 1章 >

赤津 観 横浜国立大学  
磯部 高範 筑波大学  
井瀨 貴章 大阪大学  
岩路 善尚 茨城大学  
太田 涼介 東京都立大学  
関屋 大雄 千葉大学  
高橋 翔太郎 秋田大学  
長谷川 一徳 九州工業大学  
松盛 裕明 名古屋工業大学  
和田 圭二 東京都立大学

### < 2章 >

井瀨 貴章 大阪大学  
遠藤 恭 東北大学  
太田 元基 島根大学  
大久保 忠勝 物質・材料研究機構  
岡本 聡 東北大学/物質・材料研究機構  
小笠原 剛 産業技術総合研究所  
小山 隆平 株式会社指月電機製作所  
佐藤 敏郎 信州大学  
佐藤 佑樹 青山学院大学  
谷口 博基 名古屋大学  
田丸 慎吾 産業技術総合研究所  
長原 和宏 日本ケミコン株式会社  
萩原 学 慶応義塾大学  
長谷川 一徳 九州工業大学  
廣瀬 左京 株式会社村田製作所  
グエン マイ フォン 株式会社タムラ製作所  
町田 健治 日本ケミコン株式会社  
松尾 哲司 京都大学  
水野 勉 信州大学  
宮地 幸祐 信州大学  
柳原 英人 筑波大学

### < 3章 >

須田 淳 名古屋大学

### < 4章 >

小嗣 真人 東京理科大学  
関屋 大雄 千葉大学  
室賀 翔 東北大学  
山崎 貴大 東京理科大学

### < 5章 >

磯部 高範 筑波大学  
遠藤 恭 東北大学  
小山 隆平 株式会社指月電機製作所  
國枝 良太 株式会社タムラ製作所  
斉藤 伸 東北大学  
佐藤 敏郎 信州大学  
谷口 博基 名古屋大学  
萩原 学 慶応義塾大学  
長谷川 一徳 九州工業大学  
幅崎 浩樹 北海道大学  
廣瀬 左京 株式会社村田製作所  
グエン マイ フォン 株式会社タムラ製作所  
松盛 裕明 名古屋工業大学  
山口 正洋 東北大学  
吉田 栄吉 東北大学  
和田 圭二 東京都立大学

(敬称略、各章五十音順)

## 目次

0章 序章.....	1
1節 本ロードマップの位置づけ .....	1
1.1 目的.....	1
1.2 指針.....	1
1.3 方針.....	1
1.4 手法.....	3
1.5 公知.....	5
2節 本ロードマップの構成 .....	5
2.1 章構成.....	5
2.2 章間の関係.....	6
1章 回路側から見た受動素子 .....	9
1節 磁気素子.....	9
1.1 パワーエレクトロニクス回路で使われる受動部品の使い方.....	9
1.2 ギャップ.....	21
1.3 変圧器の絶縁性能, 鉄損と銅損の割合, 巻線間容量.....	25
1.4 変圧器およびインダクタに使用する磁性材料のレビュー.....	29
1.5 高磁束密度材料と低損失磁気素子.....	35
1.6 磁気部品に求める設計精度の要因.....	41
2節 コンデンサ.....	44
2.1 用途毎のコンデンサに対する要件 (tan δを含む) .....	44
2.2 平滑用に適用されるコンデンサ.....	48
2.3 AC コンデンサ.....	49
2.4 回路適用時のボトルネック .....	53
2.5 寿命, 信頼性, 安全性.....	56
3節 ベンチマーク .....	60
3.1 インダクタ.....	60
3.2 コモンモードインダクタ .....	65
3.3 SST用変圧器.....	70
3.4 直流リンク用コンデンサ.....	74
2章 受動素子から見たパワエレ.....	78
1節 磁気.....	78
1.1 パワーエレクトロニクス用磁性材料の基礎.....	78
1.2 薄帯, 焼結体.....	85
1.3 圧粉磁心・微粒子コンポジット磁心.....	90
1.4 磁気特性計測法.....	107
1.5 変圧器・インダクタ.....	132
1.6 Steinmetz係数の実例.....	160
1.7 磁気部品の材料・製造過程のトレードオフ.....	162
1.8 磁気素子のモデリング.....	164
2節 コンデンサ.....	171
2.1 パワーエレクトロニクス用コンデンサの使い分け.....	171
2.2 セラミックコンデンサ.....	173
2.3 フィルムコンデンサ.....	175
2.4 電解コンデンサ.....	179
3章 パワーデバイスの発展.....	191
1節 パワーデバイス.....	191
1.1 半導体パワーデバイスの幕開け.....	191

1.2	パワーデバイスの性能指標	192
1.3	ユニポーラデバイスとバイポーラデバイス	192
1.4	絶縁ゲートバイポーラトランジスタ	194
1.5	ユニポーラリミット	194
2節	ワイドバンドギャップ半導体パワーデバイス	196
2.1	ワイドバンドギャップ半導体材料	196
2.2	SiC 縦型 MOSFET	196
2.3	SiC 超接合 MOSFET	198
2.4	SiC バイポーラデバイス	198
2.5	GaN 縦型 MOSFET	199
2.6	横型 GaN HEMT	200
3節	まとめ	202
4章	データ科学の利活用	204
1節	データ科学の利活用の現状と将来	204
1.1	データ科学とパワエレ	204
1.2	パワエレ回路設計における AI/ML 活用	204
1.3	磁性部品の特性予測・材料開発への AI/ML 応用	205
1.4	リアルタイム制御（インバータ制御・モータドライブ等）への ML 応用	206
1.5	故障予知・異常検知への AI/ML 活用	206
1.6	トポロジー選択・パラメータ最適化への AI/ML 応用	207
1.7	今後の研究トレンドと技術的課題・展望	208
2節	パワエレ回路設計への AI/ML の利活用	209
2.1	AI/ML 視点からの回路設計の問題記述	209
2.2	AI/ML による最適化ソフトウェアの構成例	209
2.3	高周波コンバータの最適設計例	210
2.4	AI/ML 設計の逆問題への展開	211
3節	機械学習モデリング	211
3.1	はじめに	211
3.2	マテリアルズ・インフォマティクスの概要	212
3.3	磁気素子のモデリングと鉄損解析	214
3.4	拡張型ランダウ自由エネルギーモデルによる磁化反転解析	214
3.5	拡張型自由エネルギーモデルの応用研究：事例紹介	222
3.6	まとめと今後の課題	224
4節	磁性材料・磁気素子開発のための機械学習の利活用	224
4.1	軟磁性材料を用いた受動素子開発のための機械学習	224
4.2	機械学習を利用した磁性材料の解析事例	225
4.3	機械学習を利用した磁気素子の解析事例	227
5章	技術ロードマップ	229
1節	受動素子の設計とその課題	229
1.1	磁性材料と回路設計パラメータの関係を考慮した統合的な議論に基づく材料開発	229
1.2	磁気素子の技術動向（鉄窒素を除く）	232
1.3	コンデンサの技術動向	233
2節	将来の課題	237
2.1	磁歪の理解	237
2.2	実装技術の現状と今後の課題	240
2.3	鉄窒素系磁心の開拓	243
2.4	リサイクル・リユース	247
2.5	レアマテリアル	252
3節	まとめに代えて	255
3.1	回路システム領域と受動素子領域との協調	255

3.2 磁気素子における発展的課題.....	256
3.3 コンデンサにおける発展的課題.....	258
3.4 データ科学の利活用 .....	259
3.5 IEEE 連携国際技術ロードマップへの展開 .....	259

# 0章 序章

## 1 節 本ロードマップの位置づけ

### 1.1 目的

**キーワード:** 文部科学省「革新的パワーエレクトロニクス創出基盤技術研究開発事業」、INNOPEL、脱炭素社会、受動素子技術ロードマップ

文部科学省「革新的パワーエレクトロニクス創出基盤技術研究開発事業 (以下、略称 INNOPEL と呼ぶ)」の研究の一環として、脱炭素社会の実現に貢献する革新的パワーエレクトロニクス技術のための受動素子技術ロードマップを、主として学術的視点から構築する。

### 1.2 指針

**キーワード:** パワーエレクトロニクス、Newell の三角形、垂直統合技術、受動素子の性能限界、パワーデバイス

パワーエレクトロニクス技術 (とりわけ半導体電力変換技術) は、電気エネルギーを所望の形態に最も効率的・効果的に変換することを目的とした技術体系である。この領域は図 0.1.2.1 に示す Newell の三角形<sup>(1)</sup>に示されるように、エレクトロニクス (パワーデバイス、回路技術)、パワー (受動デバイス)、コントロールの3領域が完全に融合した技術領域として 1973 年に定義されて以来、多くの周辺領域を取り込みながら発展している。すなわち、パワーデバイスや受動素子をはじめとする構成要素の特徴を生かしつつ回路システムとして「まとめあげる」ことを基盤とした幅広い技術分野の要素技術の垂直統合技術分野であると捉えられる。近年は、新規パワーデバイス (SiC, GaN パワーデバイス) の研究開発によるパワーエレクトロニクス技術の発展の期待が高まる一方で、多くのパワエレシステムの場面で受動素子の性能限界が技術的ボトルネックとなっていることが顕在化している。その課題解決に向けて、受動素子、パワーデバイス、パワエレ回路システムの三つの研究分野が強く連携した研究開発が INNOPEL においても推進される中で、その研究成果も反映しつつパワーエレクトロニクス技術のための受動素子の研究の方向性を俯瞰する世界初の技術ロードマップを構築する。

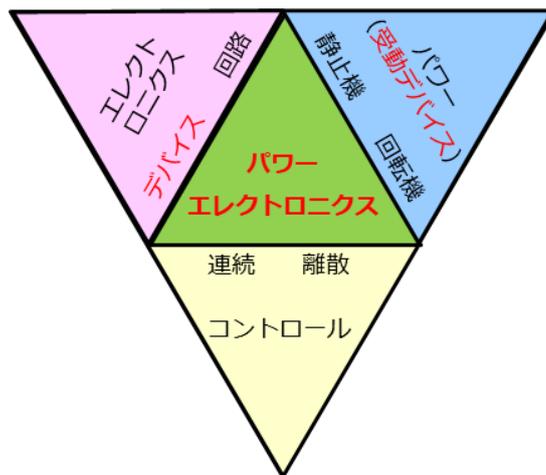


図 0.1.2.1 Newell の三角形

### 文献

(1) William E. Newell: "Power Electronics -Emerging from Limbo", IEEE Conference record on PESC73, pp.6-12(1973)

### 1.3 方針

**キーワード:** パワーエレクトロニクス技術の適用分野の広範性、受動素子の用途依存性、中小電力容量パワエレ装置、受動素子技術ロードマップの必要性

パワーエレクトロニクス技術が適用される産業分野は、図 0.1.3.1 に示すように電力、自動車・電気鉄道、情報通信、家電、

ロボットなど極めて幅広い領域に展開されている。パワーエレクトロニクス装置の回路動作条件（電圧、電流、スイッチング周波数など）は適用分野によって大きく異なるため、そこに使用するパワーデバイスや受動素子もそれぞれの動作要件に適した種類のものが使用されている。表 0.1.3.1 は各種パワーエレクトロニクス装置に使用される受動素子（磁気素子およびコンデンサ）の種類と適用装置について大まかに分類したものである。それぞれの装置で重要な構成要素である順に◎, ○, △印（なお、空白は一般的には使用されない用途）で示した。磁気素子は大別して変圧器とインダクタに分類できる。例えば、変圧器では大容量システムでは低周波変圧器が、中小容量以下のシステムでは高周波変圧器が多用される傾向があるなど、パワーエレクトロニクス装置の動作要件に応じた受動素子の特性を踏まえてロードマップの検討が必要となるが、その範囲は極めて広がってしまう。

パワーエレクトロニクス技術の適用分野は極めて広範囲に及ぶ中で、INNOPEL におけるパワエレシステムのターゲットは、中小電力容量（容量 50 kW 程度以下、スイッチング周波数十 kHz~十 MHz 程度）の装置として自動車用インバータ、電動機駆動インバータ、情報通信用電源、高性能 SST、高周波スイッチング電源などであるが、その一つの理由は、この領域のパワーエレクトロニクス装置に適した多種多様な磁性材料・誘電材料の研究事例が豊富なことである。言い換えると、送電電力系統や産業用の大電力容量パワーエレクトロニクス機器に使用される受動素子に関しては、磁気材料や誘電材料の選択肢が少なく、研究事例も限定されるため、今回のロードマップの対象からは除外している。すなわち、今回の受動素子技術ロードマップは、中小電力容量のパワーエレクトロニクス装置で必要となる受動素子の要件と基盤技術を整理するとともに、受動素子を構成する材料（磁性材料と誘電材料）はもとより、受動素子の構成要素や設計手法について、INNOPEL での研究内容とその成果を生かしつつ、今後の研究開発の在り方を取りまとめた。なお、パワーエレクトロニクス技術の重要な構成要素であるパワーデバイスについても、各種パワーデバイスの研究開発の歴史と近年急速な進展を見せるワイドバンドギャップデバイスについて概観し、受動素子技術ロードマップの必要性の理解を助けるよう配慮した。

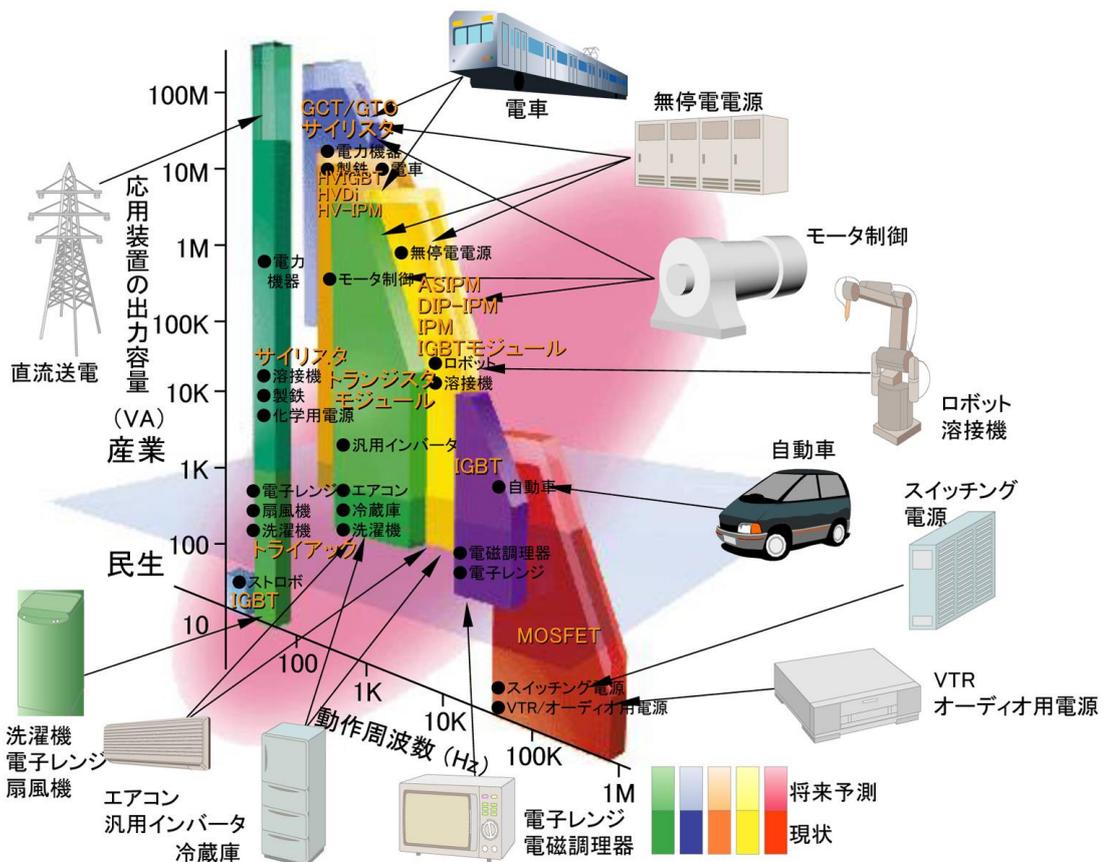


図 0.1.3.1 パワエレ装置の適用分野

表 0.1.3.1 パワエレ回路システムの用途とそこで使用される受動素子の種類

用途	例	磁気素子							コンデンサ					
		変圧器		インダクタ					EMI	低周波交流	交流フィルタ	直流平滑	共振, ZVS	スナバ
高周波	低周波	交流フィルタ	交流低周波	昇降圧, 平滑	共振	EMI								
新・省エネ	大容量 PCS		◎	◎	○			△	○	◎	◎		◎	△
	中小容量 PCS	△		◎	○	○		◎		◎	◎		◎	◎
産業用	大容量 WT		◎	○	○			△	○	◎	◎		◎	
	大容量 UPS		◎	◎	○			○		◎	◎		◎	○
	中小容量 UPS		○	◎	○	○		◎		◎	◎		◎	◎
	中容量 SST	◎		◎	○			◎		◎	◎	○	◎	◎
	大容量 ACDr							△			◎		◎	△
	中小容量 ACDr			△				◎		△	◎		◎	◎
EV用途	AF, SVG		△	◎	○			◎		◎	◎		◎	◎
	主機駆動					◎		△		○	◎		◎	△
通信電源	補機	△				◎	△	○			○		○	○
	中容量 DC/DC	◎				◎	○	◎		◎	◎	◎	◎	◎
高周波用途	PFC			◎			○	◎		◎	◎		◎	◎
	小容量 DC/DC	◎	○			◎	◎	◎			◎	◎		◎
	WPT	○					◎	△			○	◎		△

ただし、PCS：パワーコンディショナ、WT：風力発電、UPS：無停電電源、SST：電子トランス、ACDr：交流電動機駆動、AF：アクティブフィルタ、SVG：無効電力補償装置、PFC：力率改善コンバータ、WPT：非接触給電

## 1.4 手法

**キーワード：**受動素子技術ロードマップ検討ワーキング、受動素子技術ロードマップ検討実務ワーキング、磁気素子の電気的特長と適用磁性体、コンデンサの電気的特長と適用コンデンサ、INNOPEL の視点

INNOPEL 研究活動の一環として、プログラム参加者および外部有識者からなる「受動素子技術ロードマップ検討ワーキング」およびその実務を担当する「受動素子技術ロードマップ検討実務ワーキング」を組織し、分担して執筆した。

受動素子技術ロードマップ検討ワーキングでは、パワーエレクトロニクス技術から見た受動素子（変圧器、インダクタ、コンデンサ）に関する現状の技術論について認識を共有することを目的として合計4回開催した。主としてパワエレ回路分野の研究者が表 0.1.4.1 に示す演題で講演を行い、INNOPEL 研究参加者と技術論に関する質疑応答や意見交換を行った。

表 0.1.4.1 受動素子技術ロードマップ検討ワーキングでの講演者と演題

	開催日	講演者	演題
第1回	2023年4月13日	赤津 観（横浜国立大学）	Solid State Transformer に適した小形高効率高周波トランスの設計
第2回	2023年6月12日	松盛裕明（名古屋工業大学）	インダクタの設計手法に関する紹介
第3回	2023年7月31日	小山隆平（指月電機製作所）	フィルムコンデンサ
	2023年7月31日	長谷川一徳（九州工業大学）	パワエレ回路側から見たコンデンサへの要求
第4回	2023年10月16日	長谷川一徳（九州工業大学）	回路側が各用途で期待するコンデンサへの要求
	2023年10月16日	清水敏久（東京都立大学）	今までの振り返り

技術ロードマップ検討ワーキングの開催と併行して、INNOPEL 参加メンバーからの受動素子に関する要望や課題の聞き取り調査と意見交換を行った。例えば、回路システム領域の専門家からパワーエレクトロニクス分野における回路システムの現状と受動素子への要望と課題、受動素子領域の専門家から磁性材料や誘電材料の現状と課題などについて領域間で活発な議論

を行った。これらの結果を踏まえて、パワーエレクトロニクスシステムの視点から見た磁気素子の電気的特長と適用磁性体については**表 0.1.4.2** と**表 0.1.4.3** に、コンデンサの電気的特長と適用コンデンサについては**表 0.1.4.4** に整理した。併せて、INNOPEL の各テーマで実施する研究開発において受動素子に関する研究目標や研究課題との関連性を「本プロジェクトの視点」の項に整理した。なお、+印はそれぞれの受動素子研究に取り組む研究課題と担当研究チーム、・印は受動素子に期待する特性・性能である。

**表 0.1.4.2** パワーエレクトロニクス装置で使用される変圧器の電気的特長と適用磁性体

		電気的特長	磁性体	本プロジェクトの視点
変圧器	低周波変圧器	<ul style="list-style-type: none"> <li>単相変圧器は数十KVA程度、それ以上は三相変圧器</li> <li>正弦波交流 (50/60Hz)</li> <li>容量・電圧範囲が極めて広い</li> <li>電力効率は99%以上</li> </ul>	珪素鋼板	対象外
	インバータ変圧器	<ul style="list-style-type: none"> <li>単相変圧器は数十kVA、それ以上は三相変圧器</li> <li>PWMパルス電圧 (正弦波交流 (50/60Hz) + PWM周波数)</li> <li>容量・電圧範囲が極めて広い</li> <li>電力効率は99%以上</li> <li>変圧器漏れインダクタンスを利用する場合あり</li> </ul>	珪素鋼板 6.5%珪素鋼板	高周波変圧器で不足する部分について追加検証
	高周波変圧器	<ul style="list-style-type: none"> <li>単相変圧器が主体</li> <li>高周波矩形波交流電圧</li> <li>周波数はパワーデバイスと電力容量に依る (IGBT: 数kHz~十数kHz, SiC: 十数kHz~数十kHz, Siパワー-MOSFET: 数十kHz~数百kHz)</li> <li>数kVA~100kVA (大容量はコア大型化)</li> <li>銅損 (高周波負荷電流) 対応でリッツ線の使用も多い</li> <li>偏磁防止のため適切な励磁電流 (5~10%程度)</li> </ul>	珪素鋼薄帯 アモルファス系 フェライト系 など多様	<ul style="list-style-type: none"> <li>+ サーバ用電源装置 (高橋チーム)</li> <li>+ 高性能SST (和田チーム)</li> <li>+ 超低損失磁性材料 (岡本チーム)</li> <li>・高透磁率</li> <li>・高飽和磁束密度 (@1.5T)</li> <li>・小型低損失 (@100cc/3.3kW)</li> <li>・低漏れインダクタンス (@20nH)</li> <li>・絶縁耐圧 (@10~20kV)</li> </ul>
	超高周波変圧器	<ul style="list-style-type: none"> <li>単相変圧器</li> <li>正弦波または矩形波</li> <li>数百kHz~数MHz</li> <li>数十W~1kW</li> <li>銅損 (高周波負荷電流) 対応でリッツ線の使用も多い</li> </ul>	Ni-Znフェライト メタルコンポジット カーボニール 空芯トランス	<ul style="list-style-type: none"> <li>+ MHz共振形電源 (佐藤チーム)</li> <li>+ 磁気異方性軟磁性材料 (水野チーム)</li> <li>・損失 (鉄損・銅損・他) 最小化設計手法</li> <li>・既存磁性体の使いこなし (空芯トランスとの比較検討)</li> </ul>

**表 0.1.4.3** パワーエレクトロニクス装置で使用されるインダクタの電気的特長と適用磁性体

		電気的特長	磁性体	本プロジェクトの視点
インダクタ	直流平滑インダクタ	<ul style="list-style-type: none"> <li>単相インダクタ</li> <li>リップル電流 + 直流電流 (磁路ギャップ)</li> <li>インダクタンス大 (数~数十mH)</li> </ul>	珪素鋼板	・直流重畳特性については追加検証
	交流フィルタインダクタ	<ul style="list-style-type: none"> <li>単相あるいは三相インダクタ</li> <li>インダクタンス値 (%インダクタンス: 5~10%)</li> <li>PWMリップル電流 + 低周波負荷電流による励磁</li> <li>磁界バイアス対応 (中・低透磁率、磁路ギャップ)</li> </ul>	珪素鋼板 6.5%珪素鋼板 フェライト Fe系粉体 その他	<ul style="list-style-type: none"> <li>+ ACドライブシステム (高橋チーム)</li> <li>+ サーバ電源 (高橋チーム)</li> <li>+ 高性能SST (和田チーム)</li> <li>+ 超低損失磁性材料 (岡本チーム)</li> <li>・キャリア周波数50kHz~500kHzに対応したACフィルタ</li> <li>・高飽和磁束密度 (例: 1.5T)</li> <li>・中・低透磁率、磁路ギャップ必要性検討</li> <li>・材料選択、構造を含めた最適設計手法 (Area Product法等)</li> </ul>
	EMI用インダクタ	<ul style="list-style-type: none"> <li>デリアレンシャルモードインダクタ 低周波 + 高周波電流対応、高Bs、磁界バイアス</li> <li>コモンモードインダクタ 高周波電流対応</li> <li>150kHzから30MHzまでの周波数帯域に対応</li> <li>複素透磁率の特性にあわせた使用 フェライト系: 比透磁率実部 (<math>\mu'</math>) に依存 アモルファス系: 透磁率虚部 (<math>\mu''</math>) の効果も活用</li> </ul>	Mn-Znフェライト Ni-Znフェライト アモルファス薄帯 カーボニール	各チームでEMIへの取り組み

表 0.1.4.4 パワーエレクトロニクス装置で使用されるコンデンサの電気的特長と適用コンデンサ

		電気的特長	適用コンデンサと課題	本プロジェクトの視点
コン デ ン サ	直流平滑 コンデンサ	<ul style="list-style-type: none"> <li>・電流：PWM周波数に依存したパルス電流 + 低周波電流</li> <li>・電圧：直流成分 + 交流成分（高周波 + 低周波）</li> <li>・静電容量大（数十<math>\mu</math>F ~ 数千<math>\mu</math>F/単体）</li> <li>・低 ESR、（低ESL）</li> </ul>	<ul style="list-style-type: none"> <li>・電解コンデンサ 長寿命、高耐圧、低ESR</li> <li>・フィルムコンデンサ 高静電容量、小形、高温 度</li> <li>・セラミックコンデンサ 静電容量安定、短絡故 障保護</li> </ul>	<ul style="list-style-type: none"> <li>+ 高耐圧固体電解コンデンサ（幅崎チーム）</li> <li>・固体電解コンデンサの高耐圧化</li> <li>+ 高誘電率常誘電体（谷口チーム）</li> <li>+ ACドライブシステム（高橋チーム）</li> <li>+ サーバ用電源（高橋チーム）</li> <li>・低周波リップル電流低減</li> <li>+ 継続調査</li> <li>・電圧/電流リップル耐量</li> <li>・温度許容値、外形寸法、寿命推定</li> </ul>
	交流フィルタ コンデンサ	<ul style="list-style-type: none"> <li>・電流：PWM周波数に依存したリップル電流 + 低周波電流</li> <li>・電圧：交流成分（高周波成分 + 低周波成分）</li> <li>・静電容量は中程度（数十<math>\mu</math>F ~ 数百<math>\mu</math>F）</li> <li>・低 ESR（電流容量）、低 ESL（EMIの観点）</li> </ul>	<ul style="list-style-type: none"> <li>・フィルムコンデンサ 低ESR、高エネルギー密度</li> </ul>	<ul style="list-style-type: none"> <li>+ 多機能SST（和田チーム）</li> <li>・フィルムコンデンサの使いこなし</li> <li>+ 高周波スイッチング用途ではセラミックコンデンサの適用も期待。</li> </ul>
	スナバ コンデンサ	<ul style="list-style-type: none"> <li>・電流：パルス電流</li> <li>・電圧：ほぼ直流（Cs(DC)）、Cs(CL)、パルス電圧（Cs(ZVS)）</li> <li>・静電容量小（数百<math>\mu</math>F ~ 数十<math>\mu</math>F）、低 ESL、（低ESR）</li> <li>・電流容量（ZVSスナバ、充放電スナバ）</li> </ul>	<ul style="list-style-type: none"> <li>・スナバ回路方式に依存</li> <li>・フィルムコンデンサ 低ESL、電流容量</li> <li>・セラミックコンデンサ 低ESL、短絡故障保護</li> </ul>	<ul style="list-style-type: none"> <li>+ 高誘電率常誘電体（谷口チーム）</li> <li>・静電容量安定化</li> <li>+ 継続調査</li> <li>・実装構造を踏まえたスナバ回路と必要なコンデンサの検討</li> </ul>
	ノイズフィルタ コンデンサ	<ul style="list-style-type: none"> <li>・電流：高周波パルス電流 + 低周波電流</li> <li>・電圧：直流成分あるいは交流成分</li> <li>・静電容量小（数nF ~ 数百nF）</li> <li>・極低 ESL</li> </ul>	<ul style="list-style-type: none"> <li>・フィルムコンデンサ</li> <li>・セラミックコンデンサ</li> </ul>	<ul style="list-style-type: none"> <li>+ 継続調査</li> </ul>
	共振 コンデンサ	<ul style="list-style-type: none"> <li>・電流：高周波正弦波電流</li> <li>・電圧：高周波正弦波電圧</li> <li>・静電容量小（数百nF ~ 数十<math>\mu</math>F）、低 ESR、高電流密度</li> <li>・静電容量が小さくても高電流密度、高耐圧</li> </ul>	<ul style="list-style-type: none"> <li>・フィルムコンデンサ</li> <li>・セラミックコンデンサ</li> </ul>	<ul style="list-style-type: none"> <li>+ 継続調査</li> </ul>

受動素子技術ロードマップ検討ワーキングの結果を踏まえて、受動素子技術ロードマップの具体的な執筆作業を行うための受動素子技術ロードマップ検討実務ワーキングを設置した。2024年2月22日の第1回会議では、これまでの受動素子技術ロードマップ検討ワーキングのレビューを行い、ロードマップ作成手順とロードマップの原稿構成、ロードマップ執筆スケジュール等について検討を行った。その後、複数回のワーキング会議においてロードマップ構成案の修正、執筆者選定と執筆依頼、原稿案に関する意見交換を経て、2025年10月16日の第7回会議にて原稿を集約した。その後、主要メンバーにて原稿閲読と執筆者の原稿修正を経て、最終原稿の原稿校正・編集作業を完了した。

## 1.5 告知

**キーワード：** INNOPEL シンポジウム、電気学会産業応用部門大会、日本磁気学会学術講演会シンポジウム

以上1.1~1.4について、INNOPEL シンポジウム2022（2022年12月14日）およびINNOPEL シンポジウム2023（2024年2月28日）で途中経過を報告した後、令和7年電気学会産業応用部門大会オーガナイズドセッション「O1：パワーエレ用受動素子のロードマップ検討」（2025年8月20日）、および日本磁気学会学術講演会シンポジウム「S2：軟磁性材料のグリーンエネルギー応用-モータとパワーエレクトロニクス」（2025年9月18日）等において報告し、当該技術の重要性とロードマップの有用性を産学官の関係者へ早い時点から広く告知するとともに、参加者から有益なフィードバックを得て取りまとめ、内容に反映した。

## 2 節 本ロードマップの構成

### 2.1 章構成

**キーワード：** 受動素子の用途と課題、磁性材料・誘電材料の基礎と最新研究、SiC/GaN パワーデバイスの高速化と受動素子への影響、データ科学による課題解決、材料開発と回路要求を結ぶ受動素子技術ロードマップの体系化、環境問題

本ロードマップは5章から構成される。

1章は回路システム領域から見た受動素子の用途、技術的理解について論じる。はじめに、磁気素子（変圧器とインダクタ）についてパワーエレクトロニクス装置での代表的な用途と受動素子の設計手法、現状の課題について論じる。コンデンサについても、パワーエレクトロニクス装置での代表的な用途とそれに求められるコンデンサの要件、および現状の課題について論じる。最後に、INNOPELの研究を通して開発した変圧器、インダクタおよびコンデンサの設計例（ベンチマーク）を示し、現状での技術の限界とその解決手法に関する考察を行う。

2章は受動素子領域の研究開発から見たパワーエレクトロニクス装置への受動素子の高性能化研究について論じる。受動素子は磁気素子（変圧器、インダクタ）とコンデンサに分けて議論を展開する。はじめに、パワーエレクトロニクス装置に使用する磁性材料の基礎理論と、磁性材料の代表的構造（微粒子・薄帯）と周波数特性について説明する。続いて磁性材料の計測技術について論じる。各種変圧器・インダクタに使用される代表的な磁性材料とその特性について最新の研究成果を交えながら説明する。最後に、磁気素子のモデリング手法について説明する。コンデンサについては、パワーエレクトロニクス装置で使用されるセラミックコンデンサ、フィルムコンデンサ、電解コンデンサについて、それぞれの基本的特性と INNOPEL 研究を含む最新の研究成果について紹介する。

3章は、パワエレ用受動素子に係るパワーデバイスの発展の経緯、現状、将来の展望について紹介する。

4章は、受動デバイスの課題解決のためのデータ科学の利活用について現状分析と将来の展望について論じる。

5章は、技術ロードマップに関して論じる。はじめに、回路設計と磁性材料パラメータの関係を考慮した総合的な議論に基づく材料開発の方向性について論じる。すなわち、これまでの磁性材料の性能改善指標が果たしてパワーエレクトロニクス装置で使用する変圧器、インダクタの課題解決の方向性と合致していたかという視点に立って、磁性材料に求められる性能についていくつかの変圧器やインダクタのケーススタディーを行いながら論じる。コンデンサについては、セラミックコンデンサについてはパワーエレクトロニクス装置への適用要件を踏まえた新たな誘電材料への可能性が、電解コンデンサについては固体電解コンデンサのさらなる高耐圧化の可能性について、フィルムコンデンサでは現状の技術の限界点と新たな誘電体フィルムへの期待について論じる。さらに、今後の課題としては、磁性材料の磁歪に起因する損失低減、窒素鉄系磁性体の可能性について INNOPEL の研究成果を踏まえて今後の可能性について論じる。さらに、環境問題を強く意識して、受動素子のリサイクル・リユースとレアマテリアルに関する現状と今後の課題について論じる。

以上、1章から5章までは相互に関連し、体系として一貫性を持つ構成となっている。これを図 0.2.1.1 に示す。3章で述べる SiC/GaN パワーデバイスの高速化は、受動素子の課題を顕在化させ、新材料・新構造の必要性を高めており、本ロードマップの全体的背景を理解する基盤となる。 [清水敏久]

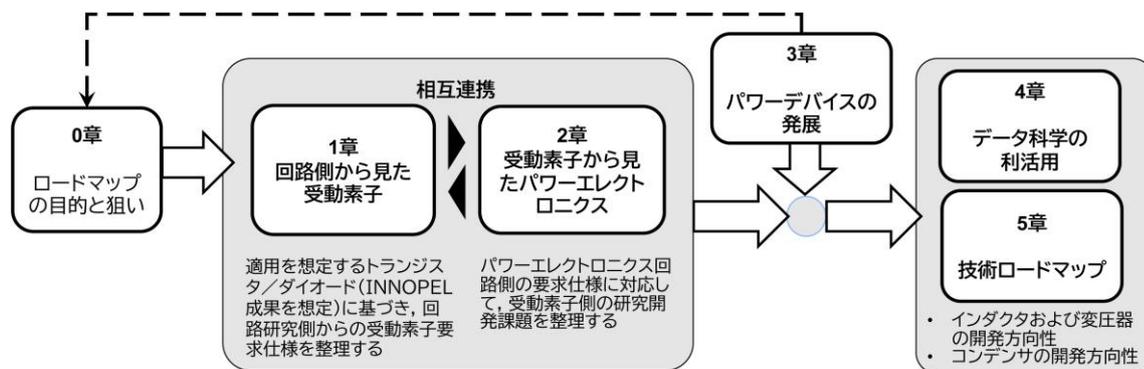


図 0.2.1.1 各章の関係

## 2.2 章間の関係

**キーワード：**磁気素子における物性・設計・損失の相互依存、Steinmetz 式、DC バイアス特性（直流重畳特性）、回路技術と材料研究の視点差、多目的最適化

本ロードマップでは、複数の章にわたって類似テーマが取り上げられている。これは回路技術者と材料研究者とで着目点が異なり、同一の現象を別の立場から論じたからである。とくに磁気素子に関する議論は、設計要求・材料物性・測定およびモデル化が相互に関係しながら進展する領域であるため、章構成だけでは理解しにくい場合がある。そこで本項では、磁気素子に関する主要テーマについて、章間の関係を整理し、その論理的な流れを明確にしておく。

### 2.2.1 磁気素子と物性・設計・損失の関係

受動素子開発において重要となるのは、用途ごとに異なる要求条件に対し、小型化、損失特性、信頼性、熱的余裕、コストなど複数の性能要素を最適なバランスで満たすことである。この最適化は、磁気素子にもコンデンサにも当てはまる。このうち磁気素子では、材料物性（透磁率  $\mu$ 、飽和磁束密度  $B_s$ 、保磁力  $H_c$  など）、回路設計（動作磁束密度の最大値  $B_{max}$ 、交流電流  $I_{ac}$ 、直流電流  $I_{dc}$ 、インダクタンス  $L$  など）、および損失が相互に依存・制約し合う設計の中で進められる。損失のうち材料起因となる鉄損  $P_{cv}$  は、設計条件下における透磁率  $\mu$ 、動作磁束密度  $B$ 、磁界  $H$ 、スイッチング周波数  $f_{sw}$  などにより決定される。図 0.2.2.1 に以上の関係を概念的に示す。

回路設計の観点からは、まず必要とされる電氣的仕様が定まり、これを満たすために適切な磁性材料、鉄心形状、巻線条件などが選ばれる。この流れは 1 章で示される設計指針に対応する。一方で、材料研究の観点では、透磁率の周波数依存性、飽和磁束密度、損失機構、加工の制約などが、設計可能な性能域や小型化・高効率化の限界を決定する。これは 2 章で扱う材料物性の議論と一致する。

この二つの観点は、異なる立場から同一の設計課題にアプローチしたものであり、扱う対象となる設計空間は共通である。すなわち、設計要求が材料選択と素子設計を方向づけると同時に、材料物性は、設計で選択可能な条件範囲と達成し得る損失性能の下限を決定する。受動素子開発はこの相互依存関係を踏まえた多目的最適化問題として捉えることが妥当である。本ロードマップでは、この双方向性を前提とし、各章で材料、設計、損失評価、モデル化、将来的な技術の動向を統合的に整理する。

磁気素子の損失要因には鉄損に加えて銅損も含まれる。銅損は導体の直流抵抗  $R_{dc}$  に加え、表皮効果や近接効果、巻線構造、磁界分布などによって増加する交流抵抗  $R_{ac}$  に依存する。このため、銅損は材料物性よりも、導体設計、層構成、動作電流波形および周波数条件に強く影響を受ける。本ロードマップでは、銅損の基礎的整理と材料・構造との関係を 2 章で示し、後続章では高周波化や設計要求との関連の中で間接的に触れるに留まる。鉄損と比較して議論の深度が異なる点に留意されたい。

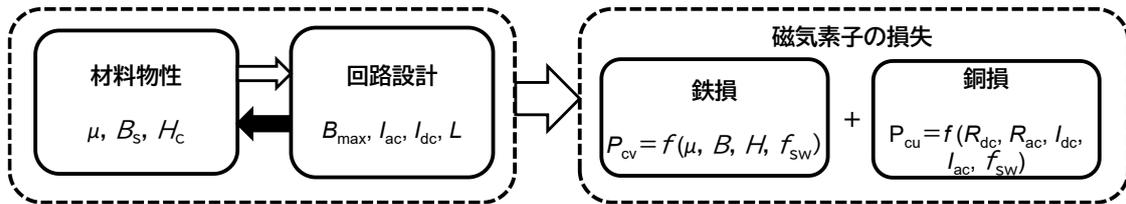


図 0.2.2.1 磁気素子における物性・設計・損失の関係

### 2.2.2 Steinmetz 式の位置づけ

Steinmetz 式は古典的磁心損失モデルであり、本ロードマップ全体で異なる観点から参照される共通基盤である。その扱いは章ごとに役割が変化し、理解、評価、設計、比較の枠組みとして展開される。これを図 0.2.2.2 に示す。

1 章では、Steinmetz 式が正弦波励磁における損失モデルとして導入され、磁性材料特性と損失挙動を理解するための基本式として位置づけられる。また、実動作条件を踏まえ、矩形波や PWM 波形に対応する拡張 Steinmetz 式 (iGSE) が併せて提示され、損失モデルが応用要求に応じて発展してきた経緯が示される。

2 章では、Steinmetz 式は損失分離（ヒステリシス損失、渦電流損失、過剰損失など）の整理軸として扱われ、式の物理的意味と適用限界が整理される。本章により、Steinmetz 式が有効な近似式である一方、周波数、波形、材料などの条件によって誤差が生じる点が明確になる。

3 章では式そのものには触れないが、高  $dv/dt$  や非正弦波励磁など、Steinmetz 式の適用範囲を超えうる領域での損失増大が議論され、材料開発とシステム要求の観点から適用限界が示唆される。

4 章では、Steinmetz 式はデータ科学や機械学習による損失推定手法の比較基準として扱われる。実測データを用いたモデルが Steinmetz 式を補完または置換し得る可能性が示され、Steinmetz 式は性能評価の参照尺度として位置づけられる。

5 章では、Steinmetz 式は損失解析の対象ではなく、材料比較や用途適合性評価、小型化余地の検討など設計判断を成立させるための共通尺度として利用される。これにより、材料性能の定量的な比較を可能とし、研究開発の方向性や設計の意思決定の根拠として機能する点の特徴である。

以上より、Steinmetz 式は本ロードマップにおいて「基礎式→損失理解→適用限界→代替手法との比較→設計判断尺度」と

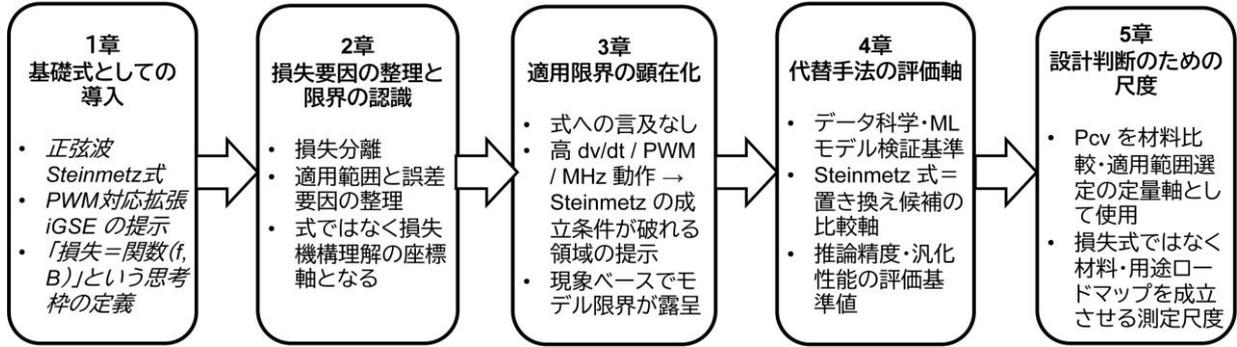


図 0.2.2.2 各章における Steinmetz 式の位置づけ

いう段階的な役割を担い、磁心損失に関する共通言語として全章を貫く枠組みとなっている。

### 2.2.3 DC バイアスの影響（直流重畳特性）に関する整理

磁気素子は DC バイアスの影響を強く受け、インダクタンス低下・損失変化・飽和制約などが発生する。これらの現象は「現象提示（1章）→原因説明（2章）→統計的統合（2章）→将来の方向性（5章）」という4段階の流れで扱われる。これを図 0.2.2.3 に示す。

まず1章では、DC電流の増加に伴って実効透磁率の低下や鉄損の変化が生じ、かつ材料ごとに変化の仕方が大きく異なることが示される。また集中ギャップと分散ギャップの特徴と課題に言及される。これらは設計側が直面する現象的問題として整理されている。

2章では、上記の差異が生じる原因について、まず  $B-H$  曲線や透磁率の実測特性から材料物性の視点に基づいて論じられる。すなわち磁壁移動による磁化過程を前提として、 $B-H$  曲線の形状の特徴と偏磁の大小の視点から、DC バイアスによる透磁率の減少と鉄損の増減を材料ごとに議論する。ギャップの影響は材料を問わず、磁気抵抗の集中・分散の視点から説明する。このように、1章で提示された設計上の課題に対し、物性起源の因果構造が体系的に整理される。

さらに2章では、直流重畳特性が多変量データによって統合的に分類される。第1主成分 PC1 は実効透磁率のバイアス磁界依存性、 $B-H$  曲線の非対称性、鉄損のバイアス磁界依存性などに強く寄与し、「DC バイアス感受性」を表す軸として機能する。第2主成分 PC2 は鉄損がバイアス磁界強度に対して単調減少、単調増加、極小値を持つなどの「型」を反映し、材料ごとに異なる「バイアス磁界強度に対する型」が定量的に区別される。これにより直流重畳特性に対する材料間比較の統一的尺度が提案される。

5章では、直流重畳特性は将来の受動素子設計と材料開発における必須項目として位置づけられる。DC バイアス条件下での実効透磁率および損失の安定性は、高電流化・高速化を志向する次世代パワーエレクトロニクス機器・システムにとって不可欠な指標であり、1~2章で示された物性起源と統計的分類の知見を設計プロセスに組み込むことの重要性が強調される。また、材料評価指標としての実効透磁率と鉄損の定義および測定方法を将来のモデル化として検討すべき点が示唆される。

[山口 正洋]

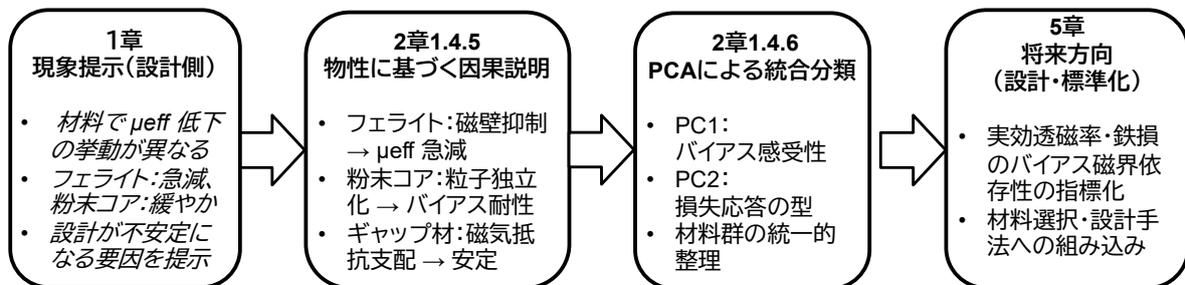


図 0.2.2.3 DC バイアスの影響（直流重畳特性）

# 1章 回路側から見た受動素子

## 1節 磁気素子

### 1.1 パワーエレクトロニクス回路で使われる受動部品の使い方

**キーワード:** 変圧器, インダクタ, 鉄損, 銅損, インバータ, コンバータ, チョップパ回路

パワーエレクトロニクス回路では, パワー半導体をスイッチング素子として用いて電力変換が行われており, 電圧・電流の制御が行われる。こうした電力変換を実現するうえで不可欠な受動素子が, 変圧器とインダクタである<sup>(1)</sup>。

変圧器とインダクタは基本的には磁性材料に電線を巻いた構造であり, 外見上は両者の違いは分かりにくい。しかし, その両者に求められる機能は以下のように異なっており, その設計方法もまったく違ってくる。本節では変圧器とインダクタの役割と簡易的な設計方法を記載する。

変圧器は, 電力を磁気エネルギーに変換して伝送する素子であり, 電圧レベルの変換や回路間の電氣的絶縁を担う。特に絶縁型 DC-DC コンバータなどでは, 高周波のスイッチング電圧を用いて電力を磁束として変換し, 鉄心(磁性材料)を介して2次側へ伝達する構成である<sup>(2)</sup>。

一方, インダクタはエネルギーの一時的な蓄積や電流の平滑化, スwitchingノイズの除去を担う素子であり, フィルタや共振回路, 電流制御の要素として回路中に組み込まれる。Switching動作に伴う電流リップルや過渡応答を緩和し, 所望の電圧・電流波形を得るために重要な役割を果たす。さらに, 直流電流が流れる状況においては, インダクタの直流重量特性や磁性体の飽和特性を十分に考慮する必要がある。

このように, 変圧器とインダクタはそれぞれ異なる目的と動作原理に基づいて設計されており, パワーエレクトロニクス回路の性能・効率・安全性に直結する重要な要素である。本節では, これらの素子の役割と設計方法における基本事項について解説する。

#### 1.1.1 変圧器・インダクタの役割

##### (1) 変圧器

変圧器は, パワーエレクトロニクス回路では主に絶縁と変圧の用途で使用される。図 1.1.1.1 に一般的な変圧器の構造を示す。変圧器は鉄心に1次巻線の巻数  $N_1$  と2次巻線  $N_2$  を施した状態で構成される。絶縁については変圧器の1次巻線と2次巻線が鉄心を通じて磁束で結合することから, 電気→磁気→電気のエネルギー変換となるため, 電氣的に絶縁することが可能になる。変圧機能については1次巻線  $N_1$  と2次巻線  $N_2$ , および1次電圧  $v_1$ , 2次電圧  $v_2$  の関係が

$$\frac{v_2}{v_1} = \frac{N_2}{N_1} \quad (1.1.1.1)$$

で示されることから, 1次巻線と2次巻線の巻数比を適切に設定することで, 2次電圧を所望のレベルに昇圧または降圧することが可能になる。

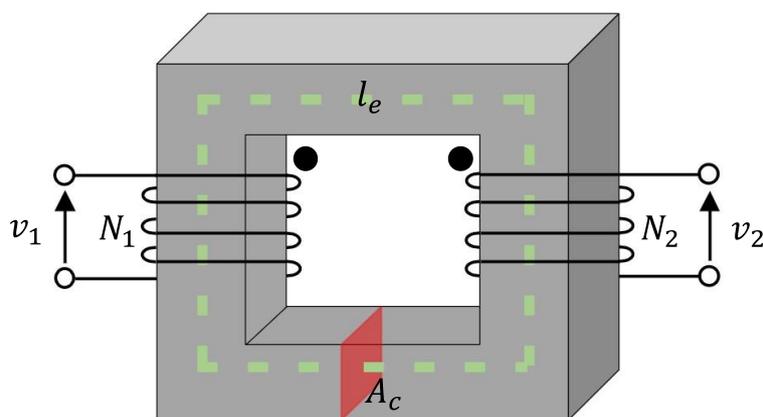
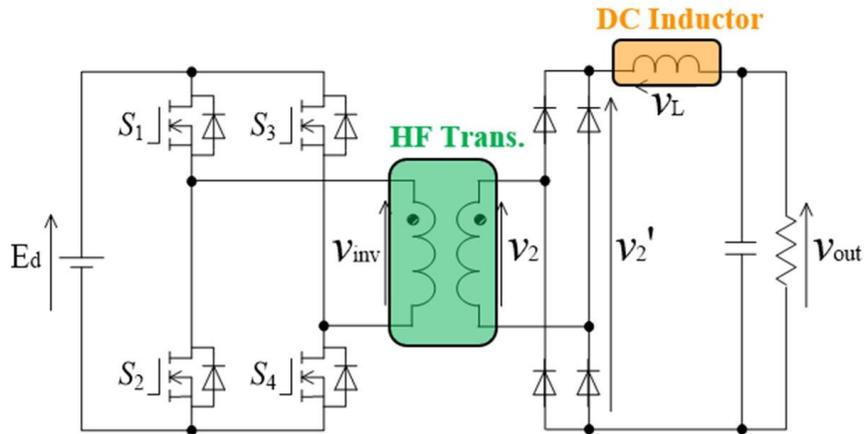
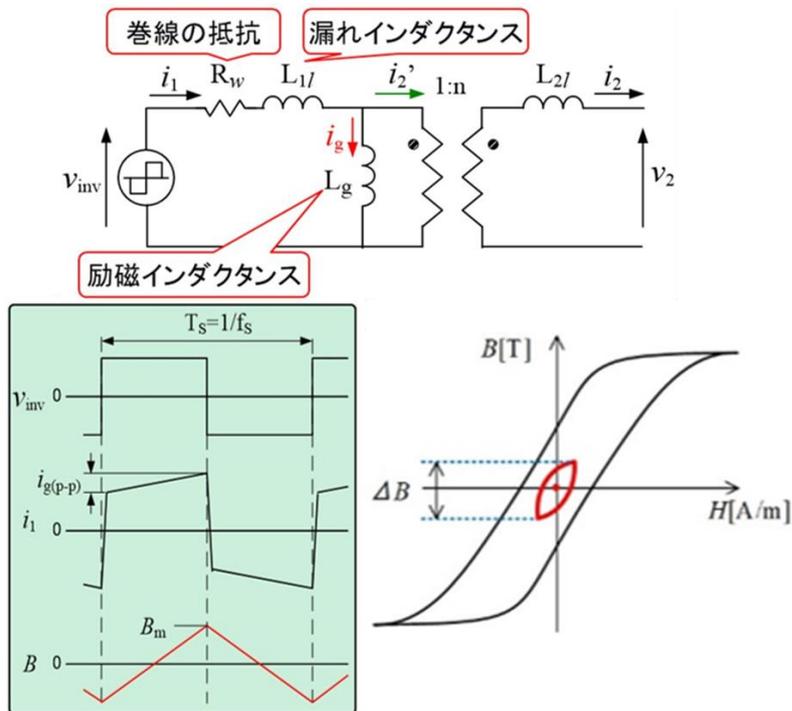


図 1.1.1.1 変圧器の構造

次に、パワーエレクトロニクス回路に利用される変圧器の例として、**図 1.1.1.2** で示す変圧器・インダクタを含む DC-DC コンバータについて考える。変圧器の等価回路・励磁波形・励磁波形に対応する B-H 曲線は**図 1.1.1.3** に示され、等価回路は理想変圧器を基に、巻線の抵抗、漏れインダクタンス、励磁インダクタンスを用いて一般的に表記される。励磁波形の特徴として、変圧器の励磁インダクタンスに流れる電流（励磁電流）は負荷電流に比べて極めて少ないため、1次巻線側電流は2次巻線側の電流（負荷電流）とほぼ等しくなる。この結果、負荷電流による磁化力の影響は無視でき、鉄心内の磁束密度は主に1次側に印加される電圧によって決定される。正負対称な励磁電圧が印加される場合には、直流磁化が生じないため、B-H 曲線は原点を対称に描かれ、変圧器の設計は主に励磁電圧によって決定される。なお、パワーエレクトロニクス分野においては、このような鉄心が飽和に達しない範囲で磁化が反転するときに生じる部分的な B-H 曲線をマイナーループと呼ぶ。パワーエレクトロニクス回路向けの変圧器を設計する際は、はじめに、鉄心を選定し、励磁電圧波形に対して鉄心が磁気飽和しないように必要巻数を設定する。



**図 1.1.1.2** 変圧器・インダクタを含む DC-DC コンバータの例



**図 1.1.1.3** 変圧器の等価回路，励磁波形および B-H 曲線

変圧器に使用する鉄心が決まれば、パワーエレクトロニクス回路の励磁電圧として代表的な矩形波や PWM (Pulse Width Modulation) 波形に対応した任意の1次巻線電圧  $v_1(t)$  が印加された際の1次巻線の巻数  $N_1$  については以下のような手順を踏むことで決定できる。

はじめに任意の1次巻線電圧  $v_1(t)$  が印加された際の鉄心の磁束密度を以下より導出する。

$$B = \frac{1}{N_1 A_c} \int v_1(t) dt \quad (1.1.1.2)$$

ここで、任意の時間  $t_1$  から  $t_2 (t_1 < t_2)$  の間において、任意の1次巻線電圧  $v_1(t)$  で動作した際の磁束密度リプル  $\Delta B$  は、

$$\Delta B = \frac{1}{N_1 A_c} \int_{t_1}^{t_2} v_1(t) dt \quad (1.1.1.3)$$

となる。

図 1.1.1.3 に示されるように変圧器における B-H 曲線は原点を中心に描かれるため、磁束密度リプル  $\Delta B$  と使用する鉄心の飽和磁束密度  $B_{sat}$  が満たすべき関係は、

$$\frac{1}{2} \Delta B < B_{sat} \quad (1.1.1.4)$$

となる。すなわち、式(1.1.1.3)の変更を行えば、選定した鉄心に対する1次巻線の巻数  $N_1$  について導出することができる。

$$N_1 > \frac{1}{2 B_{sat} A_c} \int_{t_1}^{t_2} v_1(t) dt \quad (1.1.1.5)$$

ただし、上記の励磁電圧で決められる変圧器の設計を行うためには、励磁電流を定格電流の概ね 5~10%程度にとどめる必要がある。これは、励磁電流にある程度の余裕を持たせておくことで、コンバータのスイッチング素子がデッドタイムなどの影響により変圧器に流れる電流に微小な直流成分が生じて、鉄心が偏磁・片飽和しないようにするためである(すなわち、B-H 曲線の中心を原点付近にとどめるためである)。

変圧器を磁束の漏れがない理想変圧器と仮定した際の励磁電流  $i_g$  は、励磁インダクタンス  $L_g$  を用いて以下の式で導出できる。

$$i_g = \frac{l_e}{\mu_0 \mu_r A_c N_1^2} \int v_1(t) dt = \frac{1}{L_g} \int v_1(t) dt \quad (1.1.1.6)$$

$\mu_0$  は真空の透磁率、 $\mu_r$  は鉄心の比透磁率、 $A_c$  は鉄心の実効断面積、 $l_e$  は鉄心の実効磁路長とする。励磁インダクタンス  $L_g$  が大きいほど、励磁電流を小さくできる。

各種アプリケーションに応じた鉄心(磁性材料)については後述するが、50/60 Hz の商用周波数に相当する低周波領域動作では飽和磁束密度  $B_{sat}$  の高い珪素鋼板やアモルファス材料が用いられることが多く、パワーエレクトロニクス機器のスイッチング周波数(数 kHz~数 MHz)に相当する高周波動作では励磁電圧の  $t_1$  から  $t_2$  における積分値 ( $\int_{t_1}^{t_2} v_1(t) dt$ ) が低下することから飽和磁束密度  $B_{sat}$  が小さく高周波領域動作での損失が低いフェライトが選ばれることもある。基本的に高周波動作は変圧器の小型化に寄与するが、実際の動作では損失により発熱するため、小型化に伴う放熱を考える必要がある。したがって、小型化と損失(発熱)のトレードオフも検討する必要があることに注意されたい。

ここで、変圧器の巻線間にはすべての磁束が完全に共有されるわけではなく、一部の磁束が外に漏れてしまう。このような未結合の磁束成分によって生じるインダクタンスを漏れインダクタンスと呼ぶ。

巻線の結合の程度を定量的に表す指標が結合係数  $k$  であり、1次巻線の自己インダクタンス  $L_1$ 、2次巻線の自己インダクタンス  $L_2$  および相互インダクタンス  $M$  を用いて次式で定義される。

$$k = \frac{M}{\sqrt{L_1 L_2}}, (0 \leq k \leq 1) \quad (1.1.1.7)$$

ただし、 $L_1 = \frac{\mu_0 \mu_r A_c}{l_e} N_1^2$ 、 $L_2 = \frac{\mu_0 \mu_r A_c}{l_e} N_2^2$  である。

図 1.1.1.4 に、結合係数  $k$  によるコイル間の磁束結合の違いを示す。理想的な変圧器は磁束が外に漏れない、すなわち結合係数  $k = 1$  である。ただし、実際には巻線配置や鉄心形状により結合係数  $k$  は1未満となるのが一般的である。

漏れインダクタンスは電力用の商用周波数で駆動されるような変圧器においては、過渡応答を悪化させる要因として避けられる傾向があった。しかし、パワーエレクトロニクス回路においては、漏れインダクタンスを意図的に設計に組み込む例が多く存在する。

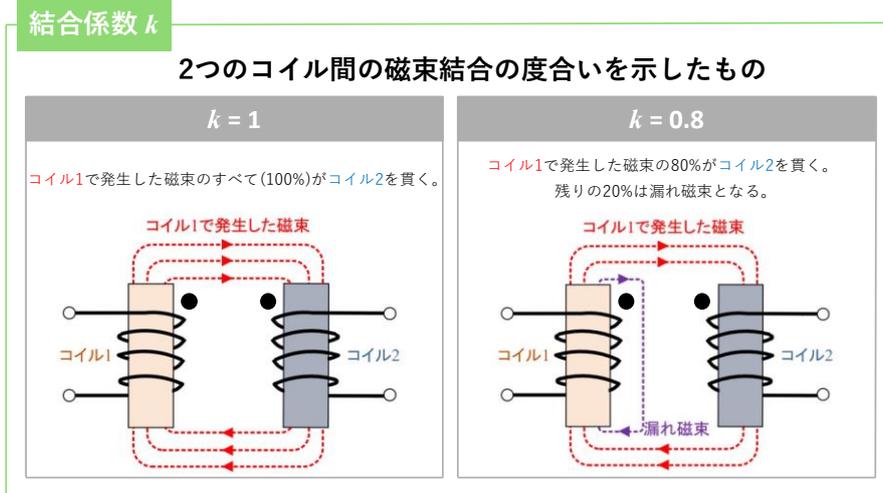


図 1.1.1.4 結合係数  $k$  によるコイル間の磁束結合の違い

代表的な応用例として以下の図 1.1.1.5 に示す回路が挙げられる。

- (a) LLC 共振コンバータ：漏れインダクタンスを共振インダクタとして活用し、ソフトスイッチング ZVS (Zero Voltage Switching), ZCS (Zero Current Switching) を実現する。
- (b) DAB (Dual Active Bridge) コンバータ：漏れインダクタンスにより、1次・2次間の電力伝送を制御し、電流の平滑化やエネルギー移動のタイミング制御に寄与する。

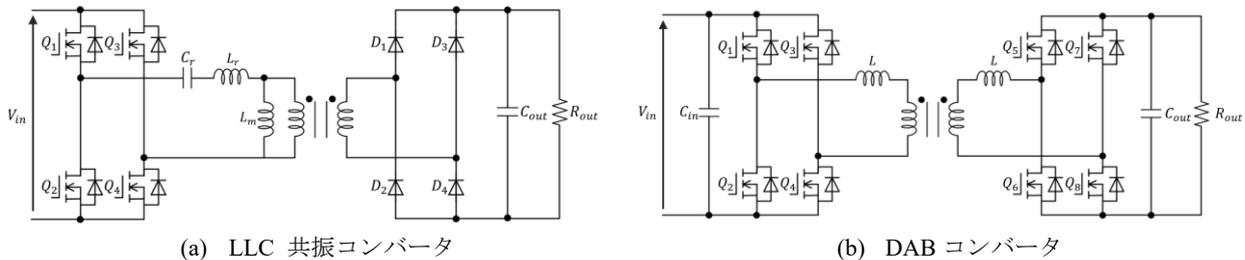


図 1.1.1.5 各コンバータの回路図

パワーエレクトロニクス回路の変圧器設計においては巻線構造や絶縁距離を調整して、所望の漏れインダクタンスを確保する設計技術が必要となる。結合係数  $k$  は、回路方式に応じて「高くする」または「低くする」べき目標値が異なるため、目的に応じた最適設計が重要である。

また、変圧器を設計するにあたり、損失の低減は変圧器の性能を向上させるために重要な要素となる。変圧器の損失には「ヒステリシス損失、渦電流損失（鉄損）」や「巻線抵抗による損失（銅損）」があり、これらを低減して変圧器の動作温度が適切になるようにしなければならない。このためには各パワーエレクトロニクス回路に応じて、適切な磁性材料の選定、低抵抗な導体の使用、巻線構造の最適化など、様々な手法を用いて損失を低減する必要がある。

最後に実際のパワーエレクトロニクス機器で使用するには、絶縁耐圧も考慮する必要があることに留意されたい。特に高電圧用途では、巻線の絶縁材料の選定や巻線間の距離を十分に確保するなど、絶縁耐圧を満たす設計が必要となる。

## (2) インダクタ

インダクタにはインダクタンスにより電流を制限し、エネルギーの蓄積や電流を平滑化する機能が求められる。適切な回路動作を行うには、インダクタのインダクタンス値を適切に選択する必要がある。一方、回路側から見た最低限のインダクタ設計要求は、必要とするインダクタンス値と流せる最大電流のみである。しかしながら、変圧器と同様にインダクタも磁性材料と巻線の組み合わせで設計できるため、組み合わせが多岐にわたり、部品メーカーから所望の特性を持つインダクタを入手できない場合がある。このような場合、パワーエレクトロニクス回路設計者が磁性材料と巻線の設計を行う。本稿ではインダクタの設計方法について簡潔に述べる。

AC フィルタや昇圧/降圧コンバータに使用するインダクタの設計について簡潔に述べる。

はじめに、設計対象とするパワーエレクトロニクス回路の条件を決定すると、インダクタの動作周波数、電流容量、許容電力損失が概ね定まるので、自ずと使用する磁性材料が絞られる。例えば、低周波領域アプリケーションには珪素鋼板やアモルファス、高周波領域アプリケーションにはフェライト材やセンダストなどが選ばれる。詳しい磁性材料の特性については後述するが、磁性材料の選択はインダクタの損失（発熱）、サイズにも影響を与える。

インダクタのインダクタンスについて、一般的な図 1.1.1.6 のようなトロイダル形状の鉄心で考えると、巻線が  $N$  回の場合のインダクタンス  $L$  は次式で示される。

$$L = \frac{\mu_0 \mu_r A_c}{l_e} N^2 \quad (1.1.1.8)$$

ただし、 $\mu_0$  は真空の透磁率、 $\mu_r$  は鉄心の比透磁率、 $A_c$  は鉄心の実効断面積、 $l_e$  は鉄心の実効磁路長とする。

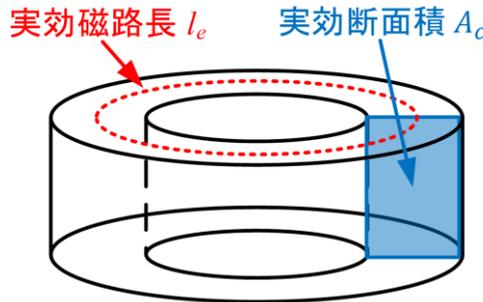


図 1.1.1.6 トロイダルコアにおける実効断面積  $A_c$  と実効磁路長  $l_e$

このように、磁性材料と巻線を組み合わせることで、必要なインダクタンスの条件を探索する。ここではトロイダルコアを用いて説明したが、式(1.1.1.8)の係数  $\frac{\mu_0 \mu_r A_c}{l_e}$  はコア定数である  $A_L$  値に相当するので、U コア、E コアなど様々な形状の鉄心でも巻線が作り出す磁束の磁気回路に対して、対象とする形状の実効断面積  $A_c$  と実効磁路長  $l_e$  を求めることで、インダクタンス値の導出ができる。

以上が一般的なインダクタのインダクタンスについての基礎的な考え方であるが、パワーエレクトロニクス回路に用いられるインダクタには、交流電流のリプル成分に加えて直流電流（バイアス電流）が重畳して流れることが多い。例えば先の図 1.1.1.2 に示す変圧器とインダクタを含む DC-DC コンバータにおいて、インダクタの等価回路・励磁波形・励磁波形に対応する B-H 曲線（マイナーループ）は図 1.1.1.7 に示すように、インダクタンス  $L_g$  に電流が流れるため、交流電流のリプル成分に加えて直流電流が重畳して流れている。その結果、B-H 曲線（マイナーループ）は原点から離れた位置で発生する。マイナーループの発生位置は直流バイアスによって定まる動作点付近に形成されるといわれるが、実際のパワーエレクトロニクス回路では電流制御（フィードバック制御）やスイッチング動作に伴う磁化履歴・残留磁化の影響を受けるため、その発生位置は動的に変化し一定ではない。したがって、パワーエレクトロニクス回路においては、B-H 平面上のマイナーループの正確な発生位置は厳密には定義できず、一般にあまり意識されてはいない。

バイアス電流を印加し続けると、マイナーループの傾きが緩やかになり、実効透磁率の低下によりインダクタンス値が減少する。同時に、マイナーループの片側が飽和磁束密度領域に近づくことで鉄心が片飽和しやすくなる。このような条件下でインダクタを使用する場合には、インダクタンス値が直流電流の増加に伴って低下する特性（直流重畳特性）を考慮する必要がある。直流重畳特性とは、図 1.1.1.8 に示すようにインダクタに直流電流（バイアス電流）が流れることで、磁性材料の透磁率が低下し、それに伴ってインダクタンス値や比透磁率が電流に応じて変化する特性である。

また、変圧器もインダクタと同様に損失の低減が重要である。「ヒステリシス損失、渦電流損失（鉄損）」や「巻線抵抗による損失（銅損）」を最小限に抑える設計が求められ、適切な磁性材料の選定、低抵抗な導体の使用、巻線構造の最適化など、様々な手法を用いて損失を低減する必要がある。

最後に、サイズとコストも重要な設計制約となる。回路の小型化やコスト削減の要求を満たすためには、インダクタのサイズを最小限に抑え、安価な材料や製造プロセスを選択する必要がある。ただし、サイズやコストを優先するあまり、性能を損なってしまうことのないよう、バランスの取れた設計が重要である。これらの要素を総合的に考慮し、最適な設計を行うことで、高効率で信頼性の高いインダクタを実現することができる。

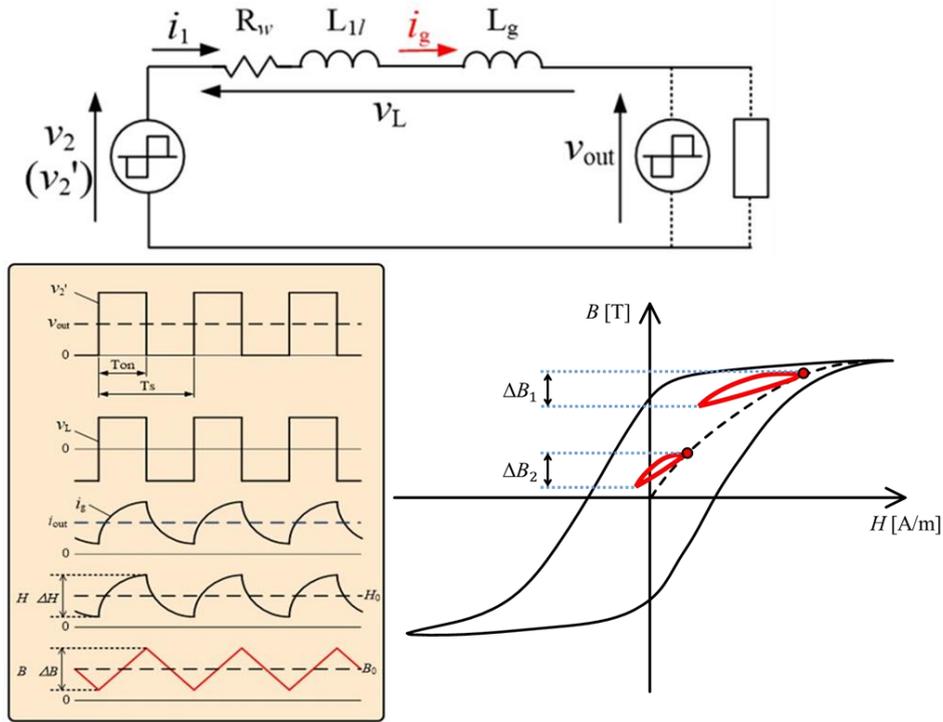


図 1.1.1.7 インダクタの等価回路，励磁波形および B-H 曲線

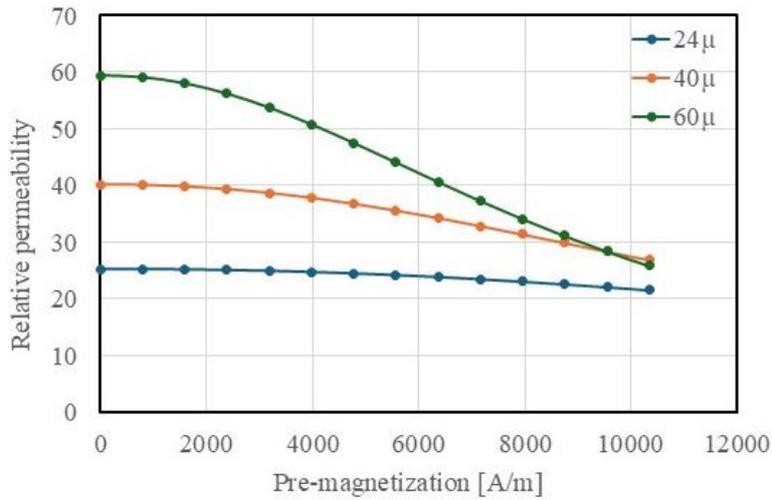


図 1.1.1.8 比透磁率の直流重畳特性（ダストコア）の測定例

### 1.1.2 変圧器・インダクタの構造（内鉄型，外鉄型）

パワーエレクトロニクス回路において用いられる変圧器やインダクタは、鉄心と巻線から構成され、その構造は電気的特性や動作に大きな影響を与える。特に鉄心と巻線の配置関係に基づき、これらの素子は図 1.1.1.9 に示すような「内鉄型 (core-type)」と「外鉄型 (shell-type)」に大別される。表 1.1.1.1 にそれぞれの構造の詳細を示す。

内鉄型とは、巻線が鉄心の内側、すなわち中央柱や脚部に配置され、鉄心の周囲を巻き線が取り囲む構造である。この構造は、巻線へのアクセス性が高く、絶縁や冷却が行いやすいため、電力用変圧器や高電流インダクタなどで多く採用されている。一方で、漏れ磁束が比較的多く、結合係数は構造によって変化しやすい。

一方の外鉄型は、巻線が鉄心の外側に配置され、巻線の周囲を鉄心が取り囲む構造を持つ。磁束の閉じ込め性能が高く、漏れ磁束が少ないため、結合係数に優れ、ノイズ抑制や高周波動作において有利である。ただし、構造が複雑になりやすく、巻線の製造や冷却に工夫が求められる。

このように、内鉄型と外鉄型はそれぞれに特徴があり、回路の目的や動作条件に応じて適切に選定されるべきである。

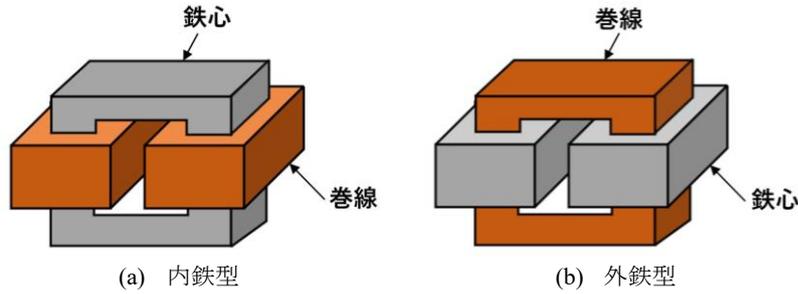


図 1.1.1.9 変圧器・インダクタの構造

表 1.1.1.1 変圧器・インダクタの構造の詳細

項目	内鉄型	外鉄型
巻線の位置	鉄心の中央柱や脚部に巻線を配置	巻線の周囲を鉄心が囲む
結合係数	中程度(設計によって変動)	高結合(漏れ磁束が少ない)
絶縁・冷却性	確保しやすい	巻線が鉄心に包まれ、冷却に工夫が必要
EMI 対策	漏れ磁束が外部に出やすい	磁束が閉じており EMI フィルタ設計に有利
実装性・整備性	構造が単純で整備性が高い	構造が複雑で巻線製造が難しい
適用分野	電力用変圧器, 高電流インダクタ, LLC 共振コンバータ	高密度変圧器, 高周波用途

### 1.1.3 鉄損・銅損の発生原理

変圧器・インダクタを励磁した際に生じる損失は図 1.1.1.10 のように大きく鉄損、銅損の 2 つに分けられる。鉄損 (Iron loss) はヒステリシス損失 (Hysteresis loss), 渦電流損失 (Eddy current loss), 異常渦電流損失 (Excess loss), フリンジング損失 (Fringing loss) に分けられる。銅損は巻線に発生する損失であり、鉄損は磁性体部分に発生する損失である。銅損 (Copper loss) については DC 銅損と AC 銅損に分けられ、AC 銅損は損失の等価抵抗の増加要因となる表皮効果 (Skin effect), 近接効果 (Proximity effect), フリンジング損失 (Fringing loss) に分かれる。以下に損失の発生原理について記載する (フリンジング損失とは、ギャップ近傍などから漏れ出した磁束 (フリンジング磁束) が磁性体および巻線に鎖交することによって生じる鉄損および銅損を指す。詳細については 1.2.4 を参照されたい)。

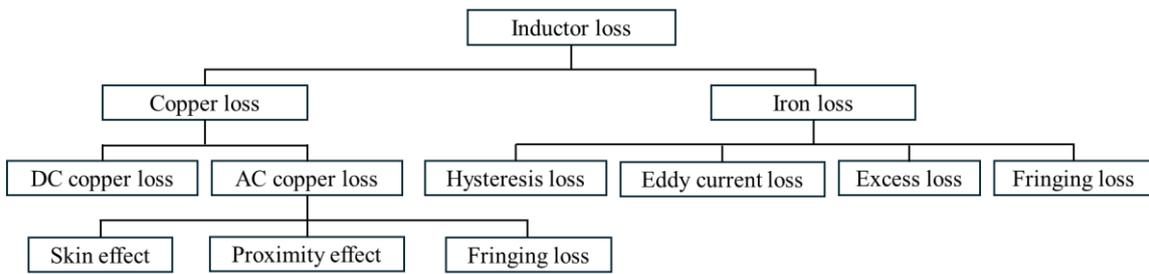


図 1.1.1.10 インダクタ損失 (変圧器も含む) の分類

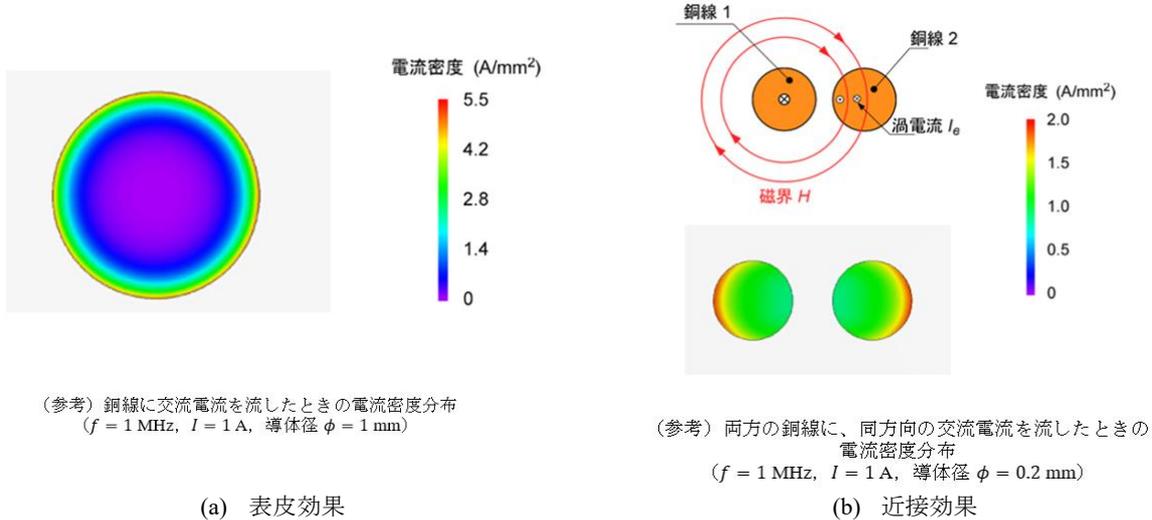
#### (1) 銅損

スイッチング周波数が比較的高い電力変換器で使用されるインダクタの銅損を考える場合、単純な巻線の DC 抵抗値による DC 銅損だけではなく、表皮効果と近接効果の影響による AC 銅損が無視できなくなる。図 1.1.1.11 (a) に示すように表皮効果は交流電流が銅線に流れるとき、電流の経路が銅線の表面 (表皮深さ  $\delta$  [m]) に集中する現象のことである。表皮深さ  $\delta$  [m] は、式(1.1.1.9)に示されるように高周波になるほど電流が表面へ集中し、銅線の電気抵抗が増大する。

$$\delta = \sqrt{\frac{2}{\omega\mu\sigma}} \tag{1.1.1.9}$$

ただし  $\omega$  は角周波数、 $\sigma$  は導電率である。

一方、**図 1.1.1.11 (b)**に示すように近接効果は複数の銅線がごく近くに位置する場合に発生する。隣接する各銅線が形成する磁界が渦電流を誘導し、銅線内の電流が隣接する銅線と接する狭い領域に集中して流れる。表皮効果と同様に、銅線の電流が流れる部分が制限されるため、銅線の電気抵抗が増大する。また、AC 銅損の内訳にフリンジング損失があるが、これは磁性体から漏れ出た磁束（フリンジング磁束）が巻線に鎖交し、鎖交した部分の巻線がジュール発熱となる損失である。特に磁性材料にギャップがある場合において顕著に発生する損失であり、詳しくは後述する 1.2.4 にて解説する。



**図 1.1.1.11** 表皮効果・近接効果

ここで、導体が**図 1.1.1.12**のような高さ  $h$ 、幅  $b$  の平角線である場合、表皮効果や近接効果は数式において近似計算が可能である。

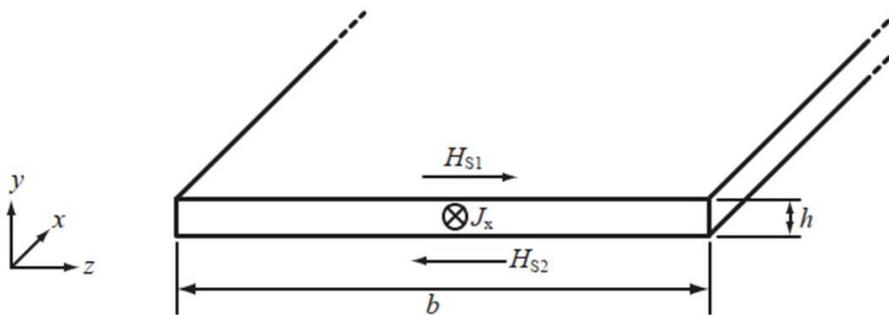
この場合、表皮効果による単位長さ当たりの銅損  $P_s$  は次式で示される<sup>(3)</sup>。

$$P_s = \frac{\hat{I}^2}{4b\sigma\delta} \frac{\sinh v + \sin v}{\cosh v - \cos v} \tag{1.1.1.10}$$

ただし、 $\hat{I}$  は電流のピーク値である。また、

$$v = \frac{h}{\delta} \tag{1.1.1.11}$$

であり、表皮深さに対する高さの比を表す。



**図 1.1.1.12** x 軸方向に電流密度を持つ平角線の断線図

また、**図 1.1.1.13** に示すように、z 軸方向の外部磁界が印加された場合における近接効果による単位長さ当たりの銅損  $P_p$  は式(1.1.1.12)で計算されることが知られている<sup>(3)</sup>。

$$P_p = \frac{b}{\sigma\delta} \frac{\sinh v - \sin v}{\cosh v + \cos v} \hat{H}_e^2 \tag{1.1.1.12}$$

ただし、 $\hat{H}_e$  は複素磁界のピーク値である。

詳細な導出に関しては文献<sup>(3)</sup>を参照されたい。

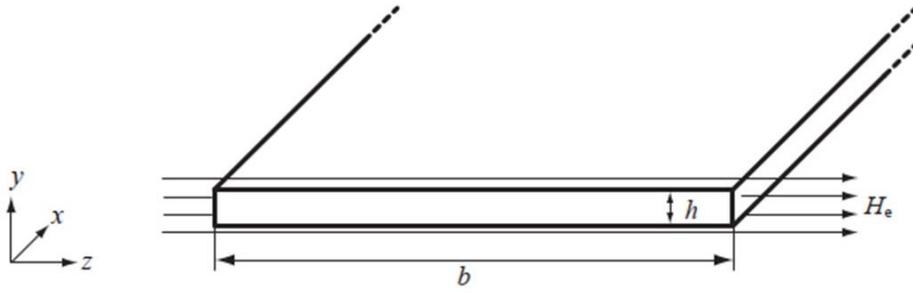


図 1.1.1.13 z軸方向の外部磁界が印加された場合における平角線の断線図

(2) 鉄損

変圧器・インダクタの磁性材料には、交流磁界が繰り返し加わるため、磁性材料内部でエネルギー損失が生じる。主な損失は、ヒステリシス損失と渦電流損失、異常渦電流損失の3つであり、これらを合わせて鉄損と呼ぶ。

ヒステリシス損失とは、磁性体に交流磁界を印加したときに、磁界強度  $H$  が磁束密度  $B$  に対して遅れて変化し、 $B$ - $H$  関係がヒステリシスループを描くことにより生じる損失である。ヒステリシスループと磁区の変化を図 1.1.1.14 に示す。ループの面積は、磁壁の移動やスピン回転などに伴う内部摩擦によって消費されるエネルギー量を表しており、1 サイクルごとに失われる。したがって、ヒステリシス損失は印加周波数に比例して増加する。

一方、渦電流損失とは、時間的に変化する磁束によって磁性体内部に誘導される渦電流（渦状の閉回路電流）に起因するジュール損失である。図 1.1.1.15 に示すように磁性材料が導電性を持つ場合、変動する磁束に応じて材料内部に電流が流れ、これが発熱を引き起こす。渦電流損失は、およそ磁束密度の2乗、周波数の2乗、および材料の厚さの2乗に比例するため、高周波動作時には特に顕著になる。このため、薄い鉄板を絶縁して積層する積層鉄心や、電気抵抗の高い材料（フェライトなど）を用いることが、渦電流損失を抑える有効な手段である。

異常渦電流損失は、比較的低い電力周波数において磁壁の移動に伴い発生する微小渦電流による損失である。磁心に外部磁界を印加すると磁区は外部磁界に揃うように磁壁が移動し、磁区が拡大または縮小する。この磁壁の動きにより磁心が磁化される。この磁壁の移動の際に生じる微小な渦電流により損失が発生し、これが異常渦電流損失を引き起こす。

これらの損失は、回路の効率と熱設計に直接影響するため、磁性材料の設計においては、材料選定や鉄心形状の工夫を通じて、ヒステリシス損失と渦電流損失の双方をバランスよく抑制することが求められる。図 1.1.1.15 に、積層構造によって渦電流が抑制される仕組みを示す。また、AC 銅損の内訳もフリンジング損失があるが銅損の場合とほぼ同じで、磁性体から漏れ出た磁束が磁性材料部分に鎖交して損失が発生する現象である。特に珪素鋼板、アモルファスなどの磁性材料の抵抗率が低い

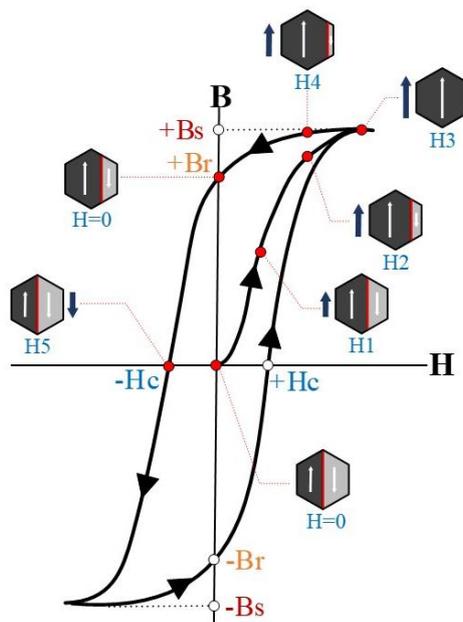


図 1.1.1.14 ヒステリシスループと磁区の変化

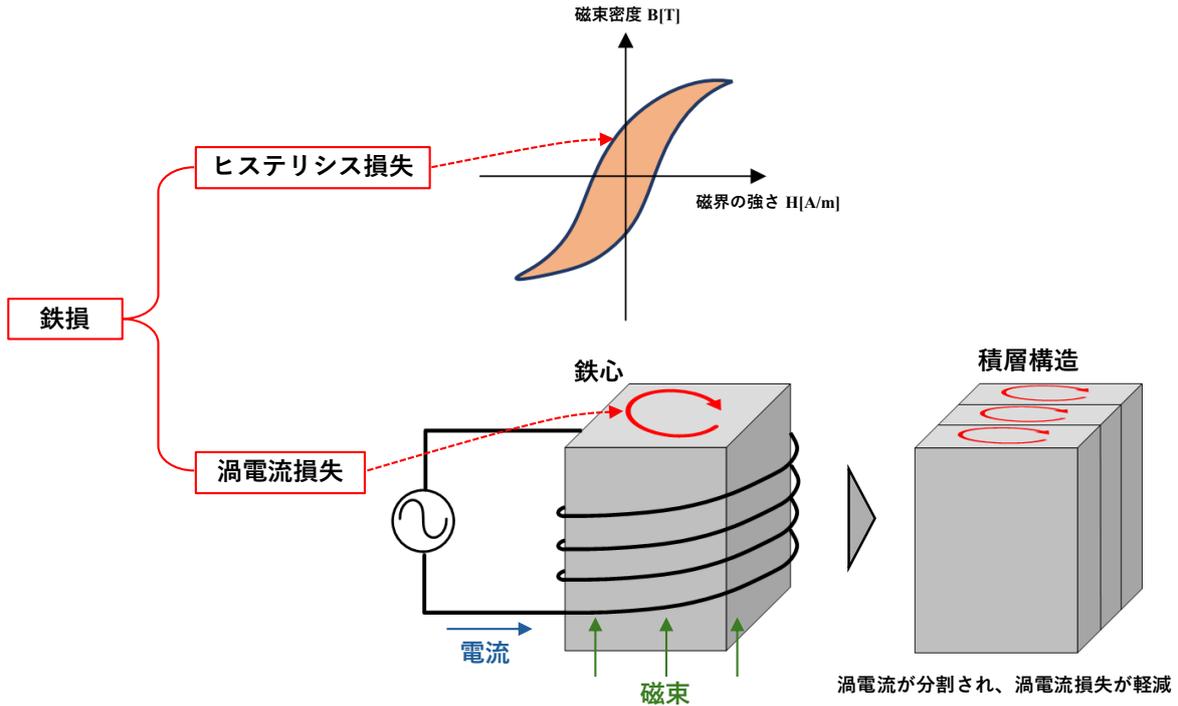


図 1.1.1.15 鉄損の主要要因と積層構造による渦電流抑制技術例

シート材料において顕著に表れる。特に磁性材料にギャップがある場合において顕著に発生する損失であり、詳しくは後述する 1.2.4 節にて解説する。

パワーエレクトロニクス技術者が変圧器・インダクタを設計する際に、鉄損を簡便に見積もる方法として、材料メーカーが提供する損失データを活用することが一般的である。多くの場合、これらのデータは周波数 $f$ 、磁束密度 $B$ 、温度係数を含んだ単位体積当たりの鉄損データを提示されている。これらのデータの取り扱いを簡略化するために、スタインメッツ方程式<sup>(4)</sup>の形式で近似的に表現されることが多い。これは正弦波励磁条件下での鉄損予測モデルとして広く利用されている。

$$P_{cv} = kf^{\alpha}\hat{B}^{\beta} \quad (1.1.1.13)$$

ただし、 $P$ は単位体積当たりの鉄損、 $\hat{B}$ は磁束密度のピーク値、 $f$ は励磁周波数である。 $\alpha$ 、 $\beta$ 、 $k$ についてはスタインメッツの係数である。

スタインメッツ係数がデータシートに記載されている場合もあるが、記載がない場合は鉄損データからスタインメッツ係数 $\alpha$ 、 $\beta$ 、 $k$ をカーブフィッティングにより抽出する。

なお、スタインメッツの方程式により鉄損を高精度に算出できる対象は、正弦波励磁される変圧器や、単相 PWM インバータおよび三相 PWM インバータに用いられるフィルタインダクタにおいて、出力電流の低周波成分に起因して発生する低周波鉄損に限られる。スタインメッツの方程式は以下の理由より、PWM インバータを含む多くの電力変換器に使用するインダクタの鉄損計算では 20%以上の誤差が生じる。

- 1) 正弦波励磁時の鉄損値を表記しているが、PWM 波形のような矩形波励磁時の鉄損を考慮していない。
- 2) 磁界バイアスの影響を考慮していないので、B-H 曲線が原点以外を中心としたときに描かれる鉄損の計算誤差が無視できない。

こうした非正弦波励磁条件に対応するため拡張スタインメッツ方程式 (iGSE: improved steinmetz equation) のようなスタインメッツ式の拡張モデルが提唱されている<sup>(5)</sup>。iGSE を式(1.1.1.14)に示す。iGSE は正弦波励磁時の鉄損データしかない場合にも疑似的に正弦波励磁の鉄損値を、式(1.1.1.13)のスタインメッツ係数 $\alpha$ 、 $\beta$ 、 $k$ と式(1.1.1.15)のスタインメッツ係数の換算式を用いて矩形波励磁の鉄損値に変換することができる<sup>(3)(6)(7)</sup>。

$$P_{cv} = \frac{1}{T_{sw}} \int_0^{T_{sw}} k_i \left| \frac{dB}{dt} \right|^\alpha \Delta B^{\beta-\alpha} dt \quad (1.1.1.14)$$

$$k_i = \frac{k}{(2\pi)^{\alpha-1} \int_0^{2\pi} |\cos \theta|^{\alpha-1} 2^{\beta-\alpha} d\theta} \quad (1.1.1.15)$$

ただし、 $\alpha$ ,  $\beta$ ,  $k$  はスタインメッツの係数である。

### 1.1.4 鉄損の測定方法（エプスタイン法と2コイル法の原理）

本稿では鉄損の基本的な測定方法であるエプスタイン法と2コイル法に関して記載を行う。最新の手法については、2.1.3を参照していただきたい。

#### (1) エプスタイン法と2コイル法

エプスタイン法は国際規格 IEC 60404-2 や JIS C 2550 で推奨される珪素鋼板（電磁鋼板）の鉄損測定方法である。試験構成は電磁鋼板の単板を井桁状のエプスタイン枠に組み込んで図 1.1.1.16 のような装置を組み上げる<sup>(8)(9)</sup>。井桁の形成には単板の枚数が12枚以上（各辺4に4枚以上）必要であり、これらを井桁に組み込むことで磁気の開磁路が構成される。そして、閉磁路状にした状況で、井桁に施した1次巻線と2次巻線の2コイルで鉄損測定を行うというものである。1次巻線と2次巻線を用いる鉄損測定（以下、2コイル法）は次節で後述するが、等価回路的に銅損を無視して鉄損を直接測定することができる。

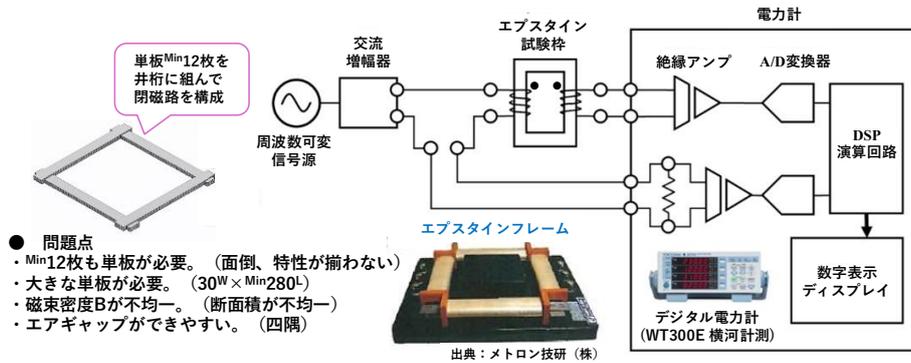


図 1.1.1.16 エプスタイン枠を使用した鉄損測定（文献<sup>(9)</sup>の図 19 に一部図を追加）

しかし、まったく同じ特性、形状の単板を12枚以上用意する必要がある他、単板の製造による個体差や井桁に組む以上、井形の四隅の部分と各辺の部分で磁性体内部の磁束密度分布が異なるなど、高精度に単板単体の鉄損特性を評価することは極めて難しかった。近年ではエプスタイン法の井桁の代わりにリング状にカットした珪素鋼板を使う方法や粉末材料であればトロイダル形状とすることで鉄損測定の精度を上げる手法が検討されている。

#### (2) 2コイル法による鉄損測定の原理

2コイル法はインダクタに電圧検出用の2次巻線を巻き、2次巻線電圧と励磁用の1次巻線電流の積より鉄損を測定する手法である。インダクタ電圧を2次巻線より検出すると、漏れ磁束の影響や銅損を除外して鉄損が直接測定できる<sup>(10)~(14)</sup>。その原理を以下に示す。

2コイル法を用いた場合における、インダクタの等価回路はインダクタに1次巻線および2次巻線を用いるので変圧器の等価回路と同様の手法で考えることができる。2コイル法によるインダクタの等価回路を図 1.1.1.17 に示す。 $R_{winding1}$  は1次巻線の銅損、 $L_{leak1}$  は1次側の漏れインダクタンス、 $R_{winding2}$  は2次巻線の銅損、 $L_{leak2}$  は2次側の漏れインダクタンス、 $M$  は相互インダクタンス、 $L_1, L_2$  はそれぞれ、1次側および2次側の実効インダクタンスである。

2コイル法では、2次側の巻線で検出した電圧は電圧検出素子を介してパワーメータやオシロスコープなどの測定器で取り込む。例えば、オシロスコープは入力インピーダンスが1MΩであることから、 $L_{leak2}$  と  $R_{winding2}$  に流れる電流は十分に小さいと考えることができ、 $L_{leak2}$  と  $R_{winding2}$  における電圧降下が無視できる。そのため、図 1.1.1.18 が示すように2次巻線で検出している電圧は鉄損に相当する等価抵抗  $R_{iron loss}$  の電圧と見なすことができる。したがって、2コイル法は1次巻線の電流と2次巻線の電圧より鉄損を直接測定することができる。図 1.1.1.19 にトロイダルコアで構成されるインダクタに2コイルを装着した例を示す。

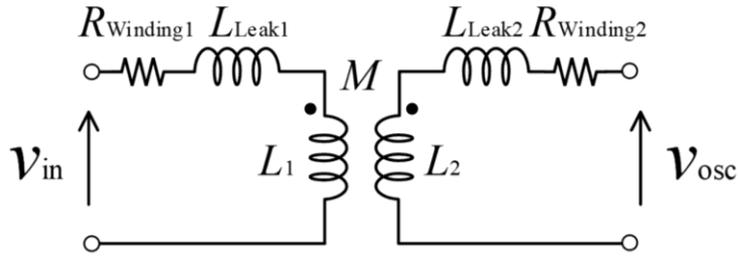


図 1.1.1.17 2 コイル法によるインダクタ等価回路

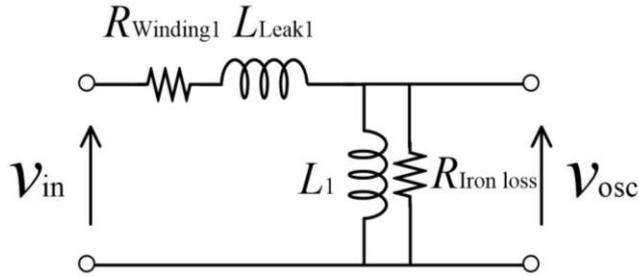


図 1.1.1.18 2 コイル法によるインダクタ等価回路 (L 型)

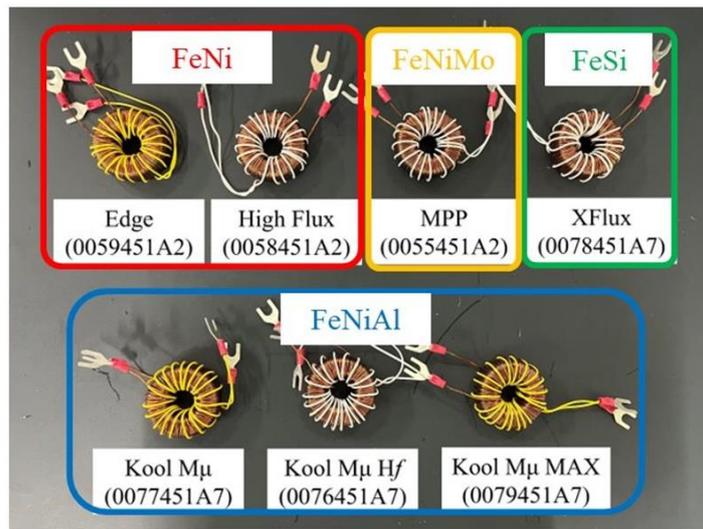


図 1.1.1.19 トロイダルコアで構成されるインダクタに2 コイルを装着した例

ただし、励磁周波数が MHz 級となる場合にはインダクタの巻線間に生じるキャパシタンスなどの浮遊容量による影響やオシロスコープの入力インピーダンスの低下などを考慮する必要がある<sup>(15)</sup>。

文献

- (1) W. G. Hurley and W. H. Wölfle, "Transformers and inductors for power electronics: theory, design and applications," 4th ed. Hoboken, NJ, USA: Wiley, pp.16, 2013
- (2) N. Mohan, T. M. Undeland, and W. P. Robbins, "Power Electronics: Converters, Applications, and Design", 3rd ed. Hoboken, NJ, USA: Wiley, 2003.
- (3) J. Muhlethaler "MODELING AND MULTI-OBJECTIVE OPTIMIZATION OF INDUCTIVE POWER COMPONENTS," PhD thesis, ETH Zurich, 2012.
- (4) C. P. Steinmetz, "On the law of hysteresis," in Proceedings of the IEEE, Vol.72, No.2, pp.197-221, Feb. 1984, doi: 10.1109/PROC.1984.
- (5) J Li, T. Abdallah and C. R. Sullivan, "Improved calculation of core loss with nonsinusoidal waveforms," Conference Record of the 2001 IEEE Industry Applications Conference. 36th IAS Annual Meeting (Cat. No.01CH37248), Chicago, IL, USA, 2001, pp.2203-2210 vol.4, doi: 10.1109/IAS.2001.955931.
- (6) H. Matsumori, T. Shimizu, X. Wang and F. Blaabjerg, "A Practical Core Loss Model for Filter Inductors of Power Electronic Converters," in IEEE Journal of Emerging and Selected Topics in Power Electronics, Vol.6, No.1, pp.29-39, March 2018, doi: 10.1109/JESTPE.2017.2761127.
- (7) A. Krings and J. Soulard, "Overview and comparison of iron loss models for electrical machines," in Proc. 5th Int. Conf. Exhibit. Ecol. Vehicles Renew. Energies (EVER), Monte-Carlo, Monaco, Mar. 2010, pp.1-8.
- (8) IEC 60404-2:2008, Magnetic materials – Part 2: Methods of measurement of the magnetic properties of electrical steel strip and sheet by means of an Epstein frame, 2008.
- (9) JIS C 2550-2:2013, 電磁鋼板の磁気測定法—第2部：エプスタイン試験器による磁気特性測定法, 2013.
- (10) 岩崎通信機株式会社, BH アナライザ, HP

- (11) 横河計測株式会社：「鉄損測定の実理と規格」, TechEyesOnline, No. Reference-ElectricalSteelSheet-02, pp.1-10, 2023
- (12) H. Matsumori, T. Shimizu, K. Takano and H. Ishii, "Evaluation of Iron Loss of AC Filter Inductor Used in Three-Phase PWM Inverters Based on an Iron Loss Analyzer," in *IEEE Transactions on Power Electronics*, Vol.31, No.4, pp.3080-3095, April 2016, doi: 10.1109/TPEL.2015.2453055.
- (13) J. Wang, N. Rasekh, X. Yuan and K. J. Dagan, "An Analytical Method for Fast Calculation of Inductor Operating Space for High-Frequency Core Loss Estimation in Two-Level and Three-Level PWM Converters," in *IEEE Transactions on Industry Applications*, Vol.57, No.1, pp.650-663, Jan.-Feb. 2021, doi: 10.1109/TIA.2020.3037879
- (14) J. Wang, K. J. Dagan, X. Yuan, W. Wang and P. H. Mellor, "A Practical Approach for Core Loss Estimation of a High-Current Gapped Inductor in PWM Converters With a User-Friendly Loss Map," in *IEEE Transactions on Power Electronics*, Vol.34, No.6, pp.5697-5710, June 2019, doi: 10.1109/TPEL.2018.2867264
- (15) M. Mu, *High Frequency Magnetic Core Loss Study*, Ph.D. dissertation, Dept. Electr. Eng., Virginia Polytechnic Institute and State Univ., Blacksburg, VA, USA, 2013.

## 1.2 ギャップ

**キーワード:** ギャップ, インダクタンス, フリンジ磁束, フリンジ損失

パワーエレクトロニクス回路に用いられる変圧器やインダクタの設計において、鉄心に意図的にギャップ（空隙）を設けることは一般的な手法である。これは主に磁気飽和の防止、インダクタンス値の安定化を目的としている<sup>(1)(2)</sup>。

鉄心はある一定の磁束密度を超えると磁気飽和を起し、急激に透磁率が低下する性質を持つ。鉄心が飽和すると、インダクタンス値が大きく低下し、結果として電流が急増するなど、磁気回路の安定動作に深刻な影響を及ぼす。そこで、磁気回路にギャップを挿入することで、磁気回路全体の磁気抵抗が増加し、ギャップ挿入前と同じ電流が流れても磁束密度が抑制されるため、磁気飽和が起りにくくなる。すなわち、ギャップの存在は、鉄心の磁気的な余裕を確保する役割を果たす。

また、ギャップによって磁気回路の一部が空気や非磁性体となるため、全体のインダクタンスが鉄心材の非線形性から切り離され、電流変動に対するインダクタンス値の変化が小さくなる。これにより、低負荷・高負荷といった動作点によらず比較的線形な特性を維持でき、回路設計の予測性と安定性が向上する。さらに、パワーエレクトロニクス回路の設計者は磁性材料の内部構造（内部の磁気組成）までは踏み込むことができないので磁性材料選定に加えてギャップ長を調整することにより、飽和磁束密度とインダクタンス値の両方を制御できる。

過電流が流れた際にも、ギャップを持つインダクタは飽和しにくく、インダクタンス値が急減しないため、電流の過度な増加を抑制しやすいという利点がある。これは、電流制限機能や保護回路の観点からも有効である。

一方で、ギャップを設けることにより新たに生じる現象として、フリンジ磁束（fringing flux）がある。これは、後述するが、ギャップ部の端面において磁束が鉄心の外部に広がるように漏れる現象であり、ギャップ近傍では磁束密度が不均一に分布する。フリンジ磁束によって実質的なギャップ断面積が増加するため、インダクタンス値に若干の誤差が生じることがある。同様の理由で鉄損も不均一性が生じるため、これらの正確な設計には有限要素法（FEM : Finite Element Method）ソフトウェアを併用するなど補正が必要となる。また、この漏れ磁束は周囲の導体に渦電流を誘起し、損失の増加や電磁ノイズ EMI (Electro Magnetic Interference) の発生につながる可能性がある。特に高周波動作を伴うアプリケーションでは、ギャップ部の磁界シールドや巻線配置の工夫など、フリンジ磁束に対する対策が重要となる。

さらに、ギャップが外部に開放されている場合、フリンジ磁束が周囲の巻線に強い磁界を与え、局所的な発熱や銅損の増加を引き起こすことがある。このように、ギャップを有するインダクタの設計には、磁気回路、熱設計、ノイズ抑制など多面的な検討が不可欠であり、設計者の知見と経験が如実に反映される領域である。

以降の節では、フリンジ磁束の影響も考慮したギャップ挿入時のインダクタンス値の考え方やフリンジ損失などについて詳しく述べる。

### 1.2.1 エアギャップ挿入時のインダクタンス値の考え方

本稿ではギャップのうち、空気の隙間を設けたものを特にエアギャップと呼び、インダクタンスおよびフリンジ損失の検討では、このエアギャップを対象として議論を行う。

エアギャップ挿入時のインダクタンス値  $L$  は式(1.1.2.1)、(1.1.2.2)で示される。

$$L = \frac{N^2}{R_m} \quad (1.1.2.1)$$

$$R_m = R_c + R_g = \frac{l_c}{\mu_0 \mu_r A_c} + \frac{l_g}{\mu_0 A_g} \quad (1.1.2.2)$$

ただし、 $N$ は巻数、 $R_m$ は磁気抵抗の総和、 $R_c$ は鉄心の磁気抵抗、 $R_g$ はエアギャップの磁気抵抗、 $\mu_0$ は真空の透磁率、 $\mu_r$ は鉄心の比透磁率、 $A_c$ は鉄心の実効断面積、 $l_c$ は鉄心の実効磁路長、 $A_g$ はエアギャップの実効断面積、 $l_g$ はエアギャップの実効磁路長である。

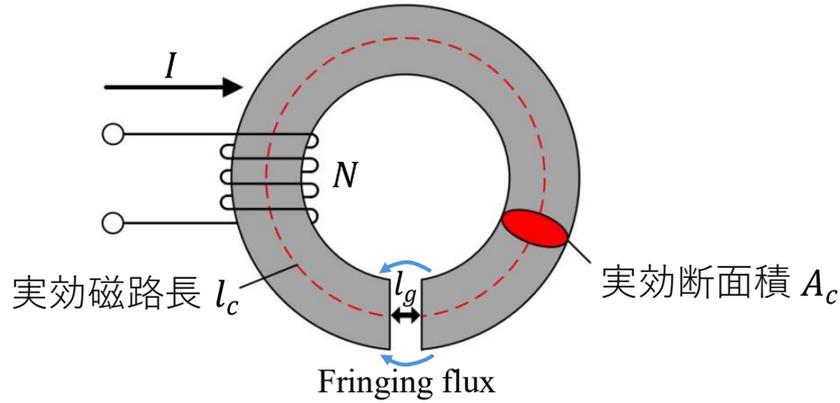


図 1.1.2.1 エアギャップを入れたトロイダルコア

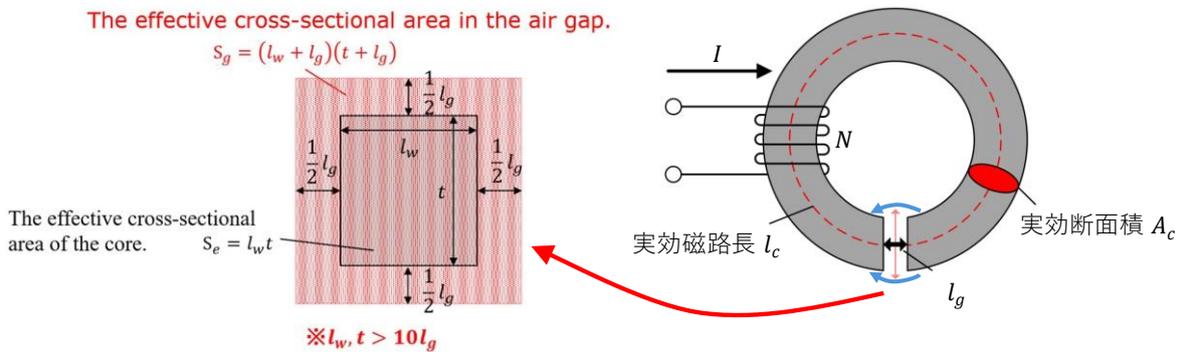


図 1.1.2.2 エアギャップ部の実効断面積

図 1.1.2.1 にエアギャップを入れたトロイダルコアの略図を示す。

また、1.2.4 で詳しく後述するが、図 1.1.2.2 に示すように、エアギャップ部では磁束が膨らむ現象が発生する。つまり、エアギャップ部の実効断面積が鉄心の実効断面積と比較して大きくなる。これは、磁束が鉄心からエアギャップ部へ通る際に生じる磁気抵抗の急激な増加を抑制するための効果によるものである。文献<sup>(2)</sup>では、エアギャップの実効断面積として次式が紹介されている。

$$A_g = (l_w + l_g)(t + l_g) \tag{1.1.2.3}$$

ただし、 $l_w$ は鉄心の幅、 $t$ は鉄心の厚みである。文献<sup>(2)</sup>では、 $w < 10l_g$ かつ  $t < 10l_g$ の場合に式(1.1.2.3)が成り立つと述べられている。式(1.1.2.3)では既知のパラメータのみを使用するため、計算が簡便であるという利点を持つ。しかし、エアギャップ部の実効断面積は、鉄心の透磁率、鉄心の実効断面積の形状、ギャップ長に依存して変化し、上記の条件下であっても式(1.1.2.3)が成り立たない場合がある。

そこで、文献<sup>(3)</sup>では $L$ の測定に基づき、 $A_g$ を推定する方法が紹介されている。具体的には式(1.1.2.4)を用いて $A_g$ を計算する。

$$A_g = \frac{l_g}{\mu_0 \left( L - \frac{l_c}{\mu_0 \mu_{r,i} A_c} \right)} \tag{1.1.2.4}$$

ただし、 $\mu_{r,i}$ は初比透磁率である。式(1.1.2.4)は式(1.1.2.1)、(1.1.2.2)を $A_g$ について解くことにより得られる。また、初比透磁率 $\mu_{r,i}$ は磁性材料のデータシートより読み取る。

## 1.2.2 ギャップ挿入時の見かけ上の B-H 曲線の変化

ギャップ付きインダクタは、磁気回路内に導入されたギャップによって磁気材料の飽和を効果的に抑制する。このギャップにより、磁界強度が一定の限界を超えた場合でも磁束密度の急激な増加が抑えられ、高い磁界強度下での安定した動作が期待される。また、ギャップの存在によって磁気特性の非線形性が緩和され、磁界強度と磁束密度の関係がより線形に保たれるこ

とで、磁気素子の動作安定性が向上する。さらに、ギャップの設計を調整することで飽和の制御を最適化し、様々な用途や設計要件に柔軟に対応できる。これにより、ギャップ付きインダクタは、高信頼かつ高性能な磁気素子の開発において重要な役割を果たす。

ギャップを挿入することで磁気抵抗が増加し、実質的な透磁率が低下する<sup>(2)</sup>。この結果、B-H 曲線の傾きが小さくなり、ギャップを挿入する前後で異なる曲線を描く。図 1.1.2.3 は、ギャップの有無によるインダクタの B-H 曲線の比較を示す。

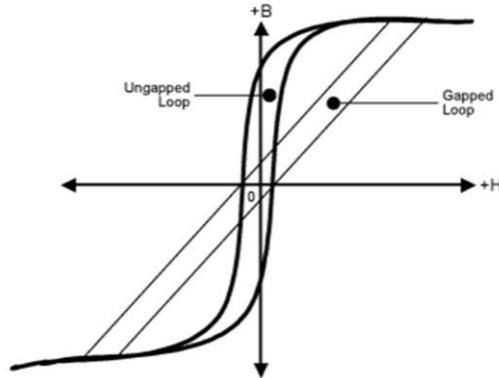


図 1.1.2.3 ギャップ挿入による B-H 曲線の変動

### 1.2.3 エアギャップ挿入時の磁束密度分布

鉄心にエアギャップを挿入すると、磁気回路における磁束密度の分布は理想的な一様状態から逸脱し、局所的な不均一性が生じる。図 1.1.2.4 は FEM によって解析した UU コアの磁束密度分布であるが、特にエアギャップ近傍で顕著な偏りが確認される。磁性材料は高い透磁率を持ち、磁束は鉄心内を優先的に通過する。しかし、エアギャップ部では磁気抵抗が極端に大きくなるため、磁束はエアギャップをまたいで通過する際にエネルギー的なボトルネックとなる。この結果、エアギャップ前後の鉄心領域では磁束が局所的に集中し、磁束密度  $B$  が高くなる。その一方で、エアギャップを通過した後の鉄心では磁束密度が低下し、全体として非対称かつ不均一な分布となる。

このような磁束密度の局所的な増加は、鉄損分布にも直接的な影響を及ぼす<sup>(3)</sup>。鉄損であるヒステリシス損失や渦電流損失はいずれも磁束密度の大きさとその変化速度に依存するため、磁束が集中する領域では局所的に損失が増加し、発熱が偏ることになる。これにより、温度分布も不均一となり、磁性材料の一部に過熱が生じるリスクが高まる。

市販される磁性材料のデータシートに示される鉄損特性は、通常鉄心内部の磁束密度が一様であることを前提としている。測定時にはトロイダル形状のように磁束が均等に分布する条件下で評価されており、エアギャップによる磁束集中や分布の偏りは含まれていない。すなわち、磁束密度が鉄心内部で一様でない場合には、 $B$  の空間的平均や局所的ピーク値が明確でなくなるため、計算結果が大きく乖離する可能性がある。このため、エアギャップ付きのインダクタや複雑な鉄心形状では、FEM などによる空間的な損失分布評価や、実測値に基づく補正が不可欠となる。また、エアギャップ位置や長さを適切に設計することが必要である。

#### ● Non-uniform flux density distribution

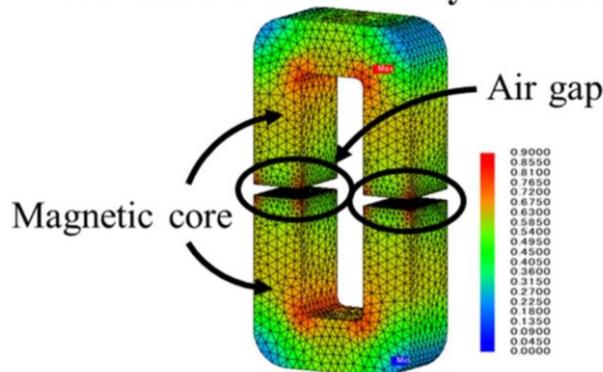


図 1.1.2.4 不均一な磁束密度分布

1.2.4 エアギャップからの漏れ磁束による損失（フリンジング損失）

インダクタにエアギャップが設けられている場合、**図 1.1.2.5**に示すように磁束はエアギャップ部で膨らみ周囲へと広がる。この際、青線で示されたエアギャップからの漏れ磁束（フリンジング磁束）がインダクタ巻線や積層構造の磁心に鎖交することで渦電流によるジュール損失（フリンジング損失）が発生する<sup>(4)</sup>。**図 1.1.2.6(a)**に示すように、インダクタ巻線の位置がエアギャップに近いほどフリンジング損失が増加する。これはインダクタ巻線に対するフリンジング磁束の鎖交量が増加するためである。**図 1.1.2.6(b)**にサーマルカメラを用いて撮影したエアギャップ付きインダクタの発熱の様子を示す。使用したインダクタはエアギャップが 13 mm あるため、磁性材料と巻線には 5 mm の距離をあけているが、このような構造でも、巻線の中央部においてエアギャップに起因したフリンジング損失による熱の発生が確認される<sup>(5)</sup>。インダクタ巻線に生じるフリンジング損失を抑制する主な対策として、インダクタ巻線をエアギャップから離して配置することが挙げられる。しかし、巻線をどれだけ離すかどうかは経験則に依存し、定量化されていない。鉄心表面に生じるフリンジング損失を抑制する主な対策として、圧粉鉄心（2章 1.2.2 参照）の使用が挙げられる。圧粉鉄心は磁性体粉末を絶縁コーティングしたうえで圧縮成形される。そのため、エアギャップは UU コアのような集中型から微細に分散された構造となってフリンジング磁束はなくなり、電気抵抗が大きくなり渦電流が小さくなる。

**図 1.1.2.7**に巻線および磁性材料に生じるフリンジング損失の低減手法について簡単に紹介する<sup>(6)-(9)</sup>。巻線に生じるフリンジング損失を低減するためには、磁束が漏れる箇所から離れたところに巻線を配置すればよい。そのため、エアギャップの位置や巻線の構造を工夫することで、損失低減を図る。一方で磁性材料に生じるフリンジング損失に関してはフリンジング磁束の経路に合わせて、磁性体の断面を加工することによって、磁束の流れが磁性体シートの表面に鎖交しなくなるため、損失が低減する。

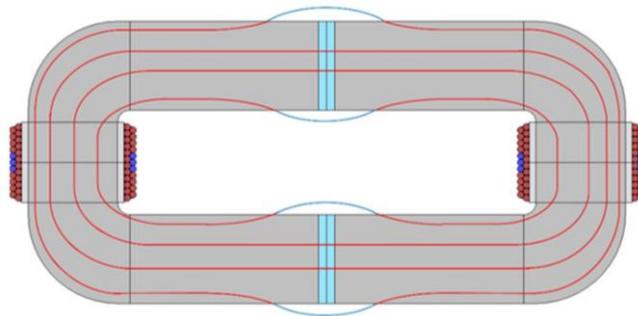
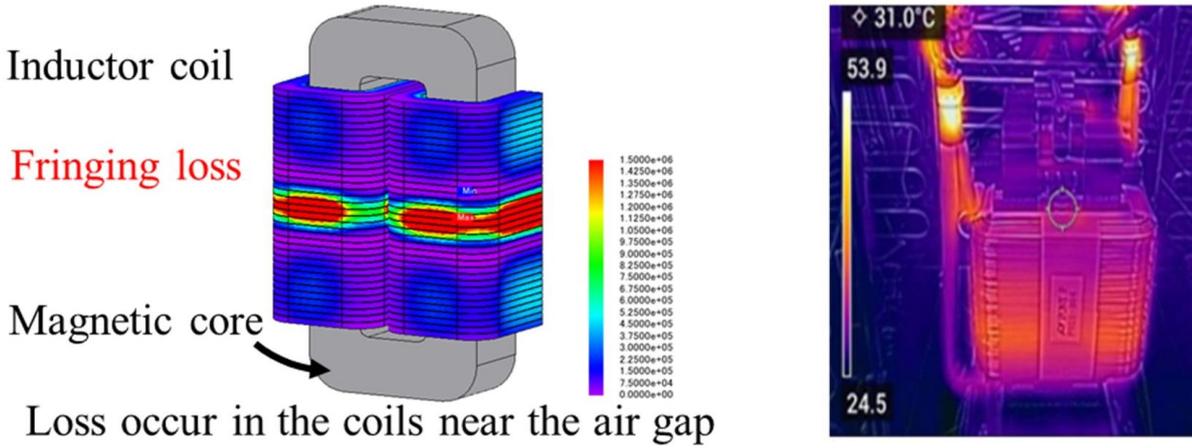
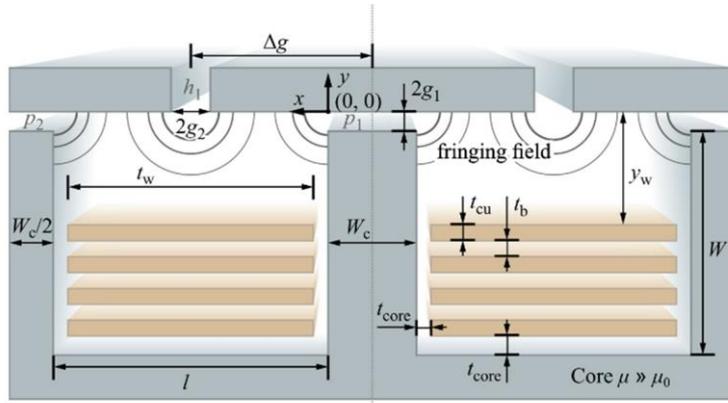


図 1.1.2.5 フリンジング磁束

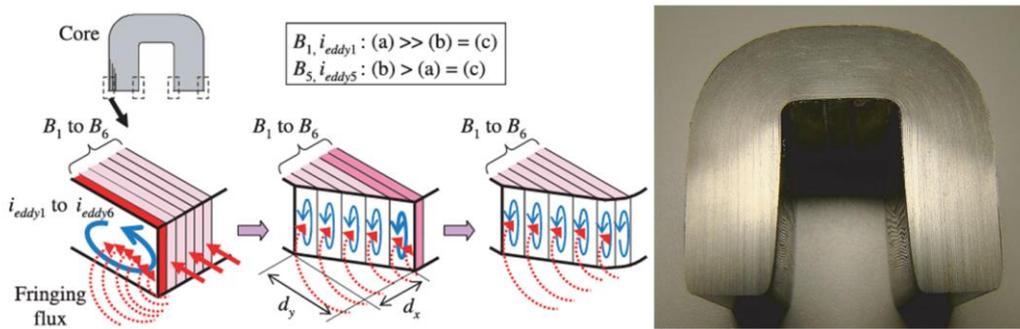


(a) シミュレーションによるフリンジング損失発生箇所 (b) フリンジング磁束によるインダクタの発熱

図 1.1.2.6 フリンジング磁束による損失



(a) 巻線に生じるフリッジング損失の低減手法, Reprinted from [8], © 2021 IEEE



(b) 磁性材料に生じるフリッジング損失の低減法<sup>7)</sup>

図 1.1.2.7 巻線および磁性材料に生じるフリッジング損失の低減手法例

[松盛裕明]

文献

- (1) N. Mohan, T. M. Undeland, and W. P. Robbins, *Power Electronics: Converters, Applications, and Design*, 3rd ed. Hoboken, NJ, USA: Wiley, 2003
- (2) W. G. Hurley and W. H. Wölfle, “Transformers and inductors for power electronics: theory, design and applications,” 4th ed. Wiley, 2013
- (3) 三輪明寛, 清水敏久, 高野耕至, 石井仁, “鉄損の直流磁界バイアス特性を考慮した降圧チョップ回路用インダクタの低損失設計,” 電気学会論文誌 D (産業応用部門誌), Vol.137, No.5, pp.385-394, May 2017. doi:10.1541/ieejias.137.385
- (4) H. Sato and T. Shimizu, “Study on an accurate iron loss calculation method considering the non-uniformity of the magnetic flux density,” *2015 IEEE Energy Conversion Congress and Exposition (ECCE)*, Montreal, QC, Canada, 2015, pp.3032-3039, doi: 10.1109/ECCE.2015.7310084.
- (5) H. T. Le, H. Matsumori, K. Takano and K. Wada, “DC inductor loss measurement used in DC/DC converters under high DC current conditions,” *2023 IEEE Energy Conversion Congress and Exposition (ECCE)*, Nashville, TN, USA, 2023, pp.5592-5596, doi: 10.1109/ECCE53617.2023.10362351.
- (6) R. S. Yang, A. J. Hanson, B. A. Reese, C. R. Sullivan and D. J. Perreault, “A Low-Loss Inductor Structure and Design Guidelines for High-Frequency Applications,” in *IEEE Transactions on Power Electronics*, Vol.34, No.10, pp.9993-10005, Oct. 2019, doi: 10.1109/TPEL.2019.2892397.
- (7) T. Tera, H. Taki, and T. Shimizu, “Loss Reduction of Laminated Core Inductor used in On-board Charger for EVs,” *IEEJ Journal of Industry Applications*, Vol.4, No.5, pp.626-633, 2015, doi: 10.1541/ieejia.4.626.
- (8) S. Mukherjee, Y. Gao, and D. Maksimović, “Reduction of AC Winding Losses Due to Fringing-Field Effects in High-Frequency Inductors With Orthogonal Air Gaps,” *IEEE Transactions on Power Electronics*, Vol.36, No.1, pp.815-828, Jan. 2021, doi: 10.1109/TPEL.2020.3002507.
- (9) R. S. Kasikowski and B. Wiecek, “Fringing-Effect Losses in Inductors by Thermal Modeling and Thermographic Measurements,” in *IEEE Transactions on Power Electronics*, Vol.36, No.9, pp.9772-9786, Sept. 2021, doi: 10.1109/TPEL.2021.3058961.

1.3 変圧器の絶縁性能, 鉄損と銅損の割合, 巻線間容量

キーワード: 鉄損, 銅損, 近接効果, インターリーブ巻き, 寄生容量, 部分放電試験

1.3.1 鉄損と銅損の割合

高周波変圧器を含む変圧器の設計においては, 鉄心の透磁率は十分高いものとし, かつギャップは極力入れないこととして励磁インダクタンスを十分大きくすることが一般的である。励磁電流は非常に小さいものになる。巻数比は必要な電圧変換比で決まるが, 巻数の選定については励磁インダクタンスが十分大きくなる範囲で (例えば負荷電流に対して 5%以下となるな

ど), 鉄心内の磁束密度を調整するためのパラメータとして取り扱うことができる。

鉄心内の磁束 $\Phi$ は巻線にかかる電圧 $v$ の波形(電圧の時間積分)とターン数 $N$ で決まり,

$$\Phi = \frac{1}{N} \int v dt$$

となる。磁束密度 $B$ はこれを鉄心断面積 $A_c$ で除したものであるから,

$$B = \frac{\Phi}{A_c}$$

となる。同じ入力電圧波形に対しターン数を小さくしたとき, 同じ鉄心断面積とすると鉄心の磁束密度が高くなるため鉄損が大きくなる。あるいは, 飽和しないように鉄心断面積を大きくする必要があり, 体積あたりの鉄損が増加しなくても鉄心全体の鉄損は大きくなる。一方, ターン数が少ないことで巻線長が短くなり銅損は低減される。逆にターン数を多くすると鉄心の磁束密度が低くなるため鉄損が低減できるが, 銅損が増加する。上記のように, ターン数に対して鉄損と銅損の増加減少の傾向は反対であるため, 鉄損と銅損を合計した全損失を最小にするターン数が存在する。例えば, ある条件の高周波変圧器の設計において, ターン数ごとの鉄損, 銅損, その合計をプロットすると図 1.1.3.1 のようになるということが文献(1)で報告されている。

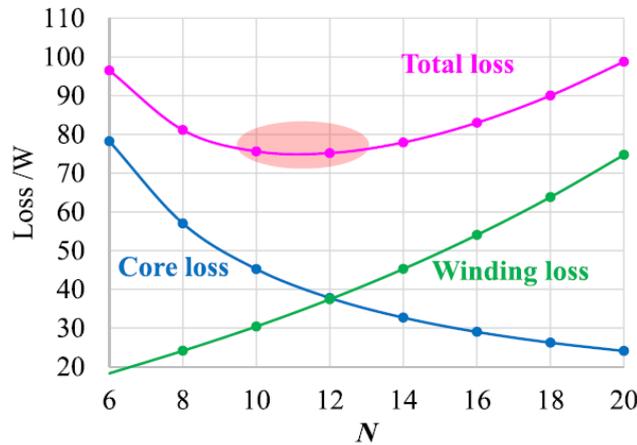


図 1.1.3.1 ターン数ごとの鉄損・銅損・その合計の例<sup>(1)</sup>

このような考え方は回転機や商用周波数変圧器の設計においては電気装荷・磁気装荷という量で表現され, またその装荷分配をどうすると損失を最小にできる, または体積を最小にできる, ということについてさまざまな設計理論が存在する。高周波変圧器においても, そのような変圧器の設計理論の適用についていくつかの取り組みが見られるが<sup>(2)</sup>, 現状では高周波変圧器の設計において十分確立しているとは言えない。

このように, 変圧器においては鉄心の磁束密度をコントロールすることで材料特性に合った鉄心材料の使い方が可能である。ただしこのことは, 鉄心材料の透磁率が十分高く, ターン数を減らしても励磁インダクタンスが十分に確保できる場合に限る。また, 比較的低電流・高電圧の変圧器の設計では, 励磁インダクタンスを十分高くするためにターン数を確保する必要があるなど, 制約がある場合もある。

### 1.3.2 近接効果による影響とその低減法

インダクタ同様, 変圧器においても表皮効果・近接効果による高周波電流に対する銅損の増加が起こる。リッツ線を用いるなどの対策も有効である。ただし, 変圧器においては1次巻線と2次巻線で起磁力の方向が逆なため, 巻線をインターリーブにすることで巻線部における磁界を低減し, 近接効果による銅損の増加を抑制することが可能である。

図 1.1.3.2 は変圧器の巻線電流がつくる磁界の強さ $H$ を模式的に示したものである。1層に巻かれた巻線を箔導体に置換し, その1層を流れる電流を $mI$ とする。1次巻線と2次巻線はターン数は違うが, アンペアターンは等しいため1層に流れる電流はいずれも $mI$ であり, また同じ層数あると考えることができる。図 1.1.3.2 (a)のように1次巻線と2次巻線をそれぞれ集中して巻いた場合, 1次巻線の最も2次巻線に近い側, および2次巻線の最も1次巻線に近い側で, 両巻線に流れる電流がつくる磁界は強くなる。その電流が高周波であるとき, 高周波磁界が巻線内に渦電流を誘起し損失が発生する近接効果が発生する。この巻線配置では上記のように磁界が強くなる箇所があることからその影響が大きい。一方, 図 1.1.3.2 (b)のように1次巻線と2次巻線を交互に巻くインターリーブ巻きの場合, 1次巻線の電流と2次巻線の電流が逆方向であることから, 発生する磁

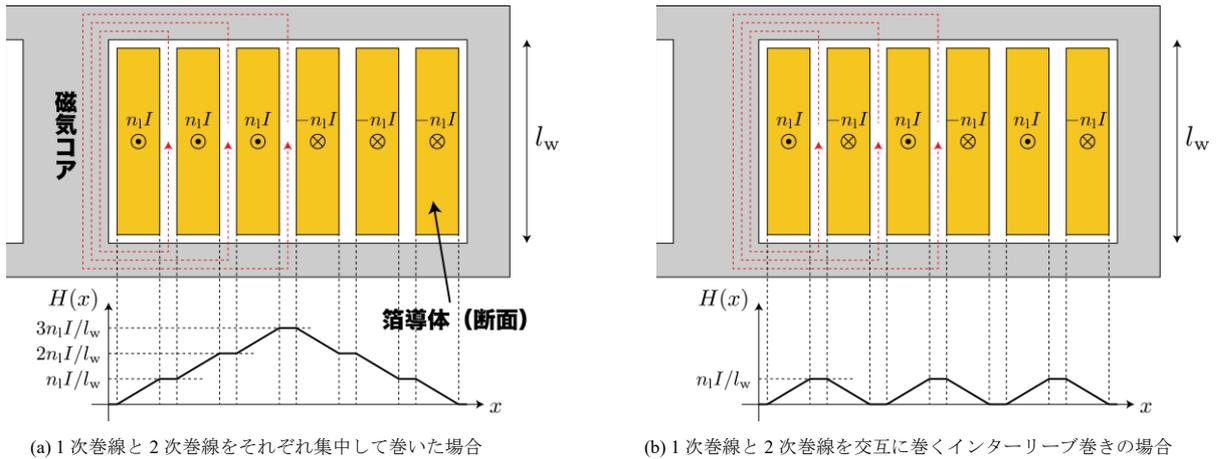


図 1.1.3.2 変圧器の巻線電流がつくる磁界

界はキャンセルされ、どの配置においても強くならない。このことから近接効果の影響は比較的小さくなる。ただし 1 次・2 次巻線間の絶縁を確保するための絶縁材を 1 次・2 次が隣接するすべての層間に置く必要があるため、高い絶縁能力が要求される応用では体積が大きくなる、または実装が困難である。また 1 次・2 次巻線間の結合容量が増加することもデメリットである。結合容量が大きいと後述するように伝導ノイズおよび放射ノイズの増加が課題となる。

### 1.3.3.1 1 次・2 次巻線間容量・巻線線間容量の影響

変圧器には、静電容量は小さいが寄生容量が各所に存在する。パワーエレクトロニクスでは高周波、高速駆動が進んでいることから、静電容量としては小さいが大きな影響を与えることがある。

1 次巻線、2 次巻線のすべてのターン間には寄生容量が存在する。このうち 1 次巻線に属するターンと 2 次巻線に属するターン間の静電容量をまとめて近似することで、1 次巻線と 2 次巻線の巻き始めの点同士間、また巻き終わりの点同士間に接続される等価的な静電容量  $C_c$  で代表できる。この 1 次・2 次巻線間の寄生容量は高周波交流絶縁性能に影響する。高速スイッチング、すなわち  $dv/dt$  が高いと、1 次・2 次巻線間の寄生容量には、巻線間の電位差の変化により変圧器の 1 次側と 2 次側の間に漏れ電流が流れる。この電流は多くの場合、設計の想定とは異なる大きなループを描く経路や大地を通ることになり、伝導ノイズおよび放射ノイズの増加につながる。

図 1.1.3.3 は交流系統に接続され、絶縁のための高周波変圧器を含む変換器の例を示す。1 次側・2 次側のパワーデバイス、および 2 次側のスイッチングにより、1 次・2 次巻線間の静電容量  $C_c$  の両端電圧はステップ状に変化する。これにより 1 次側・2 次側の間に電流が流れる。この電流は例えば、2 次側の接地された箇所と交流低圧配電網の接地箇所（柱上変圧器など）との間に大地を通して流れることでコモンモードノイズとなる。

一方、1 次・2 次巻線のそれぞれのうちのターン間の寄生容量も存在する。すべてのターン間に寄生容量が存在するが、近似をすれば巻き始めと巻き終わりの二点間に接続される、すなわち、変圧器の各巻線に対し等価的に並列に接続される寄生容量  $C_p$  で代表できる。巻線に並列に接続される等価容量は自己共振周波数を下げることになるため、高周波での動作に制約を与える。これに加え、多くのパワーエレクトロニクス応用では電圧形変換回路で方形波状の電圧を巻線にかけることが一般的であるが、この場合パワーデバイスでの損失が増加することも問題となりうる。

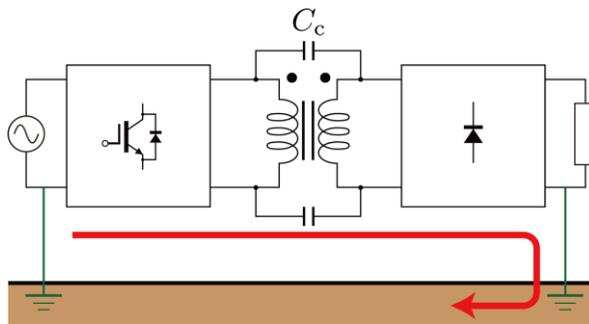


図 1.1.3.3 1 次・2 次巻線間容量による漏れ電流

図 1.1.3.4 は変圧器の巻線に並列に存在する寄生容量  $C_p$  が損失を発生するメカニズムを表している。 $C_p$  に  $+V_{dc}$  がチャージされた状態で、変圧器の端子電圧がゼロまたは  $-V_{dc}$  になるようなスイッチングを行うと、チャージされた電荷はターンオンされるデバイスを通して短絡される。このとき  $C_p$  の電荷が蓄えていた静電エネルギー ( $1/2 C_p V_{dc}^2$ ) は短絡するデバイスの微小な抵抗によってすべて損失となる。また  $C_p$  がチャージされる時、チャージ電流はターンオンされるパワーデバイスを介してステップ状に充電されるが、この際ターンオンするパワーデバイスで損失が発生し、概ね  $1/2 C_p V_{dc}^2$  と等しいエネルギーが損失となる。加えてスイッチング時のリングングにもつながる。ただし、パワーデバイスがゼロ電圧ターンオンとなる条件—例えば DAB (Dual-Active Bridge) コンバータの重負荷運転時—では、デバイスがターンオンされる前にデバイス両端電圧はゼロとなる、すなわち  $C_p$  は放電を完了しており、またステップ的な  $C_p$  の充電も発生しないため、寄生容量による損失は発生しない。

変圧器の寄生容量  $C_p$  によるパワーデバイスでの損失は無視してもよいくらい小さいことが多いが、この損失は電圧の二乗に比例するため、1000 V を超えるような高電圧の変換器においてはパワーデバイス自体のスイッチング損失と比べて無視できなくなることがある。高電圧変換器向けの変圧器では、巻線をハンカム巻きにしてターン間の対向面積を減らすことや、いくつかのブロックに分割してその間に距離を置くなど、巻線構造の工夫などにより  $C_p$  を低減する設計が行われる。

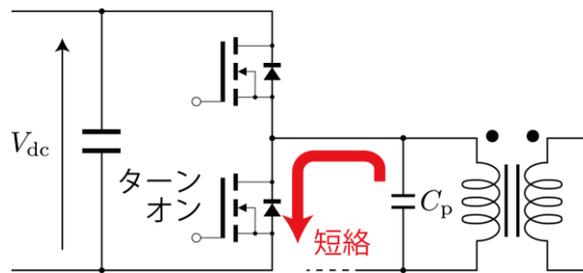


図 1.1.3.4 巻線間の寄生容量によるパワーデバイスでの損失増加

### 1.3.4 絶縁性能

近年期待されている電力系統応用においては、要求される（直流）絶縁性能が変圧器の体格や損失に影響を与える可能性がある。例えば、高圧配電網に接続する SST (Solid-State Transformer) に用いられる高周波変圧器は、1次側（高圧側）が直列に接続された変換回路に接続され、2次側（低圧側）は並列に接続する変換回路に接続される、いわゆる ISOP (Input Series Output Parallel) 構成の検討例が多い。2次側は接地電位に近いが、1次側で直列に接続される変換回路のうち末端の変換回路は高圧配電網の電位に接続されるため、変圧器の1次・2次巻線間には高圧配電網の電圧程度がかかる。この絶縁はユーザーの安全性を確保するために必要なものであり、非常に高い信頼性で実現する必要がある。高圧配電網の公称電圧の3倍程度の耐電圧が求められる。商用周波数変圧器では、柱上変圧器や配電用変圧器において数十 kV の絶縁は当然に要求される能力だが、高周波変圧器に対しては高圧配電網に接続する SST が注目されてきた近年になって研究が進んできた部分である。

配電用商用周波数変圧器では絶縁を維持するために、絶縁油を使うものと乾式のモールド変圧器がある。SST においては絶縁油を使うことは想定されないため、エポキシやその他のポッティング材による絶縁強化が選択肢となる<sup>(3)</sup>。典型的な絶縁材料は 20 kV/mm 程度の絶縁耐力があり、空気中の絶縁耐力は 3.0 kV/mm である。形状と巻線の配置によって決まる電界分布の中で、絶縁材料中および外側の空気中の電界強度がそれぞれ所定の値を超えないように設計する。また、これらの固体の絶縁材料を用いる場合、ボイドの存在で発生する部分放電による劣化が絶縁性能を特徴づける要素となっており、部分放電試験によって絶縁性能の評価を行うことが一般的である。 [磯部高範]

### 文献

- (1) S. Zhao, Q. Li, F. C. Lee and B. Li, "High-Frequency Transformer Design for Modular Power Conversion From Medium-Voltage AC to 400 VDC", IEEE Transactions on Power Electronics, Vol.33, No.9, pp.7545-7557 (2018)
- (2) 渡世怜志・榊川重男:「微増加比例法を用いた単相高周波変圧器の位置設計法」, 平成 31 年電気学会全国大会, 4-035 (2019)
- (3) Z. Li, E. Hsieh, Q. Li and F. C. Lee, "High-Frequency Transformer Design with Medium-Voltage Insulation for Resonant Converter in Solid-State Transformer", IEEE Transactions on Power Electronics, Vol.38, No.8, pp.9917-9932 (2023)

## 1.4 変圧器およびインダクタに使用する磁性材料のレビュー

**キーワード:** 磁性材料, 電力変換器の励磁, 電力変換器に適切な材料, 正弦波と矩形波の鉄損, DC バイアス

### 1.4.1 変圧器・インダクタに使用される磁性材料

各種磁性材料の飽和磁束密度と比透磁率  $\mu_i$  の関係を図 1.1.4.1 に示す<sup>(1)</sup>。飽和磁束密度が下がるにつれ、比透磁率  $\mu_i$  の値が大きくなるのがわかる。また、Co 基アモルファス、センダスト、高純度鉄粉などの磁性材料の違いによる鉄損評価では、動作時の磁束密度が小さいほど、鉄損が低減する傾向が報告されている。したがって、インダクタに励磁される最大磁束密度を踏まえて適切な磁性材料を用いると鉄損を低減することができる<sup>(2)-(5)</sup>。

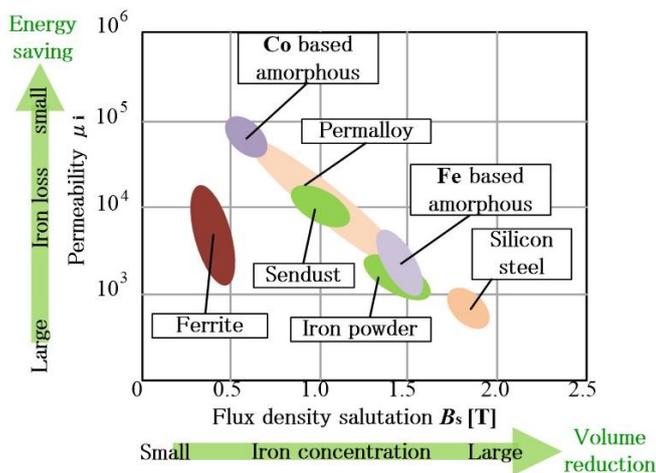


図 1.1.4.1 各種磁性材料の特性

次に各アプリケーションの変圧器と適する磁性材料について検討する。変圧器の仕様は電力容量、励磁周波数、巻線間耐圧などの制約により大別される。各種磁性材料の特性を示したレーダーチャートを図 1.1.4.2 に示す。各レーダーチャートの軸はパワーエレクトロニクス用磁性材料の特性として重要な飽和磁束密度、比透磁率、損失、DC バイアス、および適用先の周波数の5項目で構成している。具体的な評価指標のレベルは表 1.1.4.1 に示す通りである。なお、損失の軸については値の逆数をとって表示しているため、レーダーチャートにおいて外側に広がるほど損失が小さく、材料性能が良好であることを表す点に留意されたい。

このレーダーチャートを用いた比較により、各磁性材料が有する特性上の強みと弱みを相対的に把握することができ、各種回路トポロジーやアプリケーションに応じて、どのような磁性材料を選定すべきかを簡単に把握することができる。以下ではパワーエレクトロニクス機器に利用される代表的な磁性材料についてレーダーチャートで分類する。その後、各アプリケーションごとの変圧器・インダクタに適した磁性材料を紹介する。

表 1.1.4.1 レーダーチャート用インダクタ材料評価指標

	飽和磁束密度 $B$ [T]	比透磁率 $\mu'$	損失 [1/(kW/m <sup>3</sup> )]	DCバイアス $H_0$ [A/m]	周波数 $f$ [kHz]
1	0.50 未満	1~100	1/150 未満	100 未満	1 未満
2	0.50~0.80	101~1000	1/150~1/76	100~500	1~10
3	0.81~1.2	1001~5000	1/75~1/10	501~1000	11~200
4	1.21 以上	5001 以上	1/10 以上	1001 以上	200 以上

※図および表の損失は磁束密度リプル 100 mT, 励磁周波数 10 kHz の値をデータシートより概算

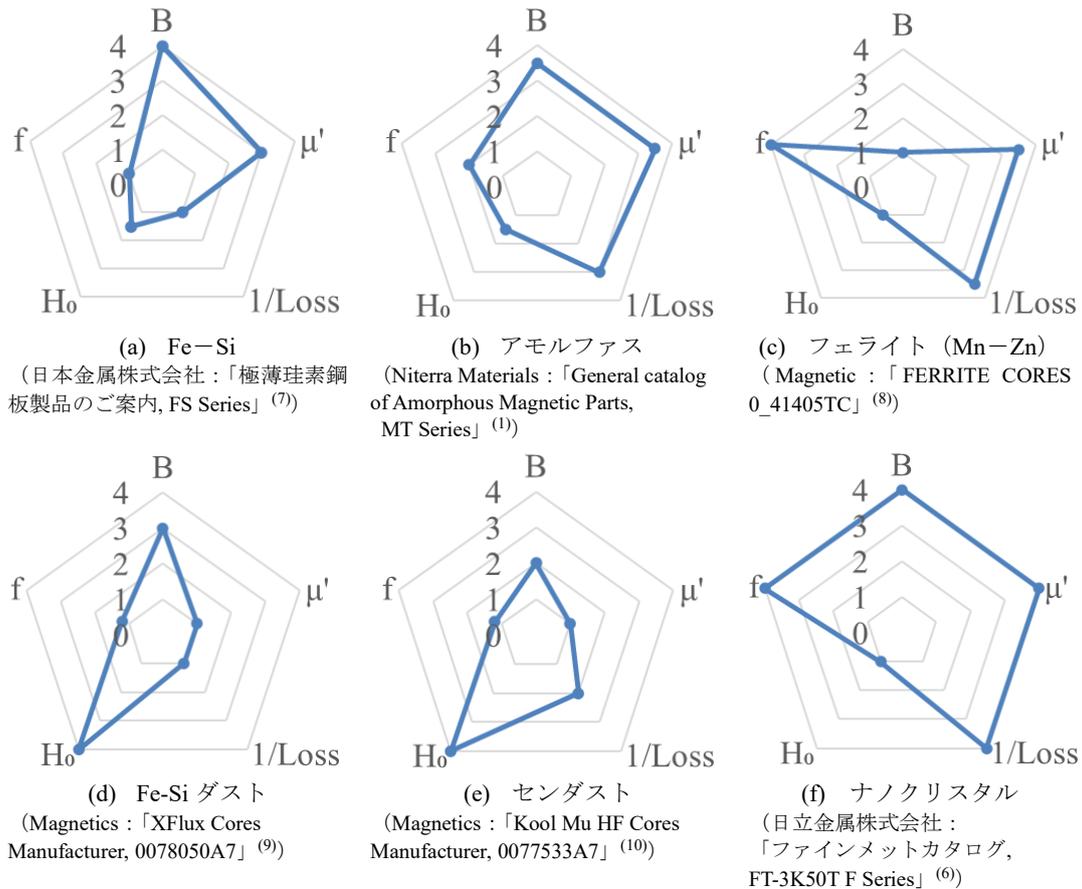


図 1.1.4.2 各種磁性材料の特性を示したレーダーチャート

図 1.1.4.2(a) に示す Fe-Si (珪素鋼板) は、飽和磁束密度が大きく、高い比透磁率を有する磁性材料である。一方で、高周波領域では損失が比較的大きいという特徴がある。

図 1.1.4.2(b) に示すアモルファスは、珪素鋼板と比較して飽和磁束密度はやや小さいものの、鉄損が小さく、高周波用途に適している。

図 1.1.4.2(c) に示すフェライト (Mn-Zn) は、高い比透磁率と低損失特性を併せ持つ材料である。飽和磁束密度は小さいものの、高周波領域において優れた磁気特性を示す点が特徴である。

図 1.1.4.2(d) に示す Fe-Si ダストは、粉末鉄心特有の分散磁路構造を有しており、飽和磁束密度が比較的大きい。また、直流通量特性に優れる一方で、比透磁率は小さめだが、周波数に対して磁気特性が比較的安定している。

図 1.1.4.2(e) に示すセンダストは、Fe-Si-Al 系の合金粉体材料であり、Fe-Si ダストより飽和磁束密度は小さいものの、低損失特性を示す。また、磁気特性の温度依存性が小さい点が利点である。

図 1.1.4.2(f) に示すナノクリスタルは、極めて高い比透磁率と低損失特性を併せ持つ材料である。微細な結晶粒により磁壁移動が抑制され、広い周波数範囲で優れた磁気特性を発揮する。

次に各アプリケーションの変圧器と適する磁性材料について検討する。変圧器の仕様は利用される周波数に応じて大きく4種類に大別される。

(1) 商用周波変圧器:

- ・主たる励磁は正弦波交流 50/60 Hz であるが、装置の電圧整合用に使用される場合には高い巻線間耐圧が求められる。
- ・単相変圧器は数十 kVA 程度、それ以上は三相変圧器。
- ・大容量の場合、回路電流が大きくなるため、鉄心の巻線窓枡面積が大きくなる。
- ・励磁電流は定格電流に対して概ね 5~10%程度が用いられる。
- ・多重インバータの場合には多巻線変圧器が必要となる。
- ・電力効率は 98.5%以上が求められる。

以上を踏まえると、磁性材料は珪素鋼板が一般的となる。

**(2) インバータ変圧器：**

- ・PWM インバータやマルチレベルインバータでは、正弦波交流の励磁電圧に加えて、PWM スwitchング周波数成分が重畳される。
- ・電圧整合用に使用する場合には、高い巻線間耐圧が求められる。ただし、非絶縁でよい場合は、単巻線変圧器構成として高い巻線間耐圧は不要。
- ・大容量の場合、回路電流が大きくなるため、鉄心の巻線窓枡面積が大きくなる。
- ・PWM インバータの直流電流成分による偏磁を防止するため、励磁電流は定格電流に対して概ね 5~10%程度が設定される。
- ・変圧器の漏れインダクタンスを利用して、フィルタインダクタの機能を持たせる場合もある。

以上を踏まえると、磁性材料は3%珪素鋼板が多く、飽和磁束密度が約 10%低下するが、低損失な 6.5%珪素鋼板も使用される場合もある。

**(3) 高周波変圧器：**

- ・高周波矩形波交流電圧で励磁される。励磁周波数は使用するパワーデバイスと電力容量による。IGBT では数 kHz~十数 kHz、SiC では十数 kHz~数十 kHz、Si パワーMOSFET では数十 kHz~数 MHz が一般的。
- ・大容量の場合、回路電流が大きくなるため、鉄心の巻線窓枡面積が大きくなる。
- ・巻線電流は高周波では、1次、2次巻線の銅損が増加するため、特に数十 kHz 以上ではリッツ線が用いられる場合も多い。
- ・励磁電流は定格電流に対して概ね 5~10%程度が用いられる。

以上を踏まえると磁性材料は動作周波数に応じて多種が用いられる。すなわち、数十 kHz までは珪素鋼板 (0.1 mm~0.05 mm) やアモルファス薄帯、数十 kHz 以上では高透磁率フェライトや高透磁率の合金粉体 (ナノクリスタル材料) も用いられる。

**(4) 超高周波変圧器：**

- ・10 MHz 程度以上の周波数帯では、磁性材料を用いずに空心変圧器構成とする場合もある。

続いて各アプリケーションのインダクタと適する磁性材料について検討する。インダクタの仕様は、直流平滑用と交流フィルタ用に大別される。

**(1) 直流平滑用インダクタ：**

- ・通流電流には直流電流とスイッチング周波数に依存した高周波交流電流が含まれる。
- ・直流電流成分は装置の負荷電流に依存して変化する。

以上を踏まえると、磁性材料は動作周波数に応じて多種が用いられるが、数十 kHz までは珪素鋼板 (0.1 mm~0.05 mm) やアモルファス薄帯、数十 kHz 以上では高透磁率フェライトと低透磁率に作成した合金粉体 (FE-Si ダスト, センダスト) が用いられる。なお、高透磁率磁性体を用いる場合は磁気飽和防止のため磁路ギャップを設ける必要がある。また、大電流の場合には低透磁率磁性体でも磁路ギャップを設ける場合がある。

**(2) 交流フィルタ用インダクタ：**

- ・PWM インバータやマルチレベルインバータの (低周波) 交流波出力電流とスイッチング周波数に依存した高周波交流電流が含まれる。
- ・低周波交流電流成分は負荷状態に依存して変化する。
- ・直流平滑用インダクタと同様に低透磁率磁性体を使用しても大電流アプリケーションの場合は磁路ギャップを設ける必要がある。

以上を踏まえると、磁性材料は動作周波数に応じて多種が用いられるが、数十 kHz までは珪素鋼板 (0.1 mm~0.05 mm) やアモルファス薄帯、数十 kHz 以上では高透磁率フェライトと低透磁率合金粉体が用いられる。

**(3) コモンモード用インダクタ (CM チョーク)：**

CM チョークは多くの場合、Y キャパシタと併用し、LC ローパスフィルタを構成する。一般に、接地系に流出する漏れ電流に対する安全規格により、使用可能な Y キャパシタの静電容量値は、nF オーダーに厳しく制限される。このため、必要なコモンモード (CM) ノイズ減衰量を満たすために、数 mH~数十 mH の大きなインダクタンスを有することが、CM チョークに要求される。インダクタンスを高めるために、多くのターン数の巻線を鉄心に施すと、巻線間浮遊容量が増加し、CM チョークのインピーダンスが高周波領域において低下してしまう。したがって、可能な限り少ないターン数で大きなインダクタンスを実現するために、CM チョークの磁性材料には、数千から数万程度の高い比透磁率を有することが要求され、ナノクリスタルやフェライト (Mn-Zn) などが広く採用されている。また、Y キャパシタと併用する構成では、大部分の CM ノイズは、Y キャパシタを介して、システム内を還流する。このため、数十 kW 以上の大容量アプリケーションを除き、CM チョークの磁性材料には、高い飽和磁束密度や低鉄損特性は重要視されない。

一方で、三相 PWM インバータにより給電されるモータ駆動システムでは、高  $dv/dt$  によるモータ巻線へのダメージを低減

する目的で、インバータとモータ間に CM チョークを接続することがある。この用途では、CM チョークの設計次第で、インバータが発生する CM 電圧（出力相電圧の平均）がほぼそのまま CM チョークの両端に印加される。このような条件では、CM チョークが大信号で励磁されるため、CM チョークの磁性材料には高透磁率のみならず、高い飽和磁束密度や低鉄損特性が要求される。

### 1.4.2 正弦波電圧励磁と矩形波電圧励磁の鉄損の違い

パワーエレクトロニクスの設計者は通常、磁性材料メーカーが提供するデータシートに基づいて磁性体部品を設計する。しかし、磁性材料メーカーから提供されるデータメーカー記載の鉄損値は実際の電力変換器の動作と異なる場合が多い。これは磁性体部品の励磁波形の違いに起因する。データシートでは図 1.1.4.3 に示すような正弦波電圧励磁が前提であるのに対し、図 1.1.4.4 に示す DC-DC コンバータにおける変圧器の励磁波形は矩形波電圧である。

$B = 120 \text{ mT}$ ,  $f = 20 \text{ kHz}$  の正弦波電圧印加時の鉄損と DC バイアスなしの矩形波電圧印加時における鉄損測定値を表 1.1.4.2 に示す。すべての鉄心で正弦波励磁の損失が矩形波励磁の損失を上回っている。これは磁化速度の違いによるものである。Kool M $\mu$  MAX (Fe-Si-Al) では正弦波励磁の最大損失差は  $0.68 \text{ J/m}^3$  (64.9%) だった。以上より、磁性体部品の励磁波形の違いにより鉄損値が変化する。

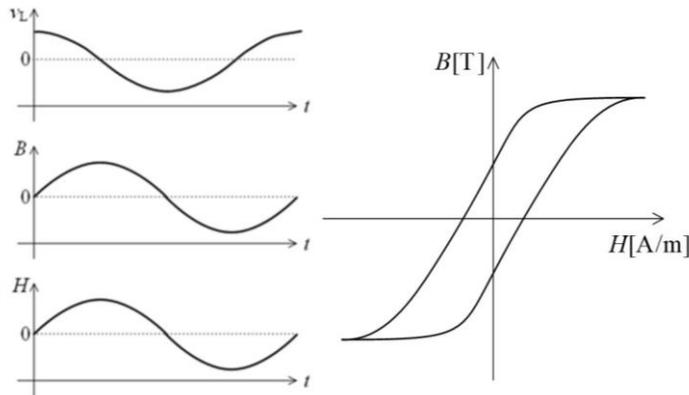


図 1.1.4.3 正弦波電圧励磁波形と B-H 曲線  
(鉄損データシート)

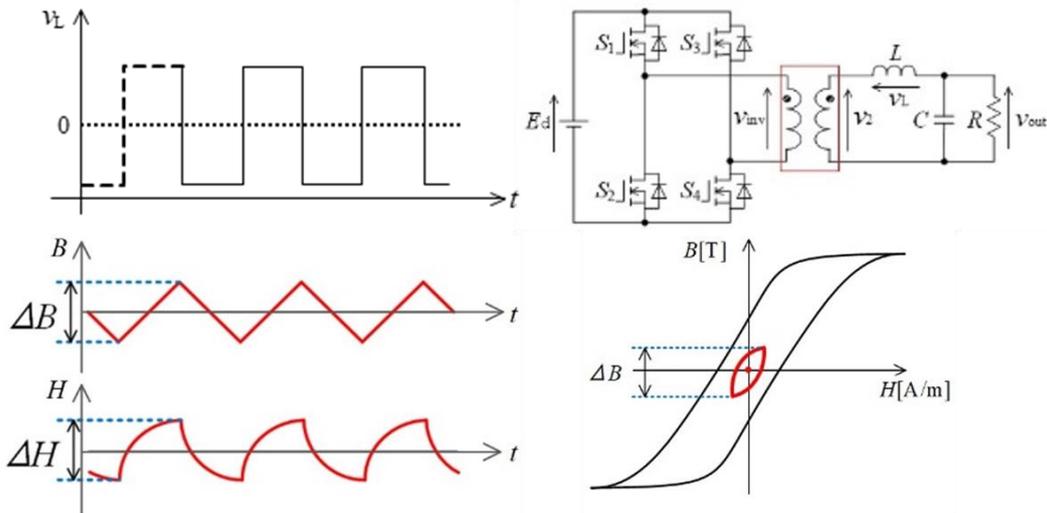


図 1.1.4.4 DC バイアスなしの矩形波電圧励磁波形と B-H 曲線  
(電力変換器における変圧器の励磁波形)

表 1.1.4.2 DC バイアスなしの正弦波電圧励磁および矩形波電圧励磁時の鉄損比較 ( $\Delta B = 120 \text{ mT}$ ,  $f = 20 \text{ kHz}$ )

Core name		Kool M $\mu$ <sup>®</sup>	Kool M $\mu$ <sup>®</sup> MAX	Kool M $\mu$ <sup>®</sup> Hf	XFlux <sup>®</sup>	High Flux	Edge <sup>™</sup>	MPP
Alloy composition		Fe-Si-Al	Fe-Si-Al	Fe-Si-Al	Fe-Si	Fe-Ni	Fe-Ni	Fe-Ni-Mo
Iron loss [J/m <sup>3</sup> ]	Sinusoidal voltage excitation	0.83	1.04	0.59	3.44	1.22	0.70	0.75
	Rectangular voltage excitation	0.33	0.36	0.32	3.01	1.12	0.52	0.61
Difference [%]		60.3	64.9	45.7	12.5	8.30	26.2	17.7

※表中の磁性体コアは Spang & Company 傘下の Magnetics, Inc. から購入。

### 1.4.3 矩形波電圧励磁に DC バイアスを加えた場合の鉄損の例

図 1.1.4.5 に示すような DC-DC コンバータにおけるインダクタの励磁電圧波形は、前節で述べた変圧器と同様に矩形波である。しかし、インダクタにおいては、磁束密度および磁界強度波形には DC バイアス成分が含まれる点が異なる。また、図 1.1.4.5 と図 1.1.4.6 に示すように DC バイアス成分の値によって B-H 曲線（マイナーループ）の発生位置が変化し、それに伴い鉄損の値も変動することが知られている。

図 1.1.4.7 に DC バイアスありの矩形波電圧励磁における鉄損特性の測定結果を示す。例えば、Xflux<sup>®</sup> (Fe-Si) では単調に鉄損が増加するのに対し、Kool M $\mu$  (Fe-Si-Al) では磁界バイアス  $H_0$  を 4000 A/m から 5000 A/m に増加させると鉄損は 0.30 J/m<sup>3</sup> (12.6 %) 減少している。測定結果より、磁性材料ごとに DC バイアスの変化に対する鉄損特性の相違が確認できる。以上より、電力変換器の運転条件によって鉄損の挙動がデータシート記載の特性と異なることが示唆される。 [松盛裕明]

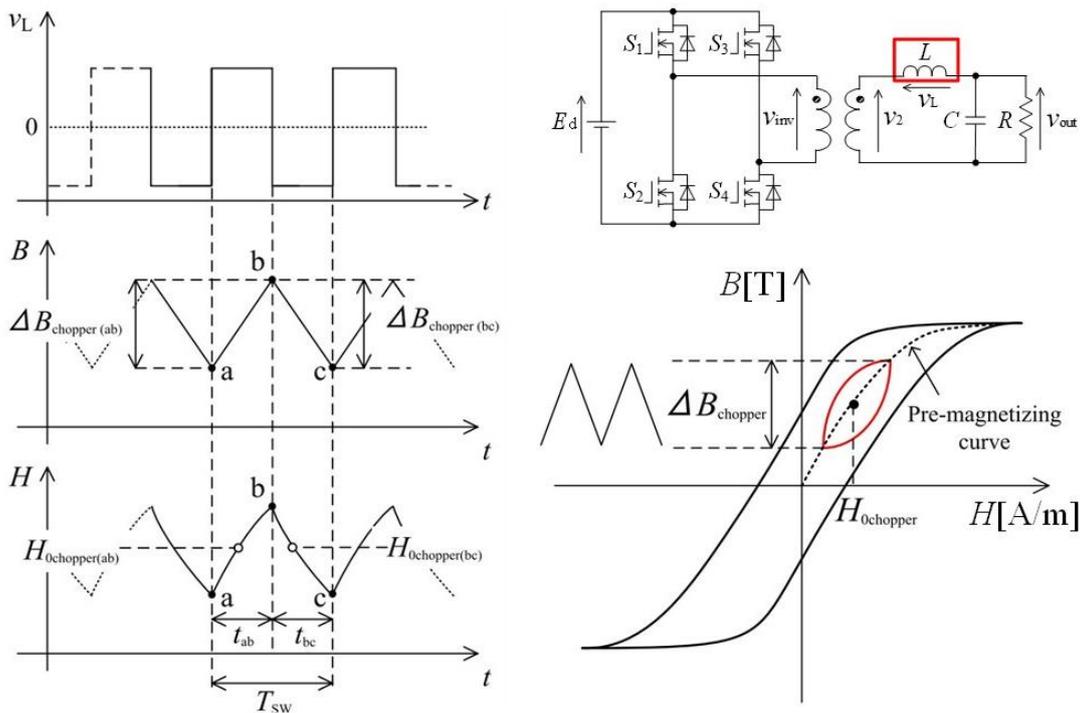


図 1.1.4.5 DC バイアスありの矩形波電圧励磁波形と B-H 曲線 (電力変換器におけるインダクタの励磁)

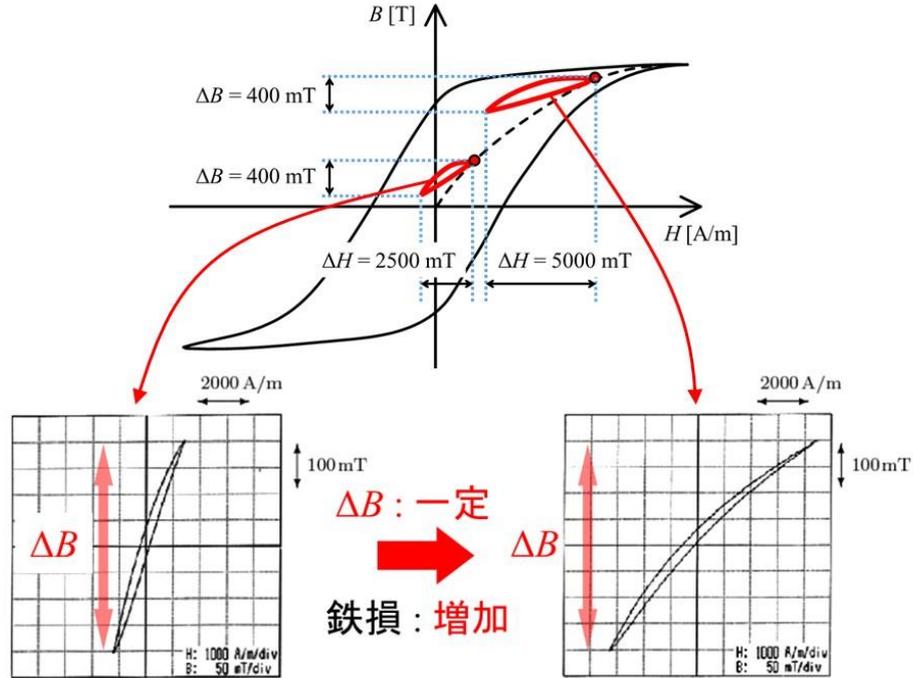


図 1.1.4.6 DC バイアスによる B-H 曲線の発生位置および鉄損値の変化

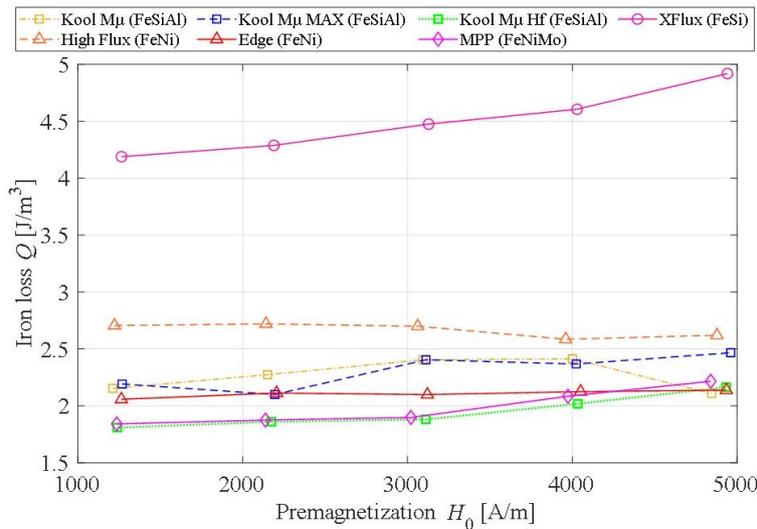


図 1.1.4.7 DC バイアスありの矩形波電圧励磁における鉄損特性 ( $\Delta B = 120 \text{ mT}$ ,  $f = 20 \text{ kHz}$ )

文献

- (1) Niterra Materials : 「General catalog of Amorphous Magnetic Parts」, available online(2025/10/05)
- (2) G. Calderon-Lopez, Y. Wang and A. J. Forsyth, "Mitigation of Gap Losses in Nanocrystalline Tape-Wound Cores," in IEEE Transactions on Power Electronics, Vol.34, No.5, pp.4656-4664, May 2019, doi: 10.1109/TPEL.2018.2863665.
- (3) A. J. Hanson, J. A. Belk, S. Lim, C. R. Sullivan and D. J. Perreault, "Measurements and Performance Factor Comparisons of Magnetic Materials at High Frequency," in IEEE Transactions on Power Electronics, Vol.31, No.11, pp.7909-7925, Nov. 2016, doi: 10.1109/TPEL.2015.2514084.
- (4) T. Yamaguchi and H. Matsumori, "Proper magnetic materials selection method for AC power inductors under high-frequency rectangular voltage," AIP Advances, Vol.14, No.1, pp.015132, Jan. 2024. doi: 10.1063/9.0000740.
- (5) M. S. Rylko, B. J. Lyons, J. G. Hayes and M. G. Egan, "Revised Magnetics Performance Factors and Experimental Comparison of High-Flux Materials for High-Current DC-DC Inductors," in IEEE Transactions on Power Electronics, Vol.26, No.8, pp.2112-2126, Aug. 2011, doi: 10.1109/TPEL.2010.2103573.
- (6) 日立金属株式会社 : 「ファインメットカタログ」, 2015.
- (7) 日本金属株式会社 : 「極薄珪素鋼板製品のご案内」, 2015
- (8) Magnetics : 「FERRITE CORES」, available online(2025/10/05)
- (9) Magnetics : 「XFlux Cores Manufacturer」, available online(2025/10/05)
- (10) Magnetics : 「Kool Mu HF Cores Manufacturer」, available online(2025/10/05)

## 1.5 高磁束密度材料と低損失磁気素子

キーワード：磁束密度，磁気素子損失（銅損・鉄損），磁気素子体積

### 1.5.1 高磁束密度材料による磁気素子の小型軽量化

図 1.1.5.1 は、電力変換回路において磁気素子に用いられる代表的な軟磁性材料を示したものである。鉄を主成分としシリコンやニッケルと組み合わせた金属系材料と、酸化鉄を主成分としマンガンや亜鉛、ニッケルなどを組み合わせて構成されるセラミック由来のフェライト材料に大別される。金属系材料には結晶質合金、アモルファス（非晶質）合金、およびアモルファス合金を結晶化温度以上で熱処理することで得られるナノ結晶合金の3種類がある。結晶質合金は磁性粉末の表面に絶縁被膜を施したうえで圧縮・成形してパルク鉄心を構成するため、圧粉材料とも呼ばれる。金属系材料およびフェライトが示す鉄損/周波数と周波数の関係をプロットすると図 1.1.5.2 のように表される。鉄損はヒステリシス損失、渦電流損失、およびこれら2つ以外の損失をひとまとめにした残留損失の3つに大別できる。ヒステリシス損失は  $B-H$  曲線のヒステリシスループの面積に周波数をかけて表されるため、図 1.1.5.2 では縦軸切片（定数）に相当する。圧粉材料では周波数の2乗に比例する渦電流損失が高周波数帯ほど支配的となる。結晶粒径のより小さいナノ結晶合金やアモルファス合金は渦電流損失を抑制可能である。一方、フェライトは圧粉材料よりも電気抵抗率が高いため、渦電流損失は高周波数帯で小さい。ただし、酸化物（絶縁物）であることに起因して生じる残留損失が高周波数帯では支配的となる。

各種軟磁性材料について、飽和磁束密度  $B_s$  と動作周波数・鉄損の関係は図 1.1.5.3 に示すようになる<sup>(1)</sup>。図 1.1.5.3(a)より、各種軟磁性材料を用いた磁気素子の動作周波数範囲は、前述の鉄損の周波数特性とおおむね対応付けられる。 $B_s$  が 1 T 前後の金属系材料はおおむね数十～数百 kHz 帯の動作に適用され、それよりも高周波数帯では渦電流損失が比較的小さいフェライトが適用される。ただし、フェライトの  $B_s$  は 0.5 T 程度であり、高電圧・大電流回路に適用するためには鉄心にエアギャップを設ける必要が生じる。図 1.1.5.3(b)は励磁周波数および磁束密度振幅を同一とした場合に各種軟磁性材料の  $B_s$  と鉄損の関係のプロットしたものであり、現存の主な軟磁性材料において高  $B_s$  と低鉄損はトレードオフの関係にあると分かる。

高  $B_s$  材料をインダクタに適用できると、直流重畳時や大振幅の電流動作においても磁気飽和せず所望のインダクタンスを実現できる。また変圧器の場合、高  $B_s$  材料ほどさらなる高電圧動作や巻数減につながるだけでなく、ギャップレスの変圧器設計等も期待できる。すなわち、 $B_s$  が現存のフェライトや圧粉材料よりもさらに高く、かつ高周波損失が小さい軟磁性材料が実現すると、回路において体積・質量が大きいインダクタ・変圧器の小型軽量化設計が期待できるようになるため、高  $B_s$  と低鉄損を両立した軟磁性材料の開発が課題である。

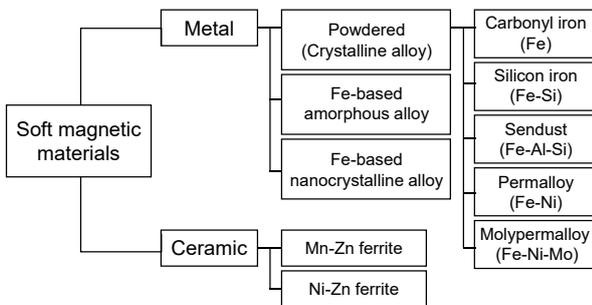


図 1.1.5.1 電力変換回路で用いられる主な軟磁性材料

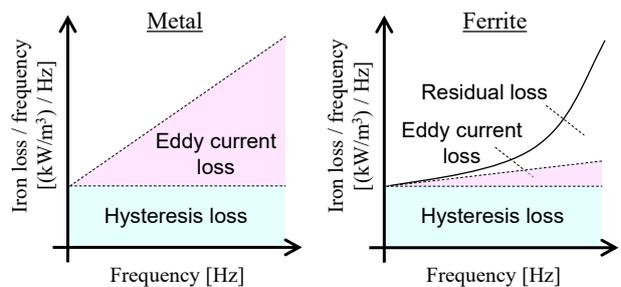
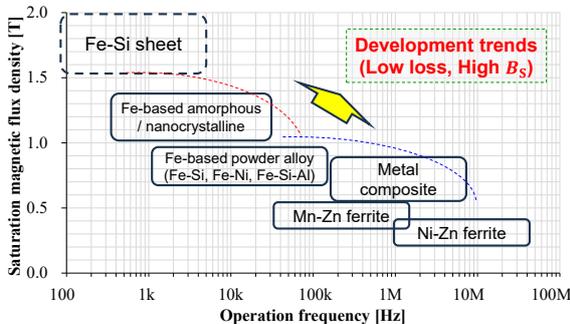
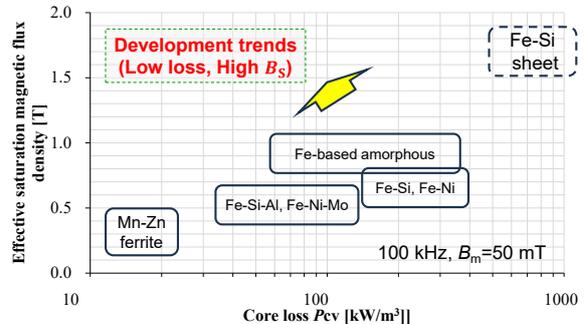


図 1.1.5.2 金属系材料およびフェライトが示す鉄損の周波数特性



(a) 飽和磁束密度と動作周波数の関係



(b) 飽和磁束密度と鉄損の関係

図 1.1.5.3 軟磁性材料の開発トレンド（高飽和磁束密度・低損失）<sup>(1)</sup>

次に、鉄心材料の選択や構造も含めた磁気素子設計法の一つであるエリアプロダクト法について説明し、高 $B_s$ 材料や高周波数スイッチング動作の適用が磁気素子の小型軽量化に与える影響について考える。簡単のため、ここでは正弦波励磁のインダクタを例に説明する(図 1.1.5.4)。最大鎖交磁束 $\phi_m$ 、巻数 $N$ 、鉄心の断面積 $A_c$ 、最大磁束密度 $B_m (< B_s)$ とすると、それらの関係は以下のように表される。

$$\phi_m = NA_c B_m \quad (1.1.5.1)$$

一方、インダクタンス $L$ 、最大インダクタ電流 $I_{L,max}$ とおくと、 $\phi_m$ は $L$ 、 $I_{L,max}$ を用いて次のように表すこともできる。

$$\phi_m = LI_{L,max} \quad (1.1.5.2)$$

式(1.1.5.1)および式(1.1.5.2)より、 $B_m$ は以下のように表される。

$$B_m = \frac{LI_{L,max}}{NA_c} \quad (1.1.5.3)$$

導体断面積を $A_w$ とおくと、 $A_w$ は $I_{L,max}$ および電流密度振幅 $J_m$ を用いて

$$A_w = \frac{I_{L,max}}{J_m} \quad (1.1.5.4)$$

と表せる。ここで、窓面積 $W_a$ の鉄心に巻線を施すことを考えた場合、 $W_a$ に対する導体面積 $NA_w$ の比 $k_u$ を次のように定義することができる。

$$k_u \equiv \frac{NA_w}{W_a} \quad (1.1.5.5)$$

$k_u$ は window utilization factor (占積率) と呼ばれる。巻線の絶縁被覆やボビン寸法などの影響により、通常 $k_u$ は 0.3~0.7 程度となるように使用される。また式(1.1.5.4)、式(1.1.5.5)より、 $N$ は

$$N = \frac{k_u W_a}{A_w} = \frac{k_u W_a J_m}{I_{L,max}} \quad (1.1.5.6)$$

と表すこともできる。式(1.1.5.1)、式(1.1.5.2)、および式(1.1.5.6)の関係から

$$LI_{L,max} = NA_c B_m = \frac{k_u W_a A_c J_m B_m}{I_{L,max}} \quad (1.1.5.7)$$

が成り立つ。ここでインダクタの蓄積エネルギー $W_m$ を考えると、 $W_m$ は次式のように表される。

$$W_m = \frac{1}{2} LI_{L,max}^2 = \frac{1}{2} k_u W_a A_c J_m B_m \quad (1.1.5.8)$$

式(1.1.5.8)にあらわれる窓面積 $W_a$ と鉄心の断面積 $A_c$ の積は、エリアプロダクト $A_p$ として次式のように定義できる。

$$A_p \equiv W_a A_c = \frac{LI_{L,max}^2}{k_u J_m B_m} = \frac{2W_m}{k_u J_m B_m} \quad (1.1.5.9)$$

ここで、インダクタに印加される電圧の実効値を $V_{L,rms}$ 、インダクタに流れる電流の実効値を $I_{L,rms}$ とすると、インダクタの皮相電力 $P_Q$ は次のように表される。

$$P_Q = V_{L,rms} I_{L,rms} = \left( \frac{V_{L,max}}{\sqrt{2}} \right) \left( \frac{I_{L,max}}{\sqrt{2}} \right) = f W_m \quad (1.1.5.10)$$

ただし、 $V_{L,max}$ はインダクタ電圧の最大値、 $f$ は励磁周波数を表す。よって、 $A_p$ は次のように表すことができる。

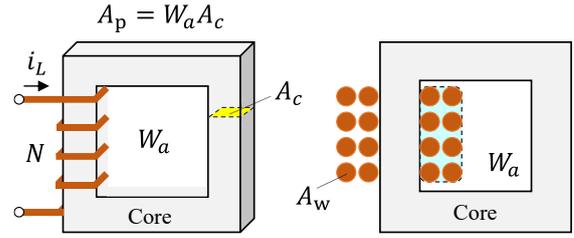


図 1.1.5.4 鉄心断面積，窓面積，および巻線占有面積

$$A_p = \frac{2W_m}{k_u J_m B_m} = \frac{2P_Q}{k_u J_m B_m f} \quad (1.1.5.11)$$

以上より、エリアプロダクト $A_p$ は鉄心寸法パラメータとインダクタの電気・磁気パラメータとの関係を表していることが分かる<sup>(2)・(4)</sup>。窓面積 $W_a$ は電流量（巻線電流密度）、鉄心断面積 $A_c$ は鉄心内部の磁束密度とそれぞれ対応付けられる。磁気素子設計においては、まず所望の諸条件から決定できる $A_p$ を計算したのち、この計算値以上の $A_p$ となる鉄心を選択する<sup>(4)</sup>。また式(1.1.5.11)の関係は、最大磁束密度 $B_m$ や励磁周波数 $f$ を大きくするほど $A_p$ は小さくなることも表している。すなわち、「さらなる高 $B_s$ の軟磁性材料を適用し、動作磁束密度振幅（ $\Delta B$ ）やスイッチング周波数を高めると、磁気素子の小型化実現につながる」と期待される根拠の一つと考えることができる。

なお、磁気素子の体積（Volume）とエリアプロダクト $A_p$ については、次のように次元解析を行うことによっても関係付けることができる<sup>(3)</sup>。無次元量の係数 $k_1$ 、 $k_2$ とし、長さの次元を $X$  (m)で表すとすると、Volume は $k_1 X^3$  (m<sup>3</sup>)、 $A_p$ は $k_2 X^4$  (m<sup>4</sup>)となる。

$$X^4 = \frac{A_p}{k_2} \quad \text{なので} \quad X = \left(\frac{A_p}{k_2}\right)^{0.25} \quad \text{と書くことができる。}$$

$$\text{よって、Volume} = k_1 \left(\frac{A_p}{k_2}\right)^{0.75} = \frac{k_1}{(k_2)^{0.75}} (A_p)^{0.75} \equiv k_v (A_p)^{0.75} \quad \text{と表すことができる。係数} k_v \text{は鉄心形状によって一意に}$$

決まる定数であり、磁気素子の体積は $A_p$ の0.75乗で関係付けられる。以上のことから、 $A_p$ は磁気素子サイズに関する設計指標として広く用いられている<sup>(5)・(7)</sup>。

### 1.5.2 材料損失特性の優劣比較と磁気素子損失特性の優劣比較との違い

材料単体の鉄損特性の優劣比較は、直流バイアス磁界が含まれない正弦波励磁条件において、最大磁束密度（磁束密度振幅）を一定にした場合の鉄損の周波数特性をもとに議論されることが一般的である。このとき、動作磁束密度や励磁周波数の増大とともに鉄損は増大し、体積比（kW/m<sup>3</sup>）や質量比（W/kg）で表した鉄損の大小で材料損失特性の優劣を評価する。一方、電力変換回路に用いる磁気素子は一般に矩形波電圧励磁（三角波電流励磁）となることが多い。インダクタの場合は直流が重畳するため、材料単体の鉄損特性評価の場合とは $B$ - $H$ 平面上で異なる動作点となる。すなわち、磁気素子としての損失特性の優劣比較においては、矩形波電圧励磁条件において、動作磁束密度振幅、励磁周波数、および直流重畳に対する鉄損の特性を把握することが重要になる。またチョップ回路のインダクタを例に考えると、インダクタンスが同じであればスイッチング周波数を2倍にすると電流リップの大きさは半減する。ある一定の振幅のインダクタ電流リップを仮定すると、スイッチング周波数を高くするほど必要なインダクタンスは小さくなる。このように、パワーエレクトロニクス回路設計の観点から考えると、初めに動作電圧・電流、変換電力、スイッチング周波数等の所望の回路動作条件があるところからスタートし、インダクタや高周波変圧器等の磁気素子については許容される損失、体積、温度等が設計条件（制約条件）として設定され、これを満足する鉄心材料や鉄心形状および巻線条件を決定していくというプロセスになることが一般的である。言い換えれば、異なる鉄心材料で構成された磁気素子の損失を単純に優劣比較することは難しく、巻線損失（銅損）、熱設計（損失による発熱と放熱・冷却性能のバランス）、形状、加工性、コストなど多くのファクタを考慮した材料選定、設計が必要になる。

以下では、動作磁束密度振幅と磁気素子で生じる損失との関係について考える<sup>(2)・(4)</sup>。巻線の直流抵抗 $R_{w,dc}$ は、式(1.1.5.12)で表されるように、導体長 $l_w$ に比例し、導体断面積 $A_w$ に反比例する。

$$R_{w,dc} = \rho_{(Cu)} \frac{l_w}{A_w} \quad (1.1.5.12)$$

ただし、 $\rho_{(Cu)}$ は銅の抵抗率を表す。1ターンあたりの巻線長を $l_{MLT}$ とおくと、 $N$ ターンの巻線長は $l_w = N l_{MLT}$ と書くことができる。

また導体断面積 $A_w$ は、式(1.1.5.6)より  $A_w = \frac{k_u W_a}{N}$  と表すこともできる。よって、 $R_{w,dc}$ は式(1.1.5.13)のように表せる。

$$R_{w,dc} = \rho_{(Cu)} \frac{N l_{MLT}}{A_w} = \rho_{(Cu)} \frac{l_{MLT}}{k_u W_a} N^2 \quad (1.1.5.13)$$

また式(1.1.5.1)および式(1.1.5.2)より、 $N$ を

$$N = A_c \frac{LI_{L,\max}}{B_m} \quad (1.1.5.14)$$

のように表すと、直流銅損 $P_{w,dc}$ は式(1.1.5.15)のように表すことができる。

$$P_{w,dc} = R_{w,dc} I_{L,rms}^2 = R_{w,dc} \left( \frac{I_{L,\max}}{\sqrt{2}} \right)^2 = \frac{\rho_{(Cu)} l_{MLT}}{2k_u W_a} N^2 I_{L,\max}^2 = \frac{\rho_{(Cu)} l_{MLT}}{2k_u W_a} \left( \frac{L}{A_c B_m} \right)^2 I_{L,\max}^4 \quad (1.1.5.15)$$

式(1.1.5.15)において動作磁束密度と銅損との関係に着目すると、 $P_{w,dc}$ は $B_m^2$ に反比例すると分かる。すなわち、動作磁束密度振幅( $\Delta B$ )を大きくするほど銅損は小さくなることを示している。

次に巻線の交流抵抗を考える。Dowell が導出した巻線の交流抵抗モデル式は、表皮効果だけでなく近接効果も含めた形をとっている<sup>(4)(8)</sup>。直径 $d$ の円形断面導体の巻線をソレノイド状に多層に巻いた場合、巻線の交流抵抗 $R_{w,ac}$ は以下のように表される。

$$R_{w,ac} = R_{w,dc} A \left[ \frac{e^{2A} - e^{-2A} + 2\sin(2A)}{e^{2A} + e^{-2A} - 2\cos(2A)} + \frac{2(n_{layer}^2 - 1)}{3} \frac{e^A - e^{-A} - 2\sin(A)}{e^A + e^{-A} + 2\cos(A)} \right] \quad (1.1.5.16)$$

$$A = \left( \frac{\pi}{4} \right)^{\frac{3}{4}} \frac{d}{\delta_w} \sqrt{\eta} = \left( \frac{\pi}{4} \right)^{\frac{3}{4}} d \sqrt{\eta \frac{\pi \mu_0 f}{\rho_{(Cu)}}} \quad (1.1.5.17)$$

ただし、 $n_{layer}$ は巻線の層数、 $\delta_w = \sqrt{\frac{\rho_{(Cu)}}{\pi \mu_0 f}}$ は巻線の表皮深さを表しており、 $\mu_0$ は真空の透磁率、 $f$ は励磁周波数である。

また $\eta$ は間隔係数と呼ばれ、通常 $\eta = 0.8$ 程度となることが一般的とされている<sup>(6)</sup>。一例として、巻線直径 $d$ 、巻線ピッチ間

隔 $p$ の単層ソレノイドの場合は $\eta = \frac{d}{p}$ で表される。1.1.3項で説明されているように、表皮効果、近接効果の影響により $f$ を

高くするほど大きくなる $R_{w,ac}$ を考慮に含めた銅損は、式(1.1.5.15)よりも大きくなる。

一方、鉄損について、正弦波励磁における鉄心の単位体積あたりの鉄損 $P_{cv}$ はスタインメッツ方程式により表される。

$$P_{cv} = k f^\alpha B_m^\beta \quad (1.1.5.18)$$

$k$ 、 $\alpha$ 、 $\beta$ はスタインメッツ係数である。ここでインダクタを例に鉄損表現について考える。インダクタンス $L$ は巻数 $N$ とパー

ミアンス $A_L$ を用いて $L = A_L N^2$ で表される。トロイダル形状の鉄心を仮定すると、 $A_L = \frac{\mu_0 \mu_r A_c}{l_c}$  ( $\mu_r$ : 鉄心材料の比透磁

率)であるので、 $N = \sqrt{\frac{L}{A_L}} = \sqrt{\frac{l_c L}{\mu_0 \mu_r A_c}}$ と表すことができる。式(1.1.5.3)より、 $B_m$ は次式のように表せる。

$$B_m = \frac{LI_{L,\max}}{NA_c} = \frac{LI_{L,\max}}{A_c} \sqrt{\frac{\mu_0 \mu_r A_c}{l_c L}} = I_{L,\max} \sqrt{\frac{\mu_0 \mu_r L}{l_c A_c}} = I_{L,\max} \sqrt{\frac{\mu_0 \mu_r L}{V_c}} \quad (1.1.5.19)$$

ただし、 $V_c$ は鉄心の体積である。よって、鉄損 $P_c$ は式(1.1.5.18)および式(1.1.5.19)より、次のように表される。

$$P_c = P_{cv} V_c = k_c f^\alpha \left( I_{L,\max} \sqrt{\frac{\mu_0 \mu_r L}{V_c}} \right)^\beta V_c = k_c f^\alpha (I_{L,\max} \sqrt{\mu_0 \mu_r L})^\beta V_c^{1-\frac{\beta}{2}} \quad (1.1.5.20)$$

矩形波電圧励磁に対応する拡張スタインメッツ方程式 (improved Generalized Steinmetz Equation) は次のように表される。

$$P_{cv} = \frac{1}{T} \int_0^T k_i \left| \frac{dB}{dt} \right|^\alpha |\Delta B(t)|^{\beta-\alpha} dt \quad (1.1.5.21)$$

$$k_i = \frac{k}{(2\pi)^{\alpha-1} \int_0^{2\pi} |\cos \theta|^\alpha 2^{\beta-\alpha} d\theta} \quad (1.1.5.22)$$

ただし、 $T$ ：スイッチング周期、 $\theta$ ：スイッチング1周期の位相（ $0 \sim 2\pi$ ）である。これらの鉄損モデル式より、励磁周波数  $f$  を高くするほど、また最大磁束密度  $B_m$ （振幅  $\Delta B$ ）を大きくするほど鉄損は増大する。また鉄損が一定の制約条件下において  $f$  を高くすると、設定可能な  $B_m$  は小さくなる。

インダクタの全損失  $P_{total}$  は銅損と鉄損の和で表される。簡単のため、銅損が式(1.1.5.15)、単位体積あたりの鉄損が式(1.1.5.18)でそれぞれ表されるとすると、 $P_{total}$  は以下のように表せる。

$$P_{total} = P_{w,dc} + P_{cv} V_c = \frac{\rho_{(Cu)} l_{MLT} L^2}{2k_u W_a A_c^2 B_m^2} I_{L,max}^4 + V_c k f^\alpha B_m^\beta \quad (1.1.5.23)$$

この  $P_{total}$  を  $B_m$  で1階微分することで、 $P_{total}$  が最小となる磁束密度  $B_{m,opt}$  を次のように表すことができる。

$$\frac{dP_{total}}{dB_m} = \frac{dP_{w,dc}}{dB_m} + \frac{dP_c}{dB_m} = -\frac{\rho_{(Cu)} l_{MLT} L^2}{k_u W_a A_c^2 B_m^3} I_{L,max}^4 + \beta V_c k_c f^\alpha B_m^{\beta-1} \quad (1.1.5.24)$$

$$\frac{dP_{total}}{dB_m} = 0 \Leftrightarrow B_{m,opt} = \left( \frac{\rho_{(Cu)} l_{MLT} L^2 I_{L,max}^4}{\beta k_c k_u W_a A_c^2 V_c f^\alpha} \right)^{\frac{1}{\beta+2}} \quad (1.1.5.25)$$

以上で述べてきたように、最大磁束密度や磁束密度振幅を大きくして回路動作させることを考えた場合、銅損の低減効果は期待できるものの、同時に鉄損の増大も招くこととなる。またスイッチング周波数を高くするほど銅損・鉄損が増大するため、巻線の電流密度、絶縁性、放熱性の観点から窓面積を確保する必要が生じると、磁気素子の小型化実現には反する結果と

なる。磁気素子の全損失が最小となる最適な磁束密度の動作点は、式(1.1.5.24)の関係より  $\frac{dP_{w,dc}}{dB_m} = -\frac{dP_c}{dB_m}$  となるときで

あるが、**図 1.1.5.4** にも示されているように、おおむね「銅損＝鉄損」という指標で最大磁束密度や巻数が決定される。このように、パワーエレクトロニクス回路における磁気素子の小型化と低損失化は一般にトレードオフの関係にある、という点に留意する必要がある。

### 1.5.3 磁気素子の小型化検討における材料選定指標（損失条件を同じにしたときにフェライトより小型の変圧器になるか）

前項の内容を踏まえ、異なる材料で構成された磁気素子特性の優劣を比較するために、同一の動作温度および同一の鉄損を仮定したときの最大磁束密度と動作周波数の関係に着目した検討報告例について説明する。式(1.1.5.18)の関係から、正弦波励磁における鉄心の単位体積あたりの鉄損  $P_{cv}$  は次式のように表せる。

$$P_{cv} = k f^\alpha B_m^\beta = k (f B_m)^\beta f^{\alpha-\beta} \quad (1.1.5.26)$$

式(1.1.5.26)を変形すると、 $f$  と  $B_m$  の積は次のように表される。

$$f B_m = \left( \frac{P_{cv}}{k} \right)^{\frac{1}{\beta}} f^{\left(1-\frac{\alpha}{\beta}\right)} \quad (1.1.5.27)$$

このとき、 $P_{cv}$  を一定（300 kW/m<sup>3</sup>）とし、同一の動作温度（100 °C）を仮定し、スタインメッツ係数  $k$ 、 $\alpha$ 、 $\beta$  が既知の3種類の Mn-Zn フェライトについて  $f B_m$  と  $f$  の関係をプロットした結果は**図 1.1.5.5** のようになる<sup>9)</sup>。この結果から、各材料を変圧器鉄心に適用検討する場合に、 $f B_m$  の最大値が得られる動作周波数において変圧器の鉄心サイズが最適化できるとされ、この  $f B_m$  を Performance Factor として定義することで、磁気素子の材料選定や鉄心サイズの最小設計検討において有用な指標になると報告されている。

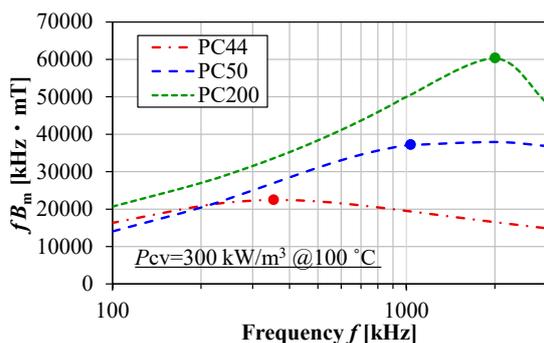


図 1.1.5.5 Mn-Zn フェライトの Performance Factor<sup>(9)</sup>

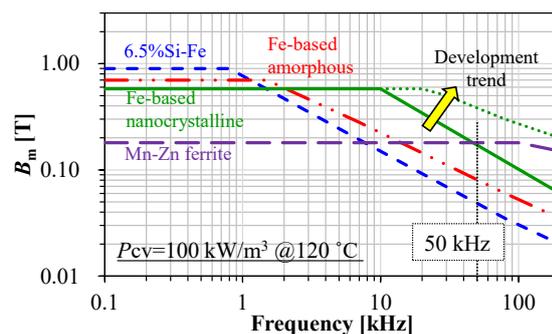


図 1.1.5.6 同一鉄損条件下において動作可能な各種軟磁性材料の最大磁束密度と動作周波数の関係<sup>(1)</sup>

次に、珪素鋼板、鉄系アモルファス合金、鉄系ナノ結晶合金、および Mn-Zn フェライトの異なる軟磁性材料を対象に、特性比較を示した例を説明する。同一の動作温度（120 °C）および同一の鉄損（100 kW/m<sup>3</sup>）を仮定し、 $B_S$ の50%となる磁束密度を最大磁束密度とした場合に、最大磁束密度と動作周波数の関係は図 1.1.5.6 のように示されている<sup>(1)</sup>。この結果から、ある鉄損を基準にした場合に各材料がどの動作周波数範囲でどれだけの磁束密度で動作可能かを比較することができる。動作周波数が 1 kHz 未満であれば、珪素鋼板や鉄系アモルファス合金を用いた鉄心は、鉄系ナノ結晶合金やフェライトを用いた場合よりも高い磁束密度で動作可能である。ただし、動作周波数が高くなるにつれて同一の鉄損を仮定した場合にそれらの磁束密度は制限されるようになり、数 kHz～50 kHz 程度の動作周波数であれば、鉄系ナノ結晶合金の方がより高い磁束密度で動作可能であるといえる。一方、50 kHz 以上の動作周波数範囲になると、鉄系ナノ結晶合金よりも Mn-Zn フェライトの方がより高い磁束密度で動作可能であることが分かる。この結果から、動作周波数が低く高 $\Delta B$ となるような用途では Mn-Zn フェライトよりも鉄系ナノ結晶合金を鉄心に用いた方が変圧器は小さく設計できる。一方、50 kHz を超えてスイッチング周波数を高めようとする、鉄系ナノ結晶合金材料の損失増大が顕著になって Mn-Zn フェライトの方が小型化に向くということを示唆する結果であり、これが本項で掲げたタイトルに対する現状での回答となる。 $B_S$ をさらに高めた鉄系ナノ結晶合金の開発も進められており、鉄系ナノ結晶合金を用いた高周波変圧器のさらなる動作周波数拡大も期待されている。このように、磁性材料の一般的な性能指標（飽和磁束密度、保磁力、メジャーヒステリシスループ）だけでなく、回路における磁気素子の励磁条件・温度依存性・B-H 平面上の動作点（マイナーヒステリシスループ、 $\Delta B$ 、 $\Delta H$ 、直流バイアス磁界 $H_0$ ）に着目することや、異なる材料に対し同一の損失条件を仮定して最大磁束密度と動作周波数の関係に着目することは、変圧器の鉄心サイズの最適化や熱設計、高周波化対応などを検討する回路設計者だけでなく、次世代パワーエレクトロニクス回路への適用を目的とする軟磁性材料の開発者にとっても有用と考えられる。 [井淵貴章]

## 文献

- (1) D. Azuma: "Wide Bandgap Power Semiconductor Packaging -Materials, Components and Reliability- Section 4: Magnetic materials", Elsevier, pp.97-107 (2018)
- (2) R. W. Erickson, D. Maksimovic: "Fundamentals of Power Electronics (2<sup>nd</sup> edition)", Springer (2001)
- (3) C. W. T. McLyman: "Transformer and Inductor Design Handbook (4<sup>th</sup> edition)", CRC Press (2004)
- (4) M. K. Kazimierczuk: "High-Frequency Magnetic components", Wiley (2009)
- (5) M. K. Kazimierczuk, H. Sekiya: "Design of AC Resonant Inductors Using Area Product Method", 2009 IEEE Energy Conversion Congress and Exposition, pp.994-1001, doi: 10.1109/ECCE.2009.5316501 (2009)
- (6) A. D. Bastiani Lange, M. L. Heldwein: "Optimal inductor design for single-phase three-level bridgeless PFC rectifiers", 2017 Brazilian Power Electronics Conference (COBEP), pp.1-6, doi: 10.1109/COBEP.2017.8257389 (2017)
- (7) R. Orzechowski, M. Jahnes and M. Preindl: "Enhanced Area Product Method for High-Frequency Inductors and Transformers", 2024 IEEE Applied Power Electronics Conference and Exposition (APEC), pp.3242-3246, doi: 10.1109/APEC48139.2024.10509420 (2024)
- (8) P.J. Dowell: "Effects of eddy currents in transformer winding", Proc. IEE, Vol.113, No.8, pp.1387-1394 (1966)
- (9) W. G. Hurley, T. Merkin, and M. Duffy: "The Performance Factor for Magnetic Materials Revisited: The Effect of Core Losses on the Selection of Core Size in Transformers", IEEE Power Electronics Magazine, Vol.5, No.3, pp.26-34 (2018)

## 1.6 磁気部品に求める設計精度の要因

キーワード：インダクタ、鉄損、インダクタンス

### 1.6.1 インダクタ損失

鉄心メーカーが提供する損失データの現状について述べる。損失データは、正弦波励磁で最大磁束密度  $B_m$ 、周波数  $f$ 、温度  $T$  の3つをパラメータとし、このうち2つのパラメータを固定し、残り1つのパラメータを変化させたときの損失を計測しグラフ化したものが一般に提供されている。代表的な周波数 100 kHz と、代表的な最大磁束密度 100 mT、あるいは 200 mT のときの損失については具体的な数値でグラフとは別に提供されていることが多い。

例えば、Magnetics 社（米国）は古典的なスタインメッツ係数、POCO 社（中国）は渦電流損失とヒステリシス損失を分離したときのスタインメッツ係数、MICROMETALS 社（米国）はスタインメッツ係数とは異なる Bozorth のヒステリシス損失係数を具体的な数値で提供している。

パワーエレクトロニクスの回路設計者から見た鉄心メーカーが提供している損失データについて述べる。PWM インバータや DC チョップアのフィルタインダクタに印加される実動作の電圧波形は正弦波ではなく矩形波であり、電流波形も低周波の正弦波にスイッチング周波数に起因する三角波、またはのこぎり波が重畳した波形となる。PWM インバータのデューティ比は時間に応じて変化するため、鉄心メーカーが提供する正弦波励磁の損失データ、あるいは数式を用いて、回路設計者は実動作状況におけるインダクタの損失を正確に推定することはできない。

実動作下の損失を推定する1つの有効かつ簡便な方法として、正弦波励磁のスタインメッツ方程式ではなく、矩形波励磁（電圧は矩形波、電流はのこぎり波）の iGSE（拡張スタインメッツ方程式）<sup>(1)</sup> を適用する方法がある。直流重畳特性の変動が少ない鉄心の場合、拡張スタインメッツ係数は正弦波励磁のスタインメッツ係数から換算できる。

図 1.1.6.1 に、直流重畳特性の変動が少ない（直流電流を流してもインダクタンスの変化が小さい）、Magnetics 社の High Flux に iGSE を適用した結果を示す。メーカーから提供されているスタインメッツ係数を用いた拡張スタインメッツ方程式の損失推定値の実測値に対する差異は最小-5%、最大-34%であった。鉄心メーカーからスタインメッツ係数が提供されれば、ユーザは矩形波励磁の実動作下のインダクタの損失を推定できる。パワーエレクトロニクス回路設計視点で考えた場合、この程度の誤差で損失が事前に求まるのであれば一般的には問題にはならない。

スタインメッツ係数の算出は周波数範囲を限定すれば、ユーザ自身でも BH アナライザ<sup>(2)</sup>などの測定器を使用することで計測可能である。周波数  $f$  と最大磁束密度  $B_m$  が異なる正弦波励磁条件下で損失を計測すれば良い。

また、インダクタに巻かれた巻線の直流抵抗  $R_{dc}$  はすべてのメーカーで提供されているが、交流抵抗  $R_{ac}$  の周波数特性を提供することは一般的ではない。巻線の電気抵抗は、周波数  $f$  が高くなるにしたがい、図 1.1.6.2 に示すように 1 kHz を超えると表皮効果だ

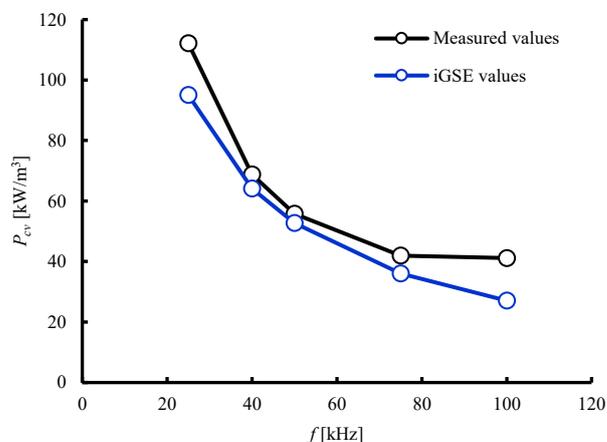


図 1.1.6.1 ハイフラックスコアの損失周波数特性

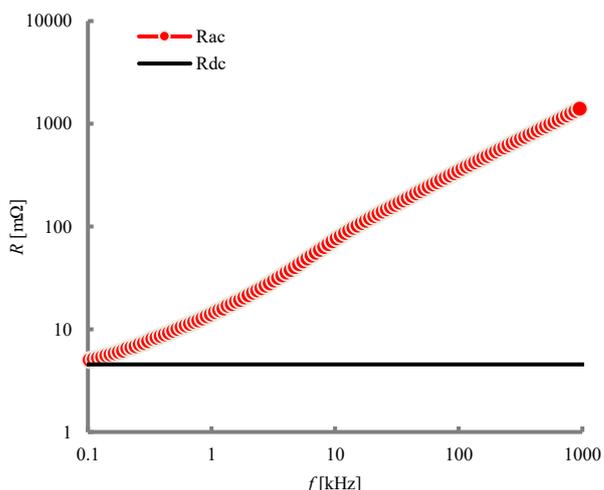


図 1.1.6.2 平方巻線の電気抵抗周波数特性

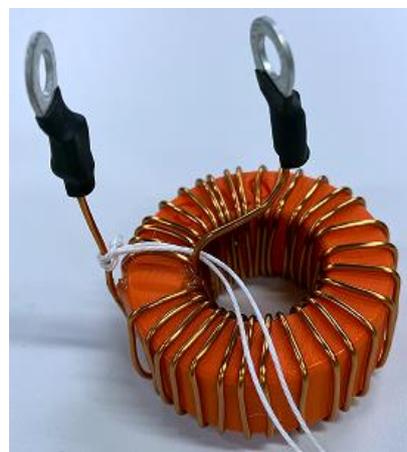
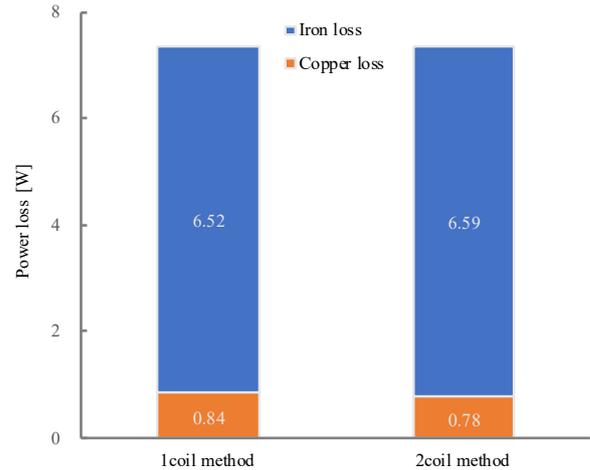


図 1.1.6.3 3D プリンタで製作した空心インダクタ

けでなく、巻線間の近接効果により上昇する。したがって、インダクタメカが提供するデータのみを用いて、ユーザが実動作下のインダクタの損失を、銅損を含め推定することは困難である。なお、この抵抗は巻線のみをインピーダンスアナライザで抵抗成分を計測した結果である。

巻線の交流抵抗  $R_{ac}$  の周波数特性は、実際のインダクタ鉄心と同形状の空心に実際のインダクタと同じ巻線を施すことによって正確に計測することができる。例えば、**図 1.1.6.3** に示すように 3D プリンタで同一形状を製作し巻線を巻くことによって、安価かつ短時間に空心インダクタを製作することができる。

巻線の交流抵抗  $R_{ac}$  の周波数特性が分かれば、ユーザはインダクタの巻線の銅損を推定可能となり、**図 1.1.6.4** に示すように 1 巻線法で鉄心の損失を正確に計測できる。



**図 1.1.6.4** 2 巻線法と 1 巻線法による損失比較

### 1.6.2 インダクタサイズ

鉄心サイズは規格品、または鉄心メカ独自の提供品であるため、ユーザが鉄心サイズをカスタマイズして指定することはなく提供品から選択する。鉄心サイズを選択すれば重量は決まる。鉄心サイズは必要とするインダクタンス  $L$  と最大電流値  $I_{max}$  から決める。インダクタンス  $L$  と鉄心メカが提供する AL 値 [ $nH/N^2$ ] (単位巻数当たりの自己インダクタンス) から巻線の巻数  $N$  を決める。最大電流値  $I_{max}$  から使用する巻線径  $D$  を決める。一般に、パワーエレ機器では巻線の電流密度は  $4\sim 10 A/mm^2$  程度に設定されることが多い。パワーエレ分野ではインダクタ設計において AL 値に代えて、透磁率  $\mu$  を提供しているメカも多い。なお、最大電流値  $I_{max}$  で鉄心が磁気飽和しないように設計する必要がある。

ユーザは、巻回数  $N$  と巻線径  $D$ 、そして鉄心メカが提供する鉄心サイズから、窓面積占有率 (窓枠面積に対する巻線の占める割合) を算出する。その妥当性を判断した上で鉄心サイズを選択し重量を決定する。窓面積占有率  $30\sim 70\%$  の妥当性は物理的に巻線を巻くことが可能か否かを含め、巻線の巻き方 (単層, 多層, 巻線間隔) による近接効果、巻線の形状 (丸線, 平角線, 単線, 撚線, リッツ線) による表皮効果、放熱特性などを考慮し判断しなければならない。**図 1.1.6.5** は、直流電流  $200 A$  を流すことができるインダクタの写真である。これは磁性デバイスとしてはアモルファスを使ったカットコア (CS-630) で製作したインダクタである。また、巻線があるために写真では確認できないが  $13 mm$  のギャップが鉄心の左右にそれぞれ挿入されている。このインダクタの重量は  $8 kg$  である。



**図 1.1.6.5** 平角巻線  $200 \mu H$  DC インダクタ

インダクタとしてのサイズ・重量は、鉄心と巻線のサイズ・重量に加え、絶縁樹脂、接続端子、固定金具等のインダクタを構成する部品のトータルによって、決まる。パワーエレクトロニクス関連製品においてインダクタ等の磁性部品が占有する体積と重量は現在でもなお大きい。

### 1.6.3 インダクタンス

インダクタンス  $L$  を決める上で重要な要素が鉄心サイズと透磁率  $\mu$ 、あるいは AL 値である。透磁率  $\mu$  には周波数特性があることから、すべてのメカが周波数特性を提供している。また透磁率  $\mu$  には直流重畳特性があるため、直流  $I_0$  の増加に対して透磁率  $\mu$  は小さくなり、インダクタンス  $L$  が低下する。透磁率  $\mu$  の直流重畳特性は、インダクタンス  $L$  の直流に対する変動の割合を知るための重要な情報である。

PWM インバータや DC チョップアのフィルタインダクタには、直流  $I_0$  (低周波交流も含む) が重畳したのこぎり波の電流が流れる。フィルタインダクタの直流重畳特性が悪い場合、インダクタの電流リップル  $\Delta i_L$  (インダクタ電流の高周波成分) が設計した値より増加し、鉄心の高周波損失を増大させることになる。

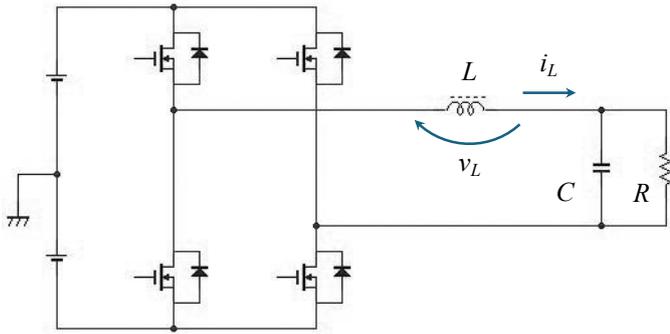


図 1.1.6.6 PWM インバータ回路図

表 1.1.6.1 メーカー (Panasonic) 提供データ例<sup>(3)</sup>

品番	インダクタンス		直流抵抗 (at 20 °C) (mΩ)		定格電流 (A)	
	L0 (μH)	許容差 (%)	Typ. (max.)	許容差 (%)	ΔT = 40 K	ΔL = -30%
ETQP3MR2YFP	2.2	±20	22.6 (24.8)	±10	5.8	10.8
ETQP3MR3YFP	3.3		31.3 (34.4)		5.0	8.6
ETQP4MR7YFP	4.6		36.0 (39.6)		4.8	7.7
ETQP4M100YFP	10.0		95.0 (104.5)		3.0	3.9
ETQP4M220YFP	22.0		163.0 (179.0)		2.3	3.1

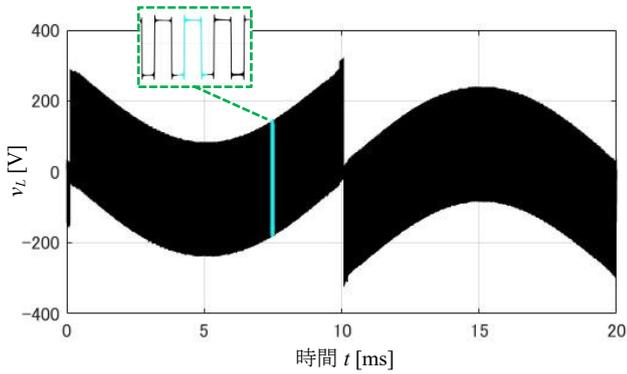


図 1.1.6.7 PWM インバータのインダクタ電圧波形

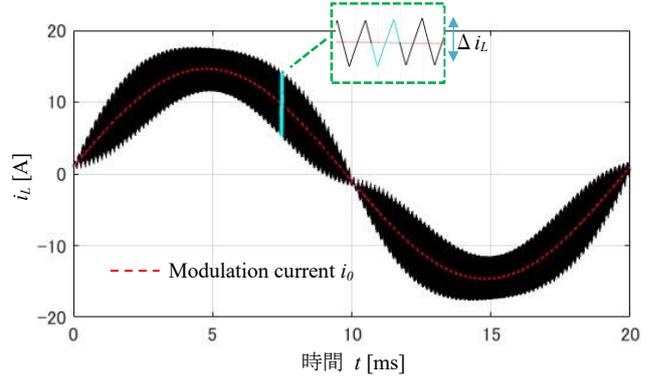


図 1.1.6.8 PWM インバータのインダクタ電流波形

図 1.1.6.6 は、単相 PWM インバータの回路図である。フィルタインダクタのインダクタ電圧  $v_L$  とインダクタ電流  $i_L$  の時間波形を図 1.1.6.7、図 1.1.6.8 に示す。 $i_L$  には商用周波数の変調波電流  $i_0$  が重畳したスイッチング周波数  $f_{sw}$  の電流リップル  $\Delta i_L$  が流れる。 $i_0$  は時間とともに変化するため重畳している直流が時間とともに変化していることになる。このとき  $i_L$  を磁界  $H$  に  $v_L$  を磁束密度  $B$  に換算し描いた B-H 曲線を図 1.1.6.9 に示す。 $v_L$ 、 $i_L$  のハイライトされた 1 スwitching 周期に対応したマイナーループも同図の水色部分である。このマイナーループの傾きがこのときの透磁率、面積が単位体積当たりの損失エネルギー（高周波分）を表している。

インダクタメーカーが提供するインダクタンス  $L$  に関わるデータの現状について述べる。インダクタンス  $L$  に関わるデータは、インダクタンス  $L$  の代表値、インピーダンス  $|Z|$  の周波数特性と、インダクタンス  $L$  の直流重畳特性が提供されている。表 1.1.6.1 に示すように、直流重畳特性は提供せず、インダクタンス変化に基づくインダクタの定格電流を提供している。

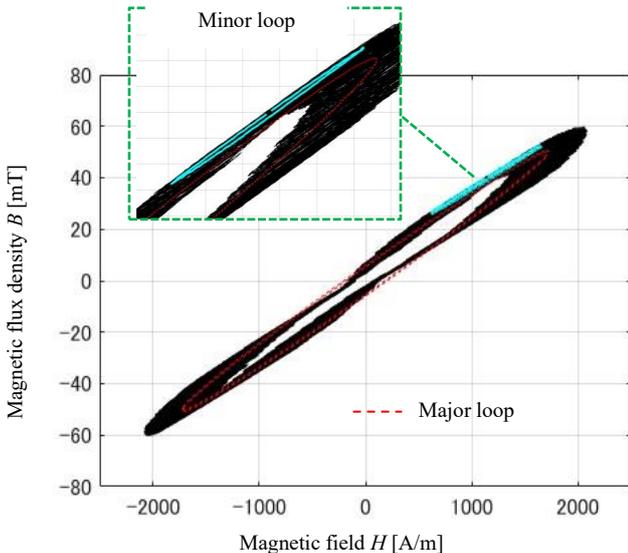


図 1.1.6.9 PWM インバータのインダクタ B-H カーブ

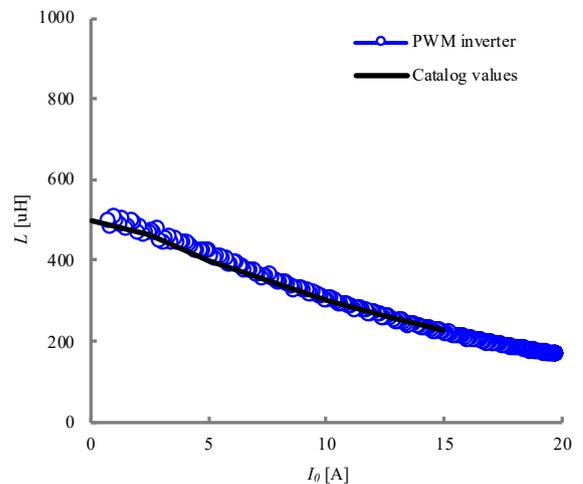


図 1.1.6.10 PWM インバータの計測結果を用いた直流重畳特性

るところもある。これに加え、インダクタンスの許容差も10~20%とされている。

ユーザの多くは LCR メータやインピーダンスアナライザを用いることによってインダクタンスやインピーダンスの周波数特性を測定することができるが、これらの値は電流が 0 A 付近の値を示す。一方、直流重畳特性の計測には高価な計測器が必要である。直流重畳特性はインダクタの損失を左右する重要な特性である。インダクタの直流重畳特性については、PWM インバータのインダクタ電流  $i_L$  とインダクタ電圧  $v_L$  を計測できれば、変調周期当たり数百点の直流重畳特性を短時間で計測できる。図 1.1.6.10 は、その実測例である。 [和田圭二]

## 文献

- (1) J. Li, T. Abdallah and C. R. Sullivan: "Improved calculation of core loss with nonsinusoidal waveforms", *Conference Record of the 2001 IEEE Industry Applications Conference. 36th IAS Annual Meeting (Cat. No.01CH37248)*, Chicago, IL, USA, Vol.4, pp.2203-2210 (2001)
- (2) IWATSU Electric Co., Ltd.: "B-H Analyzer", <https://www.iwatsu.co.jp/tme/sy/> [Accessed: Jul. 19, 2025].
- (3) Panasonic Corporation: "PCC-M0530M / PCC-M0540M Series Power Choke Coil (Automotive Grade)", Datasheet, Mar. 2025. <https://industrial.panasonic.com/cdbs/www-data/pdf/AGL0000/AGL0000C60.pdf> [Accessed: Jul. 19, 2025]

## 2 節 コンデンサ

本節では、回路側から見たコンデンサへの要件とその課題を説明する。コンデンサに対する要件を分類し、各用途における要件の差異を整理する。この結果をもとに平滑コンデンサと AC コンデンサへの要求事項を紹介するとともに、回路適用時のボトルネックや信頼性などの課題について概説する。

### 2.1 用途毎のコンデンサに対する要件 ( $\tan \delta$ を含む)

**キーワード:** リプル電流, 静電容量, 耐圧, 信頼性

パワーエレクトロニクスは回路・制御技術の確立とパワー半導体デバイスの高性能化とともに発展を続けてきた。一方で、受動部品の低損失や耐久性の進展が必ずしも十分と言えないために、パワーエレクトロニクス回路の小型化・高信頼化のボトルネックになりつつあり、受動素子への期待が年々高まっている。受動部品の内、インダクタや変圧器などの磁性素子は設計の工夫により、用途に応じた様々な特性を得ることができるため、パワエレ回路技術者がカスタマイズして特性を引き出す余地が大きい。一方、コンデンサは磁性素子と異なり、パワエレ回路技術者が既製品をいかに使いこなすかが肝要であり、機能・特性を加味して最適なコンデンサを選定する必要がある。以下ではパワエレ回路におけるコンデンサの役割を用途毎に分類し、そこで要求される電気特性（印加電圧、電流、周波数など）を整理する。最後に用途毎のコンデンサに対する要件を、適用コンデンサとともに定量的な回路定数をまとめる。

#### 2.1.1 直流リンク用コンデンサ

図 1.2.1.1 に直流リンク用コンデンサのブロック図を示す。この役割は、(1) 入力・出力の瞬時電力の差の吸収、(2) 直流電圧を一定に維持（平滑）、(3) パワエレ回路における正準セルの構成の 3 つに分類できる<sup>(1)</sup>。この中でコンデンサ選定に最も影響するのは瞬時電力の差であり、この要因は、スイッチング周波数、入出力電力の脈動、負荷変動や制御遅延に起因する過渡変化に分類できる。図 1.2.1.1(a) に示す単相変換器では原理的に電源周波数の 2 倍の周波数の電力脈動を引き込む一方で、(b) に示す三相変換器に流入する瞬時電力は一定である。したがって、単相変換器は三相変換器に比べ大容量のコンデンサが必要である。

図 1.2.1.2 に直流リンク用コンデンサの電圧と電流の関係を示す。コンデンサに流入するリプル電流  $i$  の振幅と周波数成分によりリプル電圧幅  $\Delta v$  が決定される。リプル電圧幅は通常直流電圧  $V$  で規格化され次式のリプル電圧率  $r$  で与えられる。

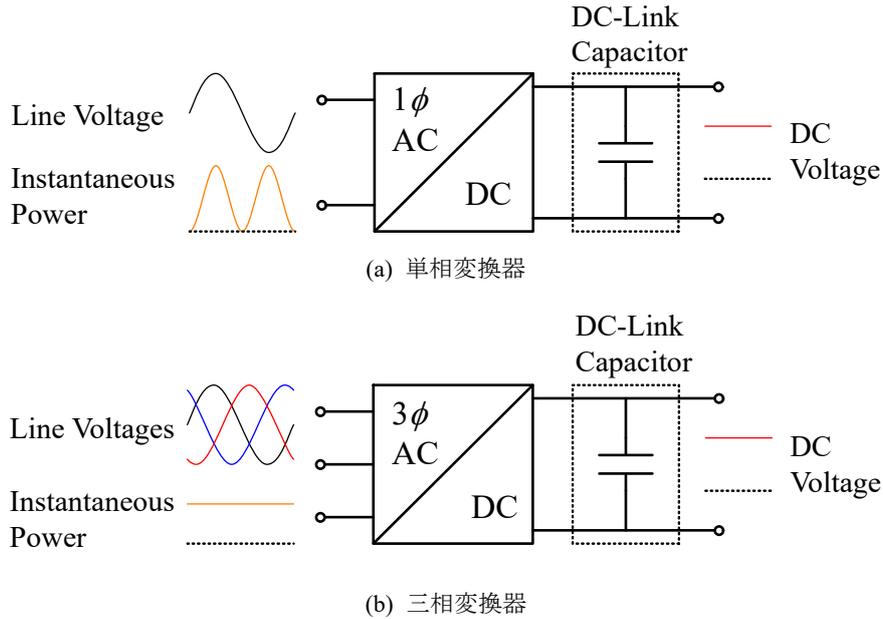


図 1.2.1.1 直流リンク用コンデンサ

$$r = \frac{1}{2} \frac{\Delta v}{V} \quad (1.2.1.1)$$

直流リンク用コンデンサは平滑の観点から、リップル電圧率は通常5%以下に設定される。

直流リンク用コンデンサ選定のもう一つの制約条件に、コンデンサに流入するリップル電流の実効値定格電流（以下、リップル電流定格と称す）がある。リップル電圧率は低くとも特に高周波電流の場合は ESR（Equivalent Series Resistance: 等価直列抵抗）で生じる損失が問題となる。リップル電流の実効値を  $I_{rms}$  とすると、損失は次式で与えられる。

$$P_{loss} = I_{rms}^2 ESR \text{ [W]} \quad (1.2.1.2)$$

通常はメーカーが提供するデータシートに許容最大実効値電流が記載されている。

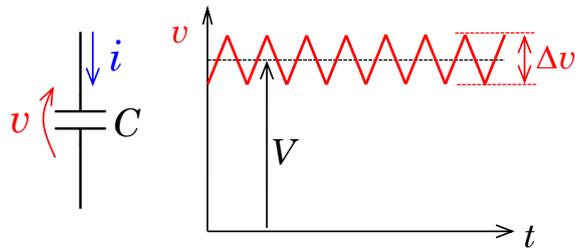
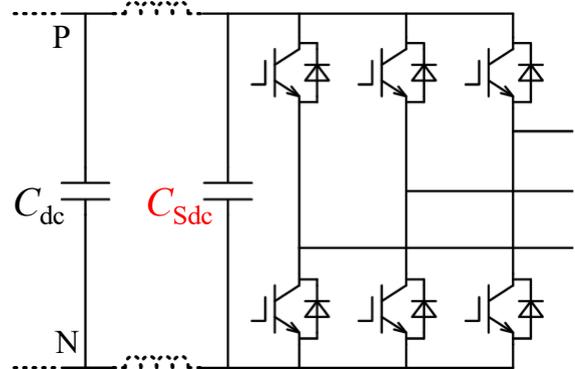


図 1.2.1.2 コンデンサのリップル電圧率

### 2.1.2 スナバ用コンデンサ

図 1.2.1.3 に PN 一括スナバを示す。これはパワーモジュールの直近に接続され PN 間のサージ電圧抑制の役割を担う。直流リンクコンデンサ（平滑用）と並列に接続されるが、バスバーの寄生インダクタンスが存在するためスイッチングに伴う高周波パルス電流は PN 一括スナバに流入する。そのため、PN 一括スナバには自身の低 ESL（Equivalent Series Inductance: 等価直列インダクタンス）化だけでなく低 ESL を実現する実装技術が必要とされる。例えば、パワーモジュールの端子端ではなく、内部の半導体チップの直近に PN 一括スナバを実装するなどの技術が将来的に必要なと予想される。損失については通常直流リンクコンデンサよりも小さいが、高周波のパルス電流耐量のため低 ESR 化が求められる可能性がある。平滑用の直流リンクコンデンサ  $C_{dc}$  が低 ESL で実装できれば、PN 一括コンデンサを設けず直流リンクコンデンサだけで構成できる可能性がある。PN 一括スナバにはフィルムまたはセラミックコンデンサが用いられるが、前述の直流リンクコンデ



$C_{dc}$ : 直流リンク(平滑)

$C_{Sdc}$ : PN 一括スナバ

図 1.2.1.3 PN 一括スナバ

ンサと一体化ができれば電解コンデンサの適用も考えられる。

図 1.2.1.4 に充放電形スナバを示す。スイッチのターンオフ電圧サージとダイオードの逆回復電圧サージはスイッチ素子を破損させるおそれがあり、ノイズの主な原因にもなる。これらの問題の解決のために用いられる。これらスナバの動作は基本的にスイッチターンオフ時にスイッチにバイパスを提供し、寄生インダクタンスに蓄積されたエネルギーを吸収し、スイッチの電圧をクランプし、サージを抑えることになる<sup>(1)</sup>。充放電形スナバコンデンサとしてはフィルムコンデンサ、セラミックコンデンサを用いることが多い。どちらも高信頼性、無極性、周波数特性が良いことがその特徴である。また、フィルムコンデンサは大電流、高絶縁抵抗であること、セラミックコンデンサは低 ESL、低 ESR であるという特徴を持つ。一方で、フィルムコンデンサはセラミックコンデンサと比較して形状が大きいことが短所と言え、また、スナバコンデンサで用いるクラス II のセラミックコンデンサは機械応力に弱く、DC バイアス特性が悪い（非線形性を持つ）ことが欠点となる。設計者は上記のコンデンサの特徴を踏まえた上で、適材適所に選択していくことになる<sup>(1)</sup>。

一方、ターンオン時のサージを抑えるためには零電圧スイッチング技術が有効となる<sup>(2)</sup>。図 1.2.1.5 に E<sup>2</sup> 級コンバータの共振形コンバータの典型的な電圧波形例を示す。この図の点線波形のように、スイッチがオンになる瞬間に電圧がジャンプすると、そのときスイッチデバイスの寄生容量に蓄えられていたエネルギーが一挙に放出されることとなり、スイッチング損失となる。したがって、スイッチ電圧が零のときにスイッチをオンにすればスイッチング損失を無視できる。そこで、図 1.2.1.3 のようにスイッチデバイスと並列に静電容量を挿入する。C<sub>s</sub> はシャント容量と呼ばれ、この中には、スイッチデバイスの出力容量も含まれる。そして、この C<sub>s</sub> を調整可能なパラメータとみなす。これにより回路の設計自由度は一つ高まり、零電圧スイッチングを実現するための回路設計を行える。

この静電容量が回路に与える特性は L<sub>c</sub>-C<sub>s</sub> の共振周波数と動作周波数の比により決定され、多くの場合共振周波数は動作周波数と比べて極端に低い。つまり、通常 E 級コンバータでは入力インダクタ L<sub>c</sub> は十分大きい。零電圧スイッチングを達成するための C<sub>s</sub> 値は調整可能なパラメータであり、厳密には一意にその値が決定するが、L<sub>c</sub> が十分に大きいため、実装においてそれほど高い精度の素子値は求められない。通常シャントコンデンサにはセラミックコンデンサやフィルムコンデンサが用いられており、最大電圧やデバイスサイズによって適切な方が選ばれる。また、理論と比較してそれほど高い精度は求められないため、コンデンサの非線形性（直流バイアス特性）に対しても神経質になる必要はない。

充放電形スナバも PN 一括スナバと同様に、低 ESL 化、低 ESR 化のための実装技術、高周波パルス電流耐性が求められる。無損失スナバを除き、スナバコンデンサの蓄積エネルギーは直列に接続された抵抗で消費されるため、スナバコンデンサ自身の損失は問題とならない。ただし、スナバコンデンサの ESR とサージ電圧抑制性能については解析が必要である。PN 一括スナバと同様にフィルムまたはセラミックコンデンサが用いられるが、パルス電流耐性と低 ESL 化が実現できれば電解コンデンサが適用される可能性がある。

### 2.1.3 交流フィルタ用コンデンサ

図 1.2.1.6 に交流フィルタ用コンデンサのインバータへの接続例を示す。系統連系インバータの場合はインバータが生み出す高周波のリプル電流を除去し、系統側に商用周波数成分の電流のみを流出させる役割を有する。直流リンクコンデンサと異なり、商用周波数の交流電圧が印加されるため、無極性でかつ静電容量の電圧依存性のないコンデンサが用いられる。そのため、フィルムまたは誘電率に電圧依存性のないセラミックコン

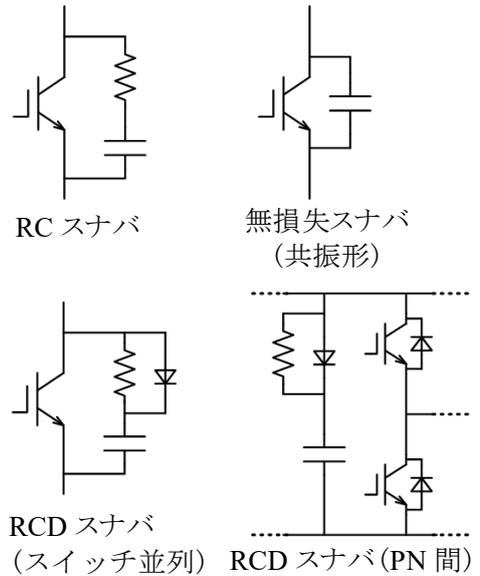


図 1.2.1.4 充放電形スナバ

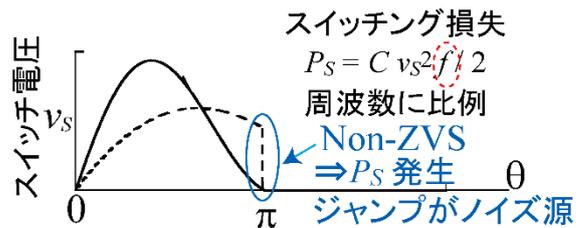


図 1.2.1.5 E<sup>2</sup> 級コンバータにおけるスイッチ電圧

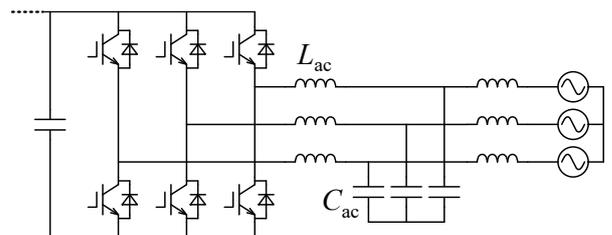


図 1.2.1.6 交流フィルタ用

デンサ（常誘電体材料）が適用される。さらに、LC 定数の設計が必要であり、カットオフ周波数とインダクタ  $L$  の有する電源周波数におけるリアクタンス値から一意的に静電容量  $C_{ac}$  は決定されるため、直流リンクコンデンサのようにリップル電流耐量を確保するため大容量のコンデンサを用いることができない。したがって、低周波から高周波にわたる低 ESR 特性が求められる。

#### 2.1.4 共振用コンデンサ

図 1.2.1.7 に共振用コンデンサの適用例を示す。交流フィルタ用と同様に交流電圧が印加されるため、無極性でかつ静電容量の電圧依存性のないフィルムコンデンサまたはセラミックコンデンサ（常誘電体材料）が用いられる。交流フィルタ用との差異は、kHz から MHz オーダの高周波電圧が印加されることと、LC 共振を利用する故にインバータの出力電圧よりも高い電圧が印加される点にある。また、LC 回路の共振周波数と特性インピーダンスから一意的に静電容量が決定されるが、共振周波数が高いためこの静電容量は交流フィルタ用に比べ遥かに小さな値である。したがって、低静電容量でありながらリップル電流耐量が必要とされる。共振用のインダクタが必ず直列に挿入されるため、他の用途と異なりコンデンサ自身の ESL は問題とならない。

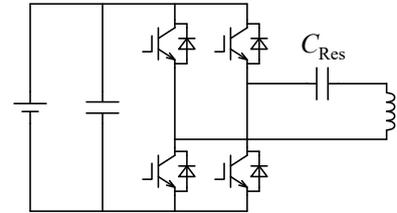
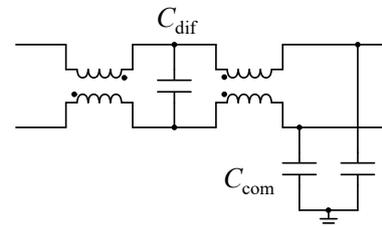


図 1.2.1.7 共振用



$C_{dif}$  ダイファレンシャルモードノイズ用  
 $C_{com}$  コモンモードノイズ用

図 1.2.1.8 ノイズフィルタ用

#### 2.1.5 ノイズフィルタ用コンデンサ

図 1.2.1.8 にノイズフィルタ用コンデンサを示す。主にディファレンシャルモード用のコンデンサ  $C_{dif}$  とコモンモードノイズ用の  $C_{com}$  に大別できる。設置箇所は三相インバータの電流パスや DC バスなど多岐にわたり、必要となる静電容量、リップル電流定格、周波数特性はフィルタ用途と構成に依存する。対象となるノイズ周波数に依存するが、kHz~MHz オーダの高周波特性が求められる。

#### 2.1.6 用途毎のコンデンサに対する要件のまとめ

パワエレ回路側から見たコンデンサに対する要件は次の通り分類される。

- リプル電流定格 (ESR)
  - 損失 (W)
  - 電流定格 (A)
  - 周波数特性
  - $\tan \delta$
  - 熱設計
  - 単位体積あたりの損失密度 ( $W/m^3$ )
- エネルギー密度 (静電容量)
  - 誘電率  $\epsilon$  (F/m)
  - 単位体積あたりのエネルギー密度 ( $J/m^3$ )
  - 周波数特性
  - 電圧バイアス依存性
- ESL
  - サージ電圧
  - 高周波特性
- 耐圧
- 信頼性
  - 寿命
  - 故障モード

独立な軸は 5 つに分類されるが、例えばリップル電流定格を議論する際には材料側のパラメータとして  $\tan \delta$  を見るか、ESR の周波数特性で見えるかなど、複数のパラメータが存在する。電気回路的には相互に変換が可能であることから、どちらのパラメータでも本質的には同じ議論になる。ただし、 $\tan \delta$  と ESR の変換にあたってはコンデンサの物理的寸法（体積、誘電体厚、実効表面積）などを含め算出する必要がある。同様に、誘電率  $\epsilon$  からエネルギー密度を算出するためには誘電体厚と実効表面積が必要であり、ESL については物理形状（リード線部の長さ）が必要であるなど、材料パラメータだけでは一意的に議論ができない。

**表 1.2.1.1** に用途毎のパワエレ回路側からの要求と、その適用コンデンサをまとめる。回路側からの要求は上述のリップル電流定格、エネルギー密度、耐圧に関わるものが多くを占める。ただし、スナバ用途では低 ESL の要求も存在する。

**表 1.2.1.1** 用途毎の回路側からの要求と適用コンデンサ

用途	回路側からの要求	適用コンデンサ
単相直流リンク	<ul style="list-style-type: none"> <li>● 大容量化</li> <li>● 100～数 100 kHz に亘る低 ESR 特性</li> <li>● 耐圧 400 V～</li> </ul>	<ul style="list-style-type: none"> <li>● 高耐圧固体電解</li> <li>● 数 100～数 10,000 <math>\mu\text{F}</math></li> </ul>
三相直流リンク	<ul style="list-style-type: none"> <li>● 高リップル電流耐量</li> <li>● 高耐圧（例: 400 V インバータで 800 V 以上）</li> </ul>	<ul style="list-style-type: none"> <li>● 高耐圧固体電解</li> <li>● 直列接続技術</li> <li>● 数 100～数 10,000 <math>\mu\text{F}</math></li> </ul>
PN 一括スナバ	<ul style="list-style-type: none"> <li>● 低 ESL</li> <li>● 高リップル電流耐量</li> <li>● 平滑用との共用（回路実装を含む）</li> </ul>	<ul style="list-style-type: none"> <li>● フィルム・セラミック</li> <li>● 電解コンデンサ適用の可能性</li> <li>● 数 <math>\mu\text{F}</math>～</li> </ul>
充電電形スナバ	<ul style="list-style-type: none"> <li>● 低 ESL</li> <li>● 低損失化は必須ではないが、ESR と回路的な性能は検討が必要</li> </ul>	<ul style="list-style-type: none"> <li>● フィルム・セラミック</li> <li>● <math>\tan \delta</math> よりも低 ESL 化と高リップル電流耐量が必要</li> <li>● 電解コンデンサ適用の可能性</li> <li>● 数 <math>\mu\text{F}</math>～</li> </ul>
交流フィルタ	<ul style="list-style-type: none"> <li>● 低周波～高周波領域での低 ESR（リップル電流耐量）</li> <li>● 無極性</li> </ul>	<ul style="list-style-type: none"> <li>● フィルム・セラミック（誘電率一定）</li> <li>● 数 <math>\mu\text{F}</math>～数 100 <math>\mu\text{F}</math></li> </ul>
共振用	<ul style="list-style-type: none"> <li>● 高耐圧・大電流</li> <li>● 無極性</li> </ul>	<ul style="list-style-type: none"> <li>● フィルム・セラミック（誘電率一定）</li> </ul>
ノイズフィルタ	<ul style="list-style-type: none"> <li>● 高周波特性（kHz～MHz）</li> <li>● 用途と回路構成</li> </ul>	<ul style="list-style-type: none"> <li>● フィルム・セラミック（誘電率一定）</li> </ul>

## 文献

- (1) H. Wang and F. Blaabjerg: "Reliability of Capacitors for DC-Link Applications in Power Electronic Converters—An Overview", IEEE Trans. Ind. Appl., Vol.50, No.5, pp.3569-3578 (2014)

## 2.2 平滑用に適用されるコンデンサ

**キーワード:** 単相変換器, 三相変換器, 瞬時電力, リップル電流

平滑用コンデンサは前小項で述べた通り、単相直流リンクと三相直流リンクの 2 つの用途がある。ここで、平滑用コンデンサは直流リンク用途の中でも直流電圧を一定に維持する用途に用いられるものを指し、パワーでカップリング用など直流リンク電圧を積極的に脈動させる用途は除外している。単相直流リンク用では電源周波数の 2 倍の脈動成分を吸収する必要があり、大きな静電容量を要求する。また、単相直流リンク用ではマルチレベル構成を除き、100～240 V の交流電源に使用されるため、耐圧は 450 V 程度までで良い。以上から、単相直流リンク用途では低コストで静電容量の大容量化が可能な電解コンデンサが適している。

一方で、三相直流リンク用途では瞬時電力は一定であるため、原理的に小容量のコンデンサで良いが、リップル電流定格に注意する必要がある。電解コンデンサの利用例も多いが、その多くは静電容量が必要なケースではなく、リップル電流耐量を持たせるために大容量の電解コンデンサが採用されている。フィルムコンデンサまたはセラミックコンデンサが実装も含めたコスト面で有利に立てれば置き換えられると予想される。ただし、三相の場合であっても不平衡にともなう電力脈動や、回生動作

時の制御安定性の確保のため大容量のコンデンサが必要になるケースはあり、インバータの負荷に依存する。[長谷川一徳]

文献

- (1) パワーエレクトロニクスにおける受動部品に関する技術調査専門委員会編：「パワーエレクトロニクスにおける受動部品」，電気学会 (2025)
- (2) 原田耕介，二宮保，顧文建：「スイッチングコンバータの基礎」，コロナ社 (1996)

2.3 AC コンデンサ

キーワード：スナバコンデンサ，共振コンデンサ，フィルムコンデンサ，セラミックコンデンサ

本節では共振形コンバータにおける AC コンデンサについて議論する。具体的には E<sup>2</sup> 級コンバータを取り上げる。

2.3.1 E<sup>2</sup> 級コンバータ用共振コンデンサ

図 1.2.3.1 に E 級インバータと E 級整流器からなる E<sup>2</sup> 級絶縁共振形 DC-DC コンバータの回路トポロジーを示す。E 級インバータはプッシュプル構造を持ち、二つの E 級インバータが直列に結合されている。この E 級インバータは位相差  $\pi$  を維持して動作する。入力電圧  $V_I$  と入力インダクタ  $L_C$  で直流電流源を実現する。したがって、入力インダクタ  $L_C$  は十分大きくなる必要がある。シャント容量  $C_S$  はスイッチングデバイスの出力容量を含む。また、 $L_0, C_0$  は共振フィルタを構成する。結合変圧器  $T$  により整流器に結合され、整流器は全波整流 E 級整流器であり、ダイオードで全波整流された電流がローパスフィルタ  $C_F-L_F$  を通過することで直流出力を得る。

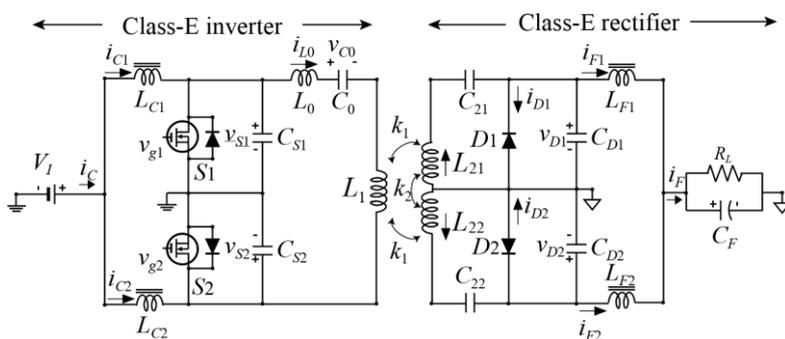


図 1.2.3.1 E<sup>2</sup> 級コンバータ

図 1.2.3.1 における共振容量  $C_0$  や  $C_2$  はそれぞれ、インダクタ  $L_0, L_2$  と直列共振構造を取る。共振形コンバータにおいて、共振ネットワークの共振周波数と動作周波数の比は回路全体の特性に大きく影響する。特に  $Q$  値 ( $Q = \omega L/R$ ) が十分高いネットワークでは、共振周波数の変化に鋭敏であり、共振ネットワークの  $L$  や  $C$  値のわずかな変化により、図 1.2.3.2 のように、ソフトスイッチングや出力電力が大きく変化する（逆に言うと、動作周波数により出力を制御することが多い）。

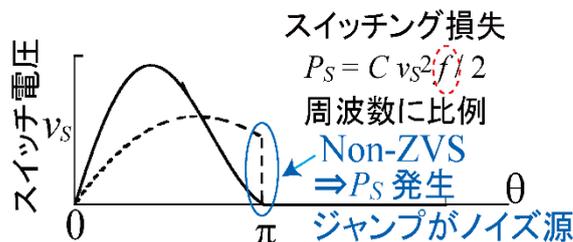


図 1.2.3.2 E<sup>2</sup> 級コンバータにおけるスイッチ電圧

したがって、共振コンデンサは共振インダクタ/変圧器と同様に低 ESR と高い素子値精度が求められる。さらに、両極性が必須となる。このような特性に適しているコンデンサとしてフィルムコンデンサ，セラミックコンデンサ，マイカコンデンサが挙げられる。

フィルムコンデンサは静電容量の初期ばらつきが小さいことが特徴であり、容量値の鋭敏性に対するアドバンテージを持つ。また、セラミックやマイカコンデンサと比較して大きな容量をラインアップして持つので、10~100 kHz の共振において良く用いられる<sup>(1)</sup>。一方で、セラミックコンデンサと比較してサイズが大きい点がマイナスポイントであり、それ以上の高い周波数で用いられることはあまりない。

MHz 帯の高周波動作においては、共振コンデンサの容量値は小さく限定的である。概して小容量ではセラミック，マイカコンデンサのラインアップが充実しており、さらにコストを考えるとセラミックコンデンサが最有力候補となる<sup>(2)</sup>。高周波共振用途では、高周波特性・安定性に優れ、 $Q$  値が高いクラス I のセラミックコンデンサを使うことが多い。マイカコンデンサはオーディオアンプなどで古くから用いられており、静電容量許容差が狭く、高周波特性が良いなどの特徴があるが、セラミックコンデンサと比較して高価であり、サイズも大きい。

ところで、図 1.2.3.1 における出力容量  $C_0$  はローパスフィルタを構成しており、単極性である。出力インダクタと同様に「十分に大きい」ことが求められる。このため、容量の精度に対する要求は最も低い。一方で、他のコンデンサより大容量が求められる。したがって、電解コンデンサ，フィルムコンデンサが候補となる。電解コンデンサを利用する場合、電解コンデ

ンサは高周波に対する実質容量値が公称容量値に対して大幅に小さくなることが知られており、それを見積もって理論値の1.5~2倍程度のコンデンサで実装すると良いと言われている。 [関屋大雄]

### 2.3.2 WPT 用共振コンデンサ

#### (1) WPT の研究開発トレンド

近年、新たな充電技術として磁界結合型のワイヤレス電力伝送 (WPT: Wireless Power Transfer) が注目されている。現在では、スマートフォンや電動歯ブラシ、電動シェーバーなどの小容量デバイス向け充電技術として一般的に利用されており、さらに電気自動車 (EV: Electric Vehicle) などの大容量アプリケーションへの応用・実用化に向けた研究開発も活発に進められている。特に次世代技術として、急速充電化や走行中給電 (DWPT: Dynamic Wireless Power Transfer) に関する研究が盛んである。これらの技術では20kW以上の大電力伝送が要求され、従来の停車中給電型 WPT と比較して約10倍規模の大容量化が求められる。

現在、EV 向け WPT では85kHz帯(79~90kHz)における電力伝送が主流となりつつあり、給電システムを構成する共振コンデンサにも、高周波・高電圧・大電流に対応できる性能が不可欠である。

さらに、共振コンデンサは送電用コイルとともに地中への設置や埋設が想定されており、通常の電力変換回路に用いられるコンデンサに比べ、より過酷な環境下での信頼性が要求される。

本節では、これらの背景を踏まえ、85kHz帯 WPT 用共振コンデンサに対する要求仕様および技術動向について整理する。

#### (2) WPT 用共振コンデンサの概要

WPT では、距離があっても高効率に電力を伝送できるよう、図 1.2.3.3 に示すように、送受電コイルが共振条件を満たすようコンデンサやインダクタが接続される。この共振回路は高周波インバータによって駆動され、共振型コンバータに類似した動作を行う。

図 1.2.3.3 (a)に示す方式は、S/S (Series-Series) 方式と呼ばれる共振回路方式で、近年最も広く用いられている方式である。一次側(送電側)に着目すると、伝送コイル  $L_{pt}$  (H) に対し、共振コンデンサ  $C_{pt}$  (F) は、次式のように、一次側のみで共振をとるように設計される。ただし、 $\omega_0$  (rad/s) は共振角周波数を表す。

$$C_{pt} = \frac{1}{\omega_0^2 L_{pt}} \tag{1.2.3.1}$$

このとき、S/S 方式における入力電流の大きさは二次側電圧  $V_s$  (V) と相互インダクタンス  $M (= k\sqrt{L_{pt}L_{st}})$  (H) を用いて次のように表される。

$$I_p = \frac{V_s}{\omega_0 M} \tag{1.2.3.2}$$

そのため、一二次側伝送コイル間の距離が長く、結合係数  $k$  が0に近づくとインピーダンスがほとんど0になり、大電流が流れてしまう。

また、LC の直列共振であるため、フィルタ特性も弱いため、高調波による電流歪みも生じやすい。これにより、一二次側コイルから漏洩する磁界にも高調波成分が現れ、電波法の観点から機器の設置が難しくなる。つまり、S/S 方式は大電力の用途やコイル間の磁気結合が激しく変動する DWPT には適さない。

この背景から、近年、図 1.2.3.3 (b)に示す、Double-sided LCC 方式<sup>(3)(4)</sup>が注目を集め始めている。LC の直列共振回路に LC のローパスフィルタが接続されているような構成をしているため、S/S 方式に比べて、一二次側伝送コイルに流れる電流の高調波成分が極めて低い特長を持つ。加えて、結合係数  $k$  に対するインピーダンスの変化も S/S 方式と逆の特性を持ち、 $k=0$  となっても入力電流(基本波)が0となり、発散することがないため、DWPT のような用途に適する。このとき、各部のパラメータ(一次側)は次式のように決定され、二次側も同様に決定できる。

$$C_{pc} = \frac{1}{\omega_0^2 L_{pc}} \tag{1.2.3.3}$$

$$C_{pt} = \frac{1}{\omega_0^2 (L_{pt} - L_{pc})} \tag{1.2.3.4}$$

このとき、Double-sided LCC 方式における一次側各部における電流の大きさは、次のように表される。

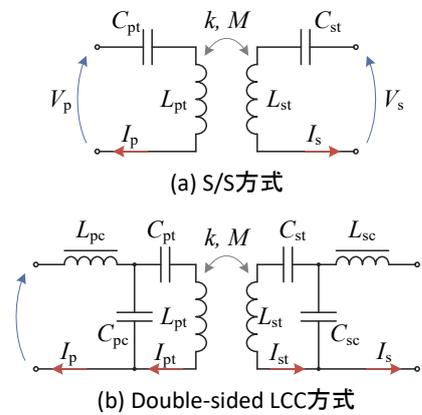


図 1.2.3.3 近年よく使われる共振回路

$$I_p = \frac{MV_s}{\omega_0 L_{pc} L_{sc}} \quad (1.2.3.5)$$

$$I_{pt} = \frac{V_p}{\omega_0 L_{pc}} \quad (1.2.3.6)$$

このように、WPT システムでは、共振コンデンサを積極的に用いる。さらに、結合係数の変化に伴い、共振回路の入力インピーダンスが変化してしまうため、低電圧・大電流、高電圧・低電流の両方が存在するシステムとなる。つまり、共振コンデンサはそのワーストケースを想定して設計する必要があるため、通常の電力変換器に比べて、電力容量に対して高耐圧・耐電流のものが必要とされる。

また、共振を用いる WPT システムにおいて、共振ズレも課題となる。共振ズレにより、伝送電力が低下すること、効率が低下することが知られている。この共振ズレは、製造時の素子値のバラツキだけでなく、通電時の伝送コイルのインダクタンス変化や共振コンデンサの静電容量の変化により起こる。そのため、共振コンデンサに関して、様々な対策がとられている。例えば、DC バイアス特性が良好なコンデンサを使用する、印加電圧の周波数を変化させる方法、共振コンデンサをスイッチトキャパシタ、つまり、アクティブに静電容量を変化できるものにする方法などが知られている。

### (3) WPT 用共振コンデンサの実装環境

WPT の共振コンデンサは送電用コイルとともに地中への設置や埋設が想定されており、通常の電力変換回路に用いられるコンデンサに比べ、より過酷な環境下での信頼性が要求される。特に、走行中給電では、道路から突起物がでないよう確実にコイルやコンデンサを埋めなくてはならない。そのため、車両が埋設部を走行し、圧力がかかった際にもコンデンサそのものやハンダ部分がクラックしないことが要求される。

このような要求から、コイルや共振コンデンサを ABS 等の強度の高い樹脂素材のケースに入れ、埋設することがよく検討されている。例として、千葉県柏市や大阪関西万博における実証実験例では、コイルと共振コンデンサを **図 1.2.3.4** に示すような樹脂ケース<sup>6)</sup>に入れ、その周辺を繊維補強セメント複合材料で道路のプレキャスト構造を作り、強度を担保した上で実装している。例では、コイルの隣に共振コンデンサが配置されているが、フェライトの裏面等に配置される場合もある。樹脂ケースは、水分の侵入も防ぐ役割を持っている。

加えて、気温が高く日射量の多い夏期は、日中、アスファルトやコンクリートの表面温度が 60 °C を超えることもある。そのため、その下に埋設された共振コンデンサは、周囲温度+自己発熱の温度及び湿度に耐え、信頼性が高く、ロバストな特性であることも要求される。

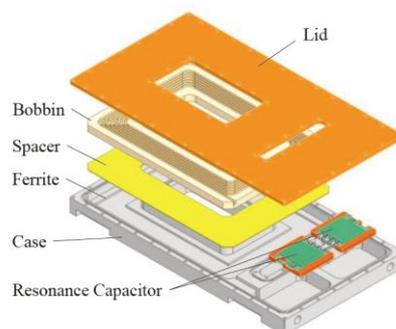
さらに、地面に大量のコイルを埋める必要があるため、単純な素子性能だけでなく、コスト、製造のしやすさ・速度も考える必要がある。

### (4) 現在使用されている WPT 用共振コンデンサ

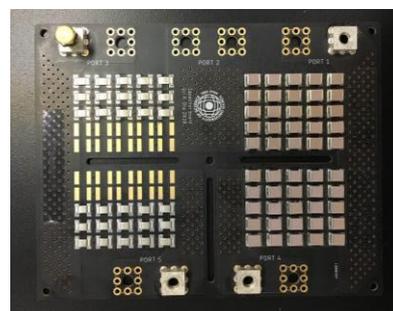
WPT 用共振コンデンサでは、フィルムコンデンサと積層セラミックコンデンサ (MLCC) がよく採用される。WPT が注目され始めた頃は、大容量アプリケーション用共振コンデンサは、DC バイアス特性や低損失性能の観点から、フィルムコンデンサのみであった<sup>6)</sup><sup>7)</sup>。しかし、現在では、WPT をはじめ、自動車用オンボードチャージャ、サーバ用電源等で用いられる絶縁型共振コンバータの要求から、MLCC の DC バイアス特性、等価直列抵抗、耐圧・耐電流が向上し、小型化の観点からよく採用される (**図 1.2.3.5**)。

文献<sup>7)</sup>では、静電容量 20 nF、AC2 kVrms の仕様を満足する共振コンデンサを製作しようとした場合、MLCC を採用することで大幅に実装面積・体積が削減されることが述べられている。特に 2024 年に登場した、1000 V の耐圧性能を持つ、COG 特性 (温度変化、電圧変化、時間変化によって静電容量がほとんど変化しない) の MLCC を用いることで、これまで以上に小型・軽量化が可能である。また、衝撃・振動が多い環境、コンデンサボードの湾曲がある場合は、金属足 (リード) のついた MLCC を用いることで、ハンダクラックの発生を抑える場合もある。

上記の MLCC の例では、直並列数は従来に比べて減ったものの、より大電力の用途では、さらに直並列数を増やす必要があり、電流の偏りが課題となる。そのため、このような課題に対しては、構造的に自由度が高く、高耐電圧・電流特性を実現しやすいフィルムコンデンサが優位となる。現在、WPT を想定したフィルムコンデンサのラインナップはほとんどないが、



**図 1.2.3.4** DWPT 用コイル・共振コンデンサケース<sup>6)</sup>



**図 1.2.3.5** コンデンサボードの実装例

耐電流特性に特化した WPT 用のシリーズが、中国の AnXon Electronic Co., Ltd. より発売されている<sup>(8)</sup>。

その他、WPT 用共振コンデンサの特殊例としては、コイルに意図的に作った浮遊容量を共振コンデンサとして利用する方法や、半導体スイッチと組み合わせ可変コンデンサ (switched capacitor) を共振コンデンサとして利用する方法が知られている。特に、浮遊容量を利用した方法については、2006 年の MIT の発表でも利用されており、耐圧やコストの観点から優れる。しかし、通常のコンデンサを用いるよりも設計難易度が非常に高くなる、大型化することに加え、周囲環境により静電容量が大きく変化するため、埋設等を想定した WPT システムでは多くの課題がある。一方、Switched capacitor は Solid-state capacitor と解釈することもでき、共振ズレの影響をリアルタイムで補償することができる。しかし、コンデンサの耐圧・耐電流性能そのものを向上させる用途ではないため、MLCC を代替するものとはならない。また、半導体パワーデバイスを使用するため、駆動回路等のコストもかかる。

### (5) WPT 用共振コンデンサに求められること

WPT 用共振コンデンサには下記が求められる。

- ・耐電圧・耐電流・放熱性能
- ・信頼性・耐久性・耐湿性
- ・フラットな DC バイアス特性及び低い素子値のバラツキ
- ・コスト、製造のしやすさ

下記に詳細を示す。

#### ・耐電圧・耐電流・放熱性能

前述したように、共振電流及び電圧が印加されることになるため、非常に大きな耐電圧・電流が求められる。特に、電気自動車の普通充電では、85 kHz で 3.7~7.7 kW の電力伝送が行われるため、500~数 kV 程度の電圧、数~30 A 前後の電流が印加される。20 kW 以上の電力伝送を想定する走行中給電や急速充電では、さらなる耐電圧・電流性能が要求される。

特に、耐電流性能については、コンデンサそのものの ESR だけでなく、PCB やハンダに起因する ESR も大きな影響を及ぼす。複数のコンデンサを並べる場合は、**図 1.2.3.6** に示すように、電流・熱のバラツキも生じやすい<sup>(9)</sup>ため、PCB の配置・パターン形状も課題となる。

特に放熱については、その放熱性能 (耐電流性能) により MLCC の耐圧性能を十分に引き出せていない。現状、630 V 耐圧・100 nF の MLCC<sup>(10)</sup>を使用することが多いが、データシートによると、20 °C 程度の上昇までを許容した場合、一つあたり 6 A 以下で使用することとなる。しかし、85 kHz で使用した場合のコンデンサに印加される瞬時電圧は 112 V となり、630 V の耐圧の 1/6 程度しかなく、定常かつ正常な状態における動作を想定した場合、耐圧にかなりの余裕を持つこととなる。つまり、WPT の用途を想定した場合、放熱性を高めることで、その耐圧性能を十分に利用できるようになる。

#### ・信頼性・耐久性・耐湿性

前述したように、道路にコイルやコンデンサを埋めることが考えられている。そのため、圧力がかかった際や湿度が変化した際にもコンデンサそのものやハンダ部分がクラックしないことが要求される。金属足 (リード) のついた MLCC で対応している事例もあるが、小型化の面で課題が残る。PCB の素材、ハンダを用いない等、様々な点で検討の余地がある。

#### ・フラットな DC バイアス特性及び低い素子値のバラツキ

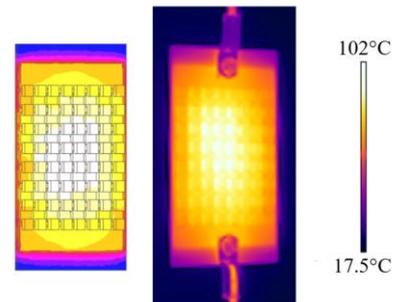
前述したように、印加電圧に対して静電容量が変化しないことが強く求められる。MLCC を使用した過去の事例では、入力電圧を上げていくと、伝送電力が極端に低下することが発生した。この原因は、電圧により静電容量が低下する特性を持つ、一般的な MLCC を使用したためであった。この現象は、電圧に対して良特性を示す MLCC<sup>(6)</sup>を使用することで改善し、システムは想定した動作となった。しかし、このような特性を持つ MLCC は現状、非常に値段が高く、ラインナップも少ない。システムの電力容量によっては、コンデンサの部品コストとコイルの部品コストが同等になる。このような背景から、コイルの浮遊容量を積極的に増やし、共振コンデンサとして利用する方法があるが、設計、実装後のパラメータ変化、小型化に関して課題が多く残る。

素子値のバラツキについても、共振ズレの原因となるため、できる限り小さくしたい。特に、直並列数が多い場合におけるワーストケースを考えた場合、大きな課題の一つとなる。

#### ・コスト、製造のしやすさ

WPT システムは電気自動車に搭載されることや、道路に実装されることを想定すると、共振コンデンサはコストを抑えるだけでなく、大量生産に対応できる構造である必要がある。つまり、コンデンサを PCB 上に複数直並列に並べて使用する場合は、スルーホールタイプではなく、表面実装タイプが大量生産に向いている。また、複数の静電容量のコンデンサを用いるよりも、同一の静電容量のコンデンサを用いるなどの工夫も考えられる。

[太田涼介]



**図 1.2.3.6** 共振コンデンサボードの温度分布<sup>(7)</sup>

## 文献

- (1) パワーエレクトロニクスにおける受動部品に関する技術調査専門委員会編：「パワーエレクトロニクスにおける受動部品」，電気学会 (2025)
- (2) 関屋大雄：「総論：パワーコンバータにおけるスイッチングの高周波化と受動素子」，電学誌，Vol.141, No.10, pp.618-620 (2021)
- (3) S. Li, W. Li, J. Deng, T. D. Nguyen and C. C. Mi: “A Double-Sided LCC Compensation Network and Its Tuning Method for Wireless Power Transfer”, in *IEEE Transactions on Vehicular Technology*, Vol.64, No.6, pp.2261-2273, June (2015)
- (4) W. Li, H. Zhao, S. Li, J. Deng, T. Kan and C. C. Mi: “Integrated LCC Compensation Topology for Wireless Charger in Electric and Plug-in Electric Vehicles”, in *IEEE Transactions on Industrial Electronics*, Vol.62, No.7, pp.4215-4225, July (2015)
- (5) 清水修, 山田翔太, 藤本博志, 田中浩一, 佐藤正憲, 角谷勇人, 高橋英介, 山口宜久, 谷恵亮：「走行中給電用プレキャストコイル構造体の載荷試験と機械的及び電氣的評価」，自動車技術会論文集，Vol.54, No.4, pp.732-737, July (2023)
- (6) 村田製作所：「自動車用 OBC・ワイヤレス給電・サーバ用電源に最適な中高圧低損失積層セラミックコンデンサ：LC, LLC 共振回路での活用法」，製品紹介，March (2025), [https://article.murata.com/ja-jp/article/applications-in-lc-and-llc-resonant-circuits?intcid1=msl\\_xxx\\_xxx\\_hm\\_xxx\\_art-api](https://article.murata.com/ja-jp/article/applications-in-lc-and-llc-resonant-circuits?intcid1=msl_xxx_xxx_hm_xxx_art-api) (最終アクセス 2025 年 7 月 10 日)
- (7) TDK 株式会社：「EV のワイヤレス給電システムへの応用」，TDK テックライブラリー - ソリューションガイド，<https://product.tdk.com/ja/techlibrary/solutionguide/mlcc05.html> (最終アクセス 2025 年 7 月 10 日)
- (8) AnXon Electronic: “1000V 0.1uF Power Film Capacitors for Wireless Power Transfer Applications”, <https://www.anxonelec.com/sale-33904882-1000v-0-1uf-power-film-capacitors-for-wireless-power-transfer-applications.html> (最終アクセス 2025 年 7 月 10 日)
- (9) A. K. Bailey, J. Wong, S. Kim, W. Wijaya and G. A. Covic: “Thermal Modelling of Resonant Capacitor Boards for Inductive Power Transfer Systems”, *2024 IEEE Wireless Power Technology Conference and Expo (WPTCE)*, pp.173-176, Kyoto, Japan, (2024)
- (10) TDK corp.: “C5750C0G2J104J280KC Characterization Sheet ( Multilayer Ceramic Chip Capacitors )”

## 2.4 回路適用時のボトルネック

**キーワード**：平滑コンデンサ，アクティブパワーデカップリング

### 2.4.1 コンデンサ選定の最適化とトレードオフ

コンデンサの選定における主要なパラメータは静電容量，定格電圧，許容電流である。回路設計が与える要件を満たしつつ，コンデンサの体積・重量およびコストを最小化するようにコンデンサを選定することになるが，多くの場合，市販のコンデンサのラインナップからはこれらのパラメータのすべてを回路設計が与える要件に合わせこむことはできず，1 つないし 2 つのパラメータについてのみ回路設計が与える要件に最適化されたコンデンサを採用し，他は過剰な性能を持つことになる。

### 2.4.2 静電容量と許容電流の関係

一例として平滑コンデンサを挙げる。平滑コンデンサにおいて，定格電圧に関しては使用する直流電圧に対し一定のマージンを見込んで選定するが，同じシリーズの中に幅広い定格電圧のものが用意されているため過剰になることは基本的にない。一方，静電容量と許容電流に関しても回路設計が与える要件以上であればよいが，同じシリーズのコンデンサから選定する場合，静電容量が決まれば許容電流は自動的に決まってくる。一般的には電解コンデンサを用いる場合，許容電流がボトルネックになることが多いため，並列数を上げてコンデンサ 1 つあたりの電流を軽減することになり，静電容量はその結果で決まることになる。これはほとんどの場合，回路設計が与える要件—例えば電圧リップを一定以下に抑える静電容量—を十分に満たすことになる。一方フィルムコンデンサを用いる場合，回路設計が求める静電容量を実現するとき許容電流が使用電流よりも十分高いことが多い。この場合は許容電流が過剰である。

応用回路によって異なるリップル電流の周波数成分が異なるため，コンデンサの許容電流と必要な静電容量に関する要求も応用回路により異なる。三相インバータでは負荷が平衡である場合，出力する交流電力に起因する脈動電力（交流基本波周波数の 2 倍であり 100 または 120 Hz）は直流側では相殺されるため，平滑コンデンサに流れる電流は図 1.2.4.1(a) のようにスイッチングによるリップルが主体となる。リップル電流の振幅は大きい，その周波数成分はスイッチング周波数以上であり主に数 kHz ～数十 kHz である。このため電圧変動を抑えるための静電容量は小さくてよい。一方，単相インバータなどではこれに交流電力に起因する脈動電力に相当する低周波の成分が重量され，図 1.2.4.1(b) のような波形となる。低周波の成分に対する電圧脈動を一定以下に抑えるためには，大きい静電容量が必要である。

### 2.4.3 静電容量と許容電流および体積の関係

文献(1)では，図 1.2.4.2 のような単相 AC-DC コンバータと絶縁 DC-DC コンバータの間に設ける平滑コンデンサの選定について報告している。この検討では，単相 AC-DC コンバータが変換する系統周波数の 2 倍の周波数で脈動する瞬時電力（いわゆる単相脈動）を，絶縁 DC-DC 変換器で同時に同量変換することで，平滑コンデンサに単相脈動に対する低周波補償をさせない制御を適用したときの静電容量と体積を調査している。このようにすることで必要な静電容量をある程度小さくできる。

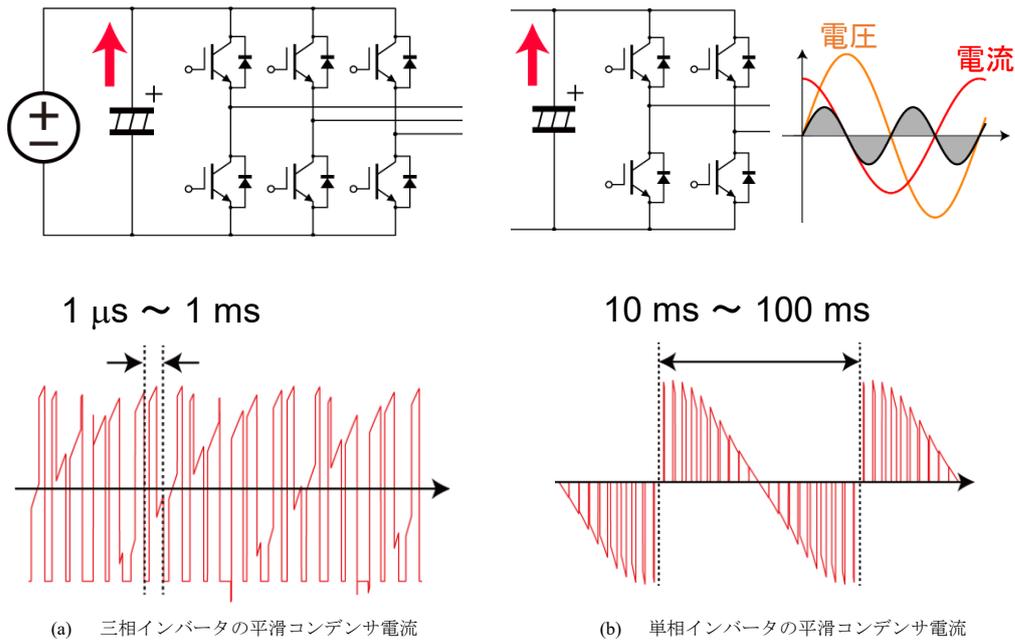


図 1.2.4.1 応用回路によるリップル電流の周波数成分の違い

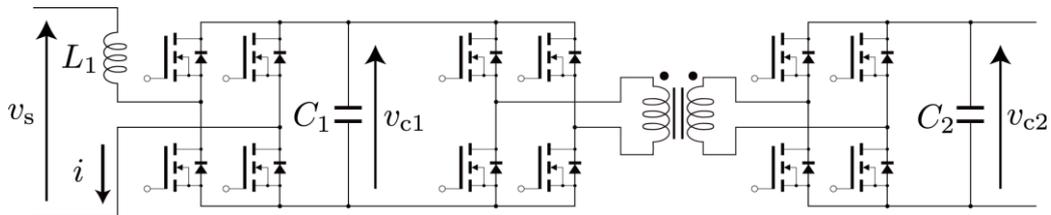


図 1.2.4.2 単相 AC-DC コンバータと絶縁 DC-DC コンバータからなる回路

図 1.2.4.3 に、同じ耐圧を実現するとき、市販のフィルムコンデンサと電解コンデンサにおいて、静電容量と体積の関係がどのようにになっているかを調査した結果がまとめられている。フィルムコンデンサの方が同じ静電容量を実現するための体積が電解コンデンサよりも大きいため電解コンデンサが用いられる、という一般的な知見と一致する結果が読み取れる。さらに文献(1)では、この応用におけるコンデンサに流れる電流とコンデンサの許容電流の関係についても調べている。想定している制御においても、スイッチングによって発生するリップル電流は平滑コンデンサに流れ、これは静電容量によらず一定である。この電流を許容する電解コンデンサの選定範囲が図 1.2.4.3 中に示されている。ここで与えられた条件では、電解コンデンサでは静電容量  $100 \mu\text{F}$  以下の範囲（赤色でプロットされた範囲）では許容電流が使用電流を下回るため採用できないが、静電容量  $100 \mu\text{F}$  以上の範囲（オレンジ色でプロットされた範囲）であれば電解コンデンサの方が体積の点で有利である、ということが読み取れる。一方、上記提案制御により静電容量を  $15 \mu\text{F}$  以下程度にすることができれば、フィルムコンデンサの採用が有利である。言い換えると、提案制御は  $15 \mu\text{F}$  以下にすることができなければフィルムコンデンサによる小型化にはつながらない、ということもできる。ただし、スイッチングによる電流リップルは高周波であり、静電容量の周波数特性が良好ではない電解コンデンサでこれをすべて供給することは適当ではないこともあり、単純にリップル電流と許容電流の関係だけで電解コンデンサを選定することはできない。

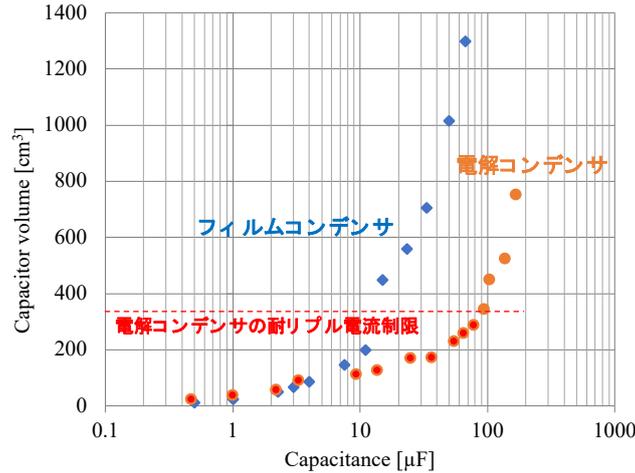


図 1.2.4.3 静電容量とコンデンサ体積の関係の例

上記の例は、単相 AC-DC コンバータと絶縁 DC-DC コンバータの間の平滑コンデンサに特殊な制御を適用した場合の検討であるが、三相インバータにおいては単相脈動電力の影響を考慮する必要がないこともあり、その場合、上記議論はそのまま一般のインバータにおいてフィルムコンデンサか電解コンデンサのどちらを採用した方がよいか、の議論に展開することができる。回路設計が求める静電容量は、最も単純にはスイッチングによって発生する矩形波電流がつくる電圧脈動を一定値以下にすることができる最小の静電容量であり、スイッチング周波数を高くすれば静電容量を小さくすることができる。ただし実用的には、不平衡電力の取り扱いや、系統や負荷の異常時への対応、それに対する制御の追従性などによっても決まるため、スイッチング周波数だけで決まる静電容量よりは大きいものが必要である。長期的な観点では、スイッチング周波数の向上に加え、回路技術（例えばアクティブパワーデカップリング<sup>(2)</sup>）や制御性能が上がることで必要な静電容量は小さくなる方向に進むことが期待できるため、システム性能の向上（ここではコンデンサの体積）の観点からは、電解コンデンサにおいては静電容量あたりの許容電流の向上が、またフィルムコンデンサにおいては静電容量あたりの体積低減が求められる。

#### 2.4.4 応用回路の進化が求めるコンデンサの小型化と選定の制約

別の一例として、アクティブパワーデカップリングで用いるコンデンサを紹介する。アクティブパワーデカップリングとは、単相脈動電力を半導体電力変換回路によって変換し、小さい静電容量のコンデンサによるエネルギー蓄積によって補償するものである。このとき実際に単相脈動電力を蓄積するコンデンサは、静電容量は小さいがその静電容量に対し比較的大きい電流が流れるため、許容電流が大きいフィルムコンデンサを用いることが想定される。また、コンデンサの電圧は系統周波数の2倍の周波数で大きく変動する。文献(3)ではこれに近い状態でコンデンサを使用する変換器におけるコンデンサ体積の評価を報告している。一般に直流での使用を想定しているフィルムコンデンサには、直流定格電圧の他に重畳される交流電圧リプル電圧の振幅の規定があるため、大きな電圧変動を許容するためにはより直流定格電圧の大きいものを採用する必要があり、体積が大きくなることを報告している。結果として、静電容量を小さくすることで体積の低減は、コンデンサの許容交流電圧リプル電圧により制約を受けることになる。または、あらかじめ交流での使用を前提としたコンデンサを採用しなければならない。

上記の2例が示すように、システム性能向上の観点からコンデンサの性能を使い切ることが難しく、回路設計上の要件とコンデンサが持つパラメータとの間にはほとんどの場合ミスマッチがある。コンデンサの各性能パラメータ間の相関は、それぞれの種類のコンデンサ技術が持つ固有の特性であるため、回路設計から与えられる要件に完全にマッチするコンデンサの実現を期待することはできないが、この特性をよくモデリングして最大限システム性能の向上につなげることが回路設計側からは行われている。 [磯部高範]

#### 文献

- (1) H. Obara and Y. Okamura: "Design Consideration of MMC-based AC-DC Converter with 3.3 kV SiC-MOSFETs for SSTs", 2024 13th International Conference on Renewable Energy Research and Applications (ICRERA), Nagasaki, Japan, (2024)
- (2) T. Shimizu, Y. Jin and G. Kimura: "DC ripple current reduction on a single-phase PWM voltage-source rectifier", *IEEE Trans. Ind. Appl.*, Vol.36, No.4, pp.1419-1429 (2000)
- (3) T. Isobe, R. A. Barrera-Cardenas and H. Tadano: "Capacitor size reduction of MMC-based STATCOM for medium voltage power distribution network", 2016 18th European Conference on Power Electronics and Applications (EPE'16 ECCE Europe), Karlsruhe, Germany (2016)

## 2.5 寿命, 信頼性, 安全性

**キーワード:** 電解コンデンサ, フィルムコンデンサ, セラミックコンデンサ, 信頼性, 寿命

### 2.5.1 コンデンサの課題

パワーエレクトロニクスにおいてコンデンサは直流平滑やフィルタ機能を担い、システム全体の安定性に直結する重要部品である。2005 年以降において、コンデンサ技術は寿命の延長, 信頼性向上, 安全性強化の面で大きな進展を遂げてきた。一方, 図 1.2.5.1 に示すようにパワーエレクトロニクス機器における故障要因としてコンデンサは依然高い割合を占める<sup>(1)(2)</sup>。本節では、コンデンサの寿命特性の最新動向, 信頼性向上のための技術, 安全性に関する新たな取り組み, および技術的課題について述べる。

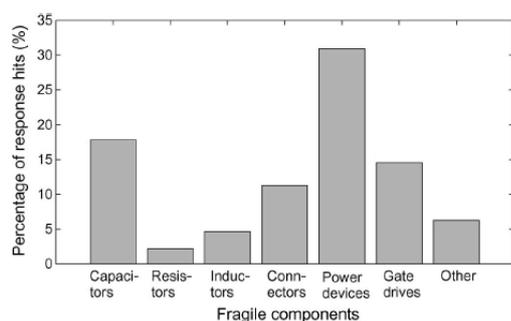


Fig. 6. Fragile components, Question 7.

図 1.2.5.1 文献(1)に示される回路の故障要因

#### (1) 電解コンデンサの寿命特性の最新動向

アルミニウム電解コンデンサは高い容量密度で広く使われるが、経年的な電解液の蒸発や絶縁劣化により容量低下・等価直列抵抗 (ESR) 増加が生じ、最終的に短絡故障する傾向がある。従来、105 °C 環境での寿命 (定格寿命) は 2,000 時間程度が一般的だったが、近年は製品改良により寿命の延長が図られている。例えば 105 °C 品で 5,000~10,000 時間保証の長寿命品が登場し、車載向けでは 125 °C で 5,000 時間、さらには 135 °C で 2,000 時間保証といった高温対応品も開発されている。実際にパナソニックは業界初の 135 °C 動作保証ハイブリッド電解コンデンサを製品化し、小形サイズで 135 °C・2,000 時間 (大形サイズで 4,000 時間) の寿命を達成している<sup>(3)</sup>。またニチコンも 150 °C 対応 (1,000 時間保証) のシリーズを発表しており、高温下での使用ニーズに応えている<sup>(4)</sup>。このような高温高信頼品は、電極箔や電解液の改良により高温環境下での特性安定化を実現したものと報告されている。さらに、導電性高分子 (ポリマー) 電解コンデンサやハイブリッド電解コンデンサ (液体電解液+ポリマー) もこの 20 年で普及が進んだ。固体ポリマー電解コンデンサでは液体の蒸発がなく、自己治癒的に酸化膜を回復するメカニズムにより、動作温度依存の寿命挙動が従来品と異なる特徴がある。一般に液体電解コンデンサは温度を 10 °C 下げると寿命が 2 倍延びる (Arrhenius 則に基づく) とされるのに対し、ポリマー電解コンデンサでは 20 °C 下げると寿命が 10 倍延びるとの報告がある。低温側では差が顕著で、65 °C 環境ではポリマー電解が約 200,000 時間 (約 22 年) に達し、従来電解の 32,000 時間を大きく上回る。もっとも、ポリマー系は高温下での定格寿命自体は従来品と同程度 (例: 105 °C で 2,000 時間) であり、むしろ中温域以下での長寿命化に強みがある。このため、高温域で 5,000 時間以上の寿命が要求される用途では液体電解の長寿命品 (例: 105 °C で 5,000~10,000 時間保証品など) との比較検討が必要であり、温度条件によって両者の有利不利が分かれる<sup>(5)</sup>。近年はハイブリッド電解コンデンサにより高温下でもポリマーの低 ESR 特性と長寿命を両立する試みも進んでいる。総じて、アルミ電解コンデンサは材料・封止・製造技術の改良によりこの 20 年で寿命特性が大きく改善しつつあり、自動車用や再生可能エネルギー用インバータなど高温長寿命が求められる分野への適用範囲が拡大している。

なお、電解コンデンサの信頼性については、2 章 2.4 項にも記載されているので、そちらを参照のこと。

#### (2) フィルムコンデンサの寿命特性

ポリプロピレンなどの樹脂フィルムを誘電体とするフィルムコンデンサは、他の種類のコンデンサに比べて自己治癒機能による長寿命・高信頼性で知られる。一般に同容量のアルミ電解コンデンサと比べて寿命は桁違いに長く、約 10 倍程度長寿命であるとの報告もある<sup>(6)</sup>。自己治癒作用とは、微小な絶縁破壊箇所でも金属蒸着電極が瞬時に蒸発飛散し周囲を絶縁化することで故障に至るのを防ぐ機構であり、容量の漸減を代償にコンデンサが動作を継続できる。この機構によりフィルムコンデンサ

はショートモードの突然死故障が起りにくく、徐々に容量が減る安全な劣化モードを取る。寿命末期でも容量劣化は数%程度に抑えられることが多く、一般にフィルムコンデンサの寿命判定基準は容量の 5~10% 低下といった基準が適用される。近年の技術動向としてさらなる高温対応とエネルギー密度向上が挙げられる。従来ポリプロピレン (PP) フィルムは自己誘電損失の少なさと高い絶縁耐力から DC リンク用途で主流だが、耐熱は 85~105℃ 程度が限界であった。そこで、誘電体材料の見直しにより 125~150℃ 領域で使用可能なフィルムコンデンサの研究開発が活発化している。例として、ポリエチレンナフタレート (PEN) 系フィルムが温度特性の優れた高耐熱コンデンサ用誘電体として報告されている。PEN やポリイミド系フィルムは PP より高温下で安定な反面、損失や体積当たり容量で課題もあり、今後コストとのトレードオフも含めた改良が進められている。

フィルムコンデンサの信頼性については、2章 2.3 項にも記載されているので、そちらを参照のこと。

### (3) セラミックコンデンサの信頼性と寿命特性

積層セラミックコンデンサ (MLCC) は、高周波特性と高容量化の進展によりパワーエレクトロニクス回路でも利用が増えている。セラミックコンデンサは基本的に固体構造で経年劣化による容量低下は材料の誘電体減極 (エイジング) 以外ほとんどないため、寿命という観点では半永久的とも言える。しかし実際には機械的応力や急激な温度変化でセラミック素子にクラックが生じ、短絡・漏れ電流増加などの故障モードが問題となる。特に大型サイズほど基板実装時の歪みや熱衝撃で割れが生じやすく、過去には車載 ECU 等で MLCC 破壊が信頼性問題となった事例も報告されている。その対策として、この 20 年でソフトターミネーション技術が実用化された。ターミナル電極に導電樹脂層を挟むことで基板たわみや衝撃による応力を緩和し、クラック発生を劇的に低減する技術である。通常品に対して、ソフトターミネーション品では 2 倍以上たわませても割れが生じなかったと報告されている。このようにパッケージング技術の改良でセラミックコンデンサの信頼性は向上している。寿命特性そのものについては、セラミック誘電体 (例: BaTiO<sub>3</sub> 系) の経年特性として温度・電圧印加による容量減少 (エイジング) や絶縁抵抗低下が知られており、高温高電界下ではアバランシェブレイクダウンや熱暴走と呼ばれる破壊メカニズムが観察される。そのため高信頼用途では定格電圧の大幅なマージン確保 (50% 以下の印加など) や自己発熱の管理が重要となる。近年は誘電体材料の改良により、高温下でも劣化の少ない X8R や X9U 等の誘電体が開発されつつあり、150℃ 級でも安定動作する MLCC が実用化され始めている。もっとも、高容量化のための薄層化が進むほど絶縁破壊リスクは高まるため、セラミックコンデンサにおいても材料研究と製造プロセスの最適化による寿命信頼性の確保が今後の課題である。

セラミックコンデンサの信頼性については、2章 2.2 項にも記載されているので、そちらを参照のこと。

### (4) コンデンサの寄生インダクタンスの影響

コンデンサの等価直列インダクタンス (ESL) は、材料の特性ではなく、コンデンサ実装において生じる、**図 1.2.5.3** に示すような内部のリードフレーム、電極といった物理的な構造に起因する。本質的に、部品内部で電流が流れる経路が作るループの面積が大きいほど ESL は増大する。パワーエレクトロニクス回路では数 nH から数十 nH というコンデンサ自身に寄生するインダクタンスが、部品自身の信頼性に対して深刻なパラメータとなる。パワーエレクトロニクス回路では、スイッチングに伴う急峻な電流変化 ( $di/dt$ ) と ESL に起因して、コンデンサに過大な電圧オーバーシュートを発生させる。同時に、ESL は高周波領域におけるコンデンサの直列共振回路を構成し、想定を超えるリップル電流が流入し、自己発熱を増加させる原因ともなる。これらの電気的および熱的ストレスは、コンデンサの種類ごとに固有の劣化メカニズムを加速させる。

メタライズドフィルムコンデンサにおいては、ESL が引き起こす電圧オーバーシュートが誘電体への電界ストレスを増大させ、微小な絶縁破壊とその後の自己修復 (セルフヒーリング) イベントの頻度を高める<sup>7)</sup>。この自己修復が繰り返されることで、静電容量が徐々に失われる累積的な特性劣化が進行する。

積層セラミックコンデンサ (MLCC) の場合、ESL は低いものの、回路との共振によって流れる大きな電流が自己発熱を引き起こす。この熱と材料間の熱膨張率の違いが機械的ストレスとなり、致命的な故障モードであるクラック (亀裂) の発生を誘発する。

## 2.5.2 信頼性向上のための最新技術

### (1) 自己修復 (セルフヒーリング) 技術の高度化

フィルムコンデンサでは前述のように自己修復機能が信頼性の要だが、その性能向上のため電極形状に工夫が凝らされてい

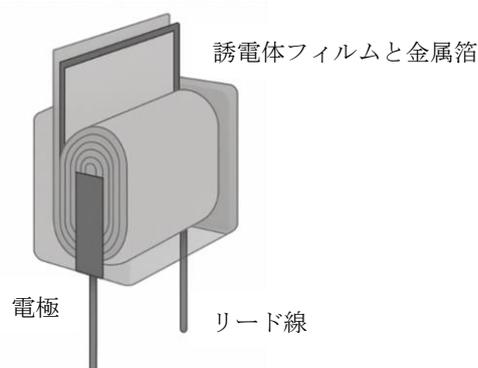


図 1.2.5.3 フィルムコンデンサの内部構造

る。従来は全面蒸着電極が一般的だったが、近年は電極を微細にセグメント（区画分割）し各区画間にヒューズ機能を持たせたセグメント化電極が標準となった。図 1.2.5.4 は文献<sup>(9)</sup>に示されている。各種自己修復技術での容量劣化カーブである。従来型（セルフヒーリングなし）は劣化挙動が不安定で突然死のリスクがあるのに対し、経験に基づき最適化されたセグメント電極方式では経年による容量減少がゆるやかで予測しやすく、かつ短絡破壊が皆無であることが報告されている。現在ではフィルムコンデンサはこの方式を採用しており、長期信頼性の飛躍的向上に寄与している。

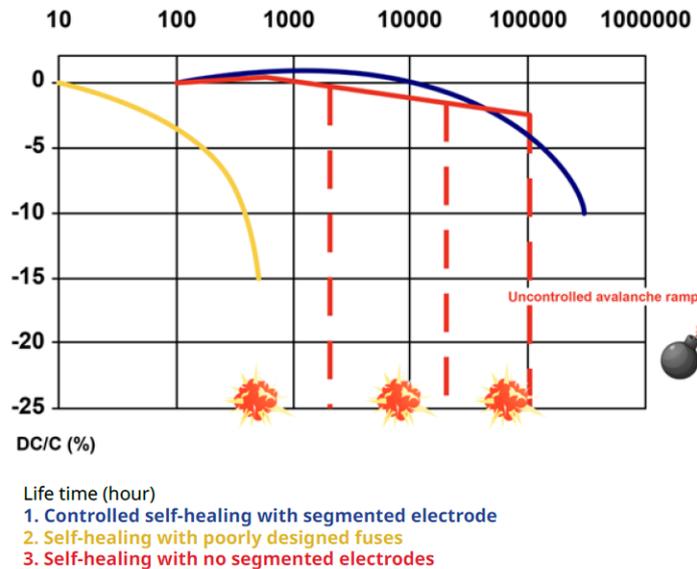


Figure 6 : Comparison of capacitor lifetimes for different self-healing strategies. Image courtesy of KYOCERA AVX.

図 1.2.5.4 自己修復技術によるコンデンサ寿命の比較<sup>(10)</sup>

※京セラ AVX コンポーネント株式会社の提供による

## (2) パッケージング技術と構造設計の改良

各種コンデンサの構造的な改良も信頼性向上に貢献している。アルミ電解コンデンサではゴムシール材の改良や缶形状の最適化により、ガス抜き安全弁の作動安定性向上や電解液の保持性向上が図られている。近年の長寿命品では電解液の組成見直しとともにシール材からの蒸発漏洩を抑制する構造工夫が施され、結果として高温下でも従来比 2 倍以上の寿命延長が実現している。フィルムコンデンサでは油含浸型から乾式への移行が進みつつあるが、内部充填ガスの制御やエポキシモールド封止によって高湿環境下でも内部に水分が侵入しにくい構造とし、フィールドで問題となる蒸着電極の腐食劣化（端面腐食）を抑制している。セラミックコンデンサについてはソフトターミネーション<sup>(9)</sup>、素子と基板の熱膨張差を緩和する中間層の導入や、多層チップを積層接合して一体化する実装技術によって、実装部品点数を減らし接合部の信頼性を高める工夫も行われている。また複数コンデンサを直並列接続する手法も信頼性設計上重要である。例えば DC リンク回路では、フィルムコンデンサを並列に多数配置して各素子のリップル電流を分散し、高電圧には電解コンデンサを直列接続して 1 素子あたりの電圧ストレスを低減するといった設計がとられる。さらにハイブリッドコンデンサバンクでは、アルミ電解とフィルムを並列に組み合わせることで互いの短所を補い寿命を延ばす効果が確認されている。具体的には、高容量・高密度の電解コンデンサ群に高リップル電流耐性のフィルムコンデンサを追加することで、電解コンデンサ側の発熱を低減し寿命を 10 年以上延ばせた事例が報告されている。

### 2.5.3 安全性に関する新たな取り組み

#### (1) 異常・劣化の検知技術（コンディションモニタリング）

パワーエレクトロニクス装置の保守において、コンデンサ劣化を事前に検知するコンディションモニタリング技術の研究が活発に行われている。電解コンデンサの指標として ESR（等価直列抵抗）と静電容量が用いられてきた。劣化が進むと電解液減少や電極腐食により容量が低下し、同時に ESR が増加する傾向があるためである。典型的には容量 20 % 低下または ESR が 2 倍増加した時点を寿命と定義し交換の目安とすることが多い<sup>(2)</sup>。このため機器内部のコンデンサに定期的にインピーダンス測定を行い、容量・ESR 変化から寿命予測を行う手法が広く検討されている。最近ではこの測定をオンラインで実施すべく、インバータ動作中のリップル電流と電圧波形から ESR を推定するアルゴリズムや、インピーダンスの高調波成分を解析す

る手法が提案されている。例えば、パワーエレクトロニクス回路のスイッチング波形を利用し追加の試験信号なしで DC リンクコンデンサのインピーダンス変化をモニタする方法が報告されている。また機械学習やモデルベース推定を活用した高度な監視も試みられている。ニューラルネットワークを用いてコンデンサ劣化時の回路応答の微小な変化を捉える研究、磁気センサでコンデンサ電流の変化を検出して劣化を診断する手法など、多様なアプローチが検討中である<sup>(10)</sup>。産業界においても「インバータの自己診断機能」としてコンデンサ劣化検出は注目され、実装例が増えつつある。例えば EV 用インバータでは DC リンクコンデンサの状態監視が安全運用の観点から重要視され、故障前に事前交換する予防保全が推奨されている。このような背景から、異常兆候を早期に検知し計画的な部品交換を可能にするコンディションモニタリングは、安全・信頼性設計の新たな潮流となっている。

## (2) フェイルセーフ・安全設計

コンデンサ自体の安全性向上も重要な取り組みである。アルミ電解コンデンサでは内部圧力上昇時に破裂を防ぐための安全弁が古くから採用されている。近年、その作動確実性がさらに改善され、寿命末期にガスが発生しても徐々に圧力を逃がしつつ回路から切り離されるよう設計されている。これにより最悪でも容器の破裂や火災に至らないフェイルセーフ性を確保している。また、フィルムコンデンサの場合は自己修復により基本的に短絡に至らないため安全性が高いが、大電力用途ではごく稀に自己修復不能な大きな絶縁破壊が起きる可能性がある。そのため、内部に過電流時に素子を回路から遮断する内蔵ヒューズを組み込む設計や、複数素子を直列接続して一点故障時にも全体が短絡しない構成とするなど、短絡故障モードを防ぐ設計が追求されている。セラミックコンデンサでも、高圧回路で使用されるクラス I (温度補償用) やクラス II 高誘電率タイプについて、絶縁破壊時に短絡しにくい材料系、万一短絡しても被害を最小に抑える直列抵抗の挿入といった安全対策が議論されている。さらに故障モード解析の高度化も安全性向上に寄与している。メーカー各社や研究機関では、加速寿命試験で劣化・故障に至ったコンデンサを解剖分析し、そのモードとメカニズムを詳細に調べフィードバックする取り組みが進んだ。例えば X7R セラミックの高温高電圧試験からアバランシェ破壊と熱暴走という 2 種類の破壊モードが特定され、それぞれ異なる原因欠陥 (前者は内在欠陥、後者は誘電損失過熱) によることが解明された<sup>(6)</sup>。これにより設計段階での欠陥低減や定格の見直しが行われ、実製品の安全マージン設定に反映されている。同様にフィルムコンデンサでも長期使用後の内部を分析し、蒸着電極のエッジ腐食進行や自己修復痕の分布をデータ化することで寿命末期の挙動をモデル化する研究が進んでいる。こうした物理故障メカニズムの理解深化とモデル化は、安全余裕度を持った信頼性設計に欠かせず、結果的に安全マージンを確保しつつ製品寿命を最大化することにつながっている。

### 2.5.4. 今後の技術的課題

#### (1) 高温環境対応

SiC/GaN デバイスの出現によりパワーエレクトロニクス回路の動作環境温度は従来以上に上昇しうる。コンデンサの多くは 125 °C 程度までが実用範囲であり、150~200 °C で長期間動作可能なコンデンサ開発が求められる。ポリマー系フィルム誘電体のさらなる耐熱化、セラミック材料の高温動作特性改善が研究課題である<sup>(11)(12)</sup>。高温下では液体電解コンデンサは使用困難となるため、フィルムやセラミックコンデンサの役割が増すと予想される。その際、フィルムコンデンサの体積増大やセラミックコンデンサの容量減少をいかに補うかも課題であり、高誘電率かつ高耐圧の新材料創出が鍵となる。

#### (2) 高リプル・高周波動作への対応<sup>(3)</sup>

スイッチング周波数の高まりにより、コンデンサには従来以上の高周波リプル電流が流れる。誘電体の高周波損失が発熱・劣化を招くため、低損失材料の開発と放熱設計がますます重要になる。現在主流の PP フィルムは高周波損失が小さい利点があるが、高温には弱い。他方で耐熱性の高い材料の場合には誘電正接がやや大きく高周波では発熱しやすいものもある。これらの課題を解決すべく、ナノ複合誘電体で損失を抑えつつ温度耐性を上げる研究や、コンデンサ自体に冷却機構を組み込むアプローチも検討されている。高周波化に伴いコンデンサのインダクタンスの低減も課題であり、積層構造や端子配置の工夫によって高 dv/dt 環境でも安定したコンデンサ動作を維持する必要がある。

#### (3) エネルギー密度の向上と信頼性<sup>(2)</sup>

電気自動車向け機器では、コンデンサ体積の削減=システム小型化が強く求められる。一方で容量あたりエネルギー密度を上げるために誘電体を薄層化・高誘電率化すると、絶縁耐力低下や熱暴走リスクが増す。このトレードオフに対し、材料改良とともに高度な寿命予測モデルで設計段階からリスクを評価し最適な余裕度を設定する手法が重要になる。例えば、電圧ストレスに対する寿命モデルをモデル化し、過大設計による損失を最小化しつつ信頼性を担保する設計最適化が期待される。また、物理ベースの寿命モデルとシステムシミュレーションを連携させ、実使用条件下でのコンデンサ応力 (電圧・電流・温度・湿度) の影響を総合評価して寿命を予測する手法も今後発展が見込まれる。

#### (4) 長寿命化とメンテナンスフリー

再生可能エネルギー設備や航空宇宙用途では 30 年以上のコンデンサ寿命が要求される場合もある。現状、フィルムコンデ

ンサであれば数十年～数十年の寿命があるが、長期間の信頼性保証にはさらなるデータ蓄積と劣化メカニズムの理解が必要である。特にフィールド環境が長期劣化に与える影響を定量化し、必要に応じた設計を行う必要がある。また自己診断機能を持つ次世代コンデンサの開発も展望される。センサ内蔵型コンデンサや、劣化時にインピーダンスが大きく変化して警報を発するような構造を組み込むことで、各コンデンサが自律的にヘルスマonitoringを行う概念である。これにより真のメンテナンスフリー化と信頼性の飛躍的向上が実現する可能性がある。

### 2.5.5 まとめ

本節では、パワーエレクトロニクス用コンデンサ技術の進展を、寿命・信頼性・安全性の観点から概観した。アルミ電解コンデンサでは新材料採用と設計改良により高温長寿命化が進み、フィルムコンデンサは自己修復技術の高度化によって安定動作期間の飛躍的延長と安全故障性の向上が達成された。セラミックコンデンサも実装技術の改良で信頼性を高め、高温小型用途への適用が広がりつつある。さらに各種コンデンサの劣化監視技術やフェイルセーフ設計が進展し、システムとしての信頼性も強化されている。一方で、次世代の要求に応えるためには高温動作や高エネルギー密度化といった課題に取り組む必要がある。今後は新材料開発と物理に基づく信頼性設計を両輪として、さらなる高性能・高信頼コンデンサの実現が期待される。

[和田圭二]

### 文献

- (1) S. Yang, A. Bryant, P. Mawby, D. Xiang, L. Ran and P. Tavner : “An Industry-Based Survey of Reliability in Power Electronic Converters”, *IEEE Trans. on Industry Applications*, Vol.47, No.3, pp.1441-1451(2011)
- (2) H. Wang and F. Blaabjerg : “Reliability of Capacitors for DC-Link Applications in Power Electronic Converters—An Overview”, *IEEE Trans. on Industry Applications*, Vol.50, No.5, pp.3569-3578(2014)
- (3) パナソニック株式会社 : 「135℃対応ハイブリッド電解コンデンサ ZL シリーズ」 プレスリリース(2024)
- (4) *Nippon Chemi-Con Corporation*, [Online]. Available: <https://www.chemi-con.co.jp/en/products/aluminum/chart/#:~:text=Group%20Chart%20,GQB%3A%20150%E2%84%831%2C000H%20%C2%B7%20GVA> [Accessed: Jul. 18, 2025].
- (5) F. Puhane: “Expected Lifetime of Aluminum Electrolytic and Aluminum Polymer Capacitor”, *Würth Elektronik Technical Note SN008*(2018)
- (6) H. L. Dang and S. Kwak: “Review of Health Monitoring Techniques for Capacitors Used in Power Electronics Converters”, *Sensors*, Vol.20, No.13, 3740(2020)
- (7) C. Zhang, Yu Feng, Fei Kong, Zhaoliang Xing, Cheng Zhang, Tao Shao: “Accelerated Damage in Metallized Film Capacitors Under Pulse Surge Combined With Rated DC Voltage”, *IEEE Transactions on Plasma Science*, Vol.51, No.6, pp.1494-1501(2023)
- (8) KYOCERA AVX: “Controlled Self-Healing of Power Film Capacitors”, 技術資料(2020)
- (9) M. Cannon: “Use Soft Termination to Improve Reliability in Vehicle Applications”, *Power Systems Design*(2023)
- (10) H. Wang: “Capacitor Failure Modes and Lifetime Models from and Application Perspective”, in *Proc. IEEE Appl. Power Electron. Conf. Expo. (APEC)*(2018)
- (11) B. Fan, F. Liu, G. Yang, H. Li, G. Zhang, S. Jiang and Q. Wang: “Dielectric materials for high-temperature capacitors”, *IET Nanodielectric*, Vol.1, No.1, pp.32-40(2018)
- (12) L. Liu, L. Li, S. Zhang, W. Xu and Q. Wang: “Polyimide-Based Dielectric Materials for High-Temperature Capacitive Energy Storage”, *Electric Material*, 5, pp.303-320(2024)

## 3 節 ベンチマーク

本章では、前節までに述べたインダクタの設計原理や損失特性の理論的考察を踏まえ、実際のパワーエレクトロニクス回路を対象とした応用例（ベンチマーク）を通じて、設計手法の有効性と実用性を検証する。各アプリケーションにおいて求められるインダクタンス、電流リップル、サイズ制約、損失限界といった設計要件に基づき、最適化設計を行った結果を示す。

### 3.1 インダクタ

**キーワード** : DC インダクタ, AC インダクタ

本節では、特定のパワーエレクトロニクス回路において使用されるインダクタのベンチマーク設計を行い、材料選定・ギャップ調整・巻線構成の観点から最適化の過程を示す。設計されたインダクタは、損失・サイズ・性能のトレードオフを考慮し、現実的な動作条件下での評価を実施する。特に、損失評価においては、従来のような磁束密度の前提に基づくスタインメッツ法ではなく、パワーエレクトロニクス回路の励磁を考慮した鉄損計算手法の中から「ロスマップ法 (loss map method)」を適用し損失計算を行う。このようなアプローチにより、単なるカタログスペックに頼らない、アプリケーション条件に最適化されたインダクタ設計の指針を得ることができる。インダクタについての最適化に関しては様々な文献<sup>(1)-(10)</sup>があるが、本章では文献<sup>(9)(10)</sup>より DC チョップ励磁における DC インダクタのベンチマークおよびインバータ励磁における AC インダクタについてのベンチマーク結果について簡単に紹介する。

3.1.1 DC チョップ励磁でのベンチマーク

DC インダクタの全損失（鉄損と銅損の和）を最小化するための鉄心体積の選定結果例を示す<sup>9)</sup>。図 1.3.1.1 に示す鉄損測定回路を、表 1.3.1.1 に記載された動作条件で駆動させる場合における、DC フィルタインダクタの損失低減について検討する。

図 1.3.1.2 に検討対象のインダクタの外観、表 1.3.1.2 に各インダクタの設計パラメータを示す。

図 1.3.1.3 に測定結果と鉄心断面積を 45 mm<sup>2</sup> から 400 mm<sup>2</sup> まで変化させた場合の鉄損、銅損、およびインダクタ全損失の計算結果を示す。測定にロスマップ法を適用した<sup>9)</sup>。

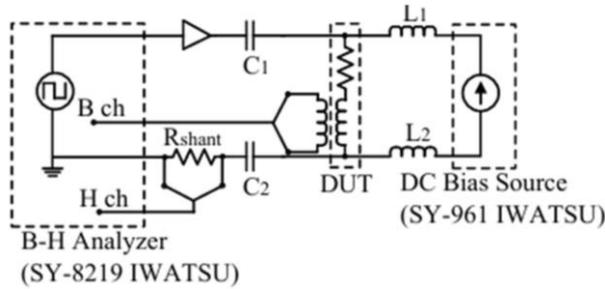


表 1.3.1.1 測定回路の回路条件

Input voltage $V_{in}$	150 V
Output voltage $V_{out}$	75 V
Duty ratio $d$	0.5
Switching frequency $f_{sw}$	40 kHz
Inductance $L$	316 $\mu$ H
DC component on inductor current $I_{L,dc}$	6 A

図 1.3.1.1 直流重畳下の鉄損測定回路



(a) 鉄ダスト (SK-Toho Zinc)

(b) センダスト (HK-Toho Zinc)

(c) Mn-Zn フェライト (PC40-TDK)

図 1.3.1.2 検討対象となるインダクタの外観<sup>9)</sup>

表 1.3.1.2 検討対象となるインダクタの仕様<sup>9)</sup>

(a) 鉄ダスト (SK-Toho Zinc)

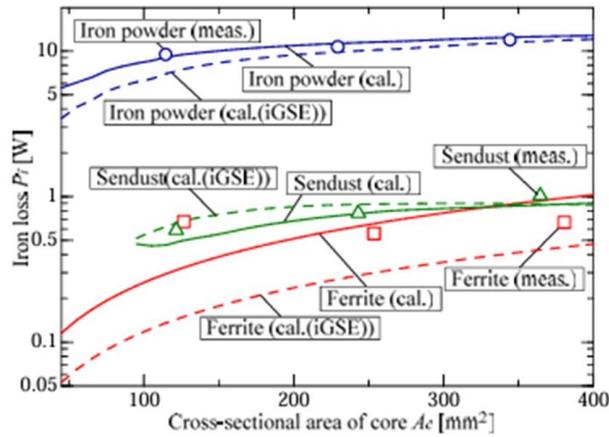
Inductor name	Iron powder 1	Iron powder 2	Iron powder 3
Number of parallel cores	1	2	3
Magnetic path length of core $l_c$	108.4 mm	108.4 mm	108.4 mm
Cross-sectional area of core $A_c$	115 mm <sup>2</sup>	230 mm <sup>2</sup>	345 mm <sup>2</sup>
Winding number $N$	67	41	31
Inductance $L$	316 $\mu$ H	307 $\mu$ H	302 $\mu$ H

(b) センダスト (HK-Toho Zinc)

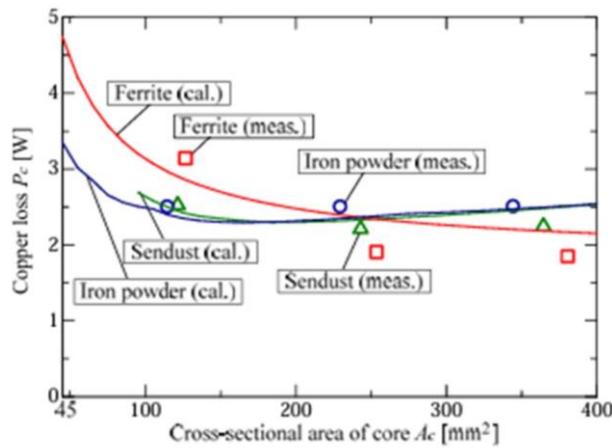
Inductor name	Sendust 1	Sendust 2	Sendust 3
Number of parallel cores	1	2	3
Magnetic path length of core $l_c$	108.4 mm	108.4 mm	108.4 mm
Cross-sectional area of core $A_c$	115 mm <sup>2</sup>	230 mm <sup>2</sup>	345 mm <sup>2</sup>
Winding number $N$	65	38	30
Inductance $L$	293 $\mu$ H	301 $\mu$ H	316 $\mu$ H

(c) Mn-Zn フェライト (PC40-TDK)

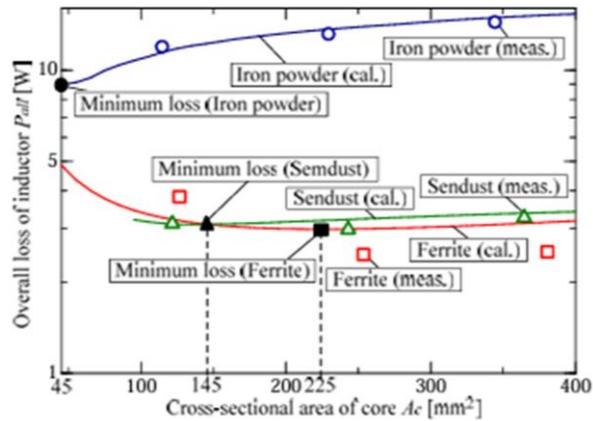
Inductor name	Ferrite 1	Ferrite 2	Ferrite 3
Number of parallel cores	1	2	3
Magnetic path length of core $l_c$	124 mm	124 mm	124 mm
Air gap length $l_g$	2.80 mm	1.36 mm	0.84 mm
Cross-sectional area of core $A_c$	127 mm <sup>2</sup>	127 mm <sup>2</sup>	127 mm <sup>2</sup>
Winding number $N$	75	37	15
Inductance $L$	493 $\mu$ H	394 $\mu$ H	366 $\mu$ H



(a) 鉄損



(b) 銅損



(c) インダクタ全損失

図 1.3.1.3 鉄損・銅損・インダクタ全損失の計算結果と測定結果<sup>(9)</sup>

図 1.3.1.3(a)より、鉄損計算結果と測定結果に関して鉄ダストとセンダストはよく一致していることが確認された。一方、鉄損が小さい Mn-Zn フェライトでは両者に差異が生じている。これは鉄損測定値の誤差によるものと考えられる。実験に使用したフェライトインダクタでは、磁界波形と磁束密度波形の位相差が約  $88.7^\circ$ であり、 $90^\circ$ に近づくにつれて鉄損測定誤差が増加する。この誤差を考慮すると、図 1.3.1.3(a)の測定結果は計算結果を十分に反映していると判断できる。測定結果より、小型で巻数の多いインダクタでは直流磁界が大きくなる傾向にあるため、鉄損が直流磁界バイアスの影響を受ける鉄ダストやフェライトを用いる場合には、鉄損計算時に直流磁界バイアス特性を考慮することが重要であると考えられる。

また、図 1.3.1.3(b)より銅損の計算結果と測定結果は各磁性材料においてよく一致していることが確認された。鉄心断面積が

同じ場合、磁性材料の種類による銅損の違いはほとんど見られなかった。これはギャップを設けたフェライトコアの磁気抵抗が鉄ダストやセンダストの磁気抵抗とほぼ同等であり、その結果、巻線数もほぼ同等になったためと考えられる。したがって、高透磁率の磁性材料にギャップを設けた場合においても、ギャップを設けない低透磁率の磁性材料と比較して銅損が低減できるとは限らないことが予想される。

さらに、**図 1.3.1.3(c)**よりインダクタ全損失の計算結果と測定結果は各磁性材料においてよく一致していることが確認された。本回路条件においてインダクタ全損失が最小となる条件を**表 1.3.1.3**に示す。**表 1.3.1.3**より、センダストとフェライトのインダクタ全損失の最小値はほぼ同等であることがわかる。しかし、センダストの方が鉄心体積をやや小さくできること、ギャップを設けたフェライトコアではフリンジング損失が発生しやすいこと、およびギャップの追加によるコスト増加の要因を考慮すると、センダストの方が優位性が高いと考えられる。

**表 1.3.1.3** インダクタ損失が最小となる条件

Core material of inductor	Iron powder	Sendust	Ferrite
Overall loss of inductor $P_{all}$	8.96 w	3.10 w	2.99 w
Core volume $V_c$	4860 mm <sup>3</sup>	15660 mm <sup>3</sup>	27900 mm <sup>3</sup>

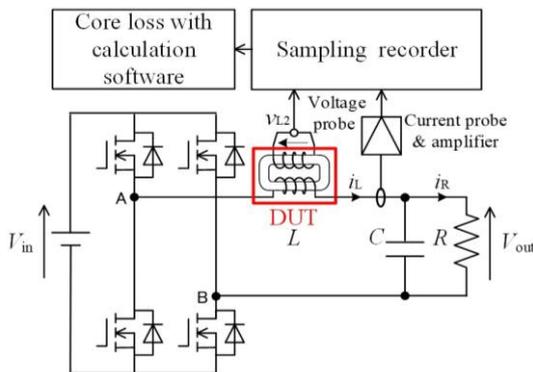
### 3.1.2 インバータ励磁でのベンチマーク

インダクタ全損（鉄損・銅損）と鉄心体積のバランスが最適となる AC フィルタインダクタの設計例を示す。**図 1.3.1.4**に示す単相 PWM インバータを**表 1.3.1.4**に示す回路条件で動作させた場合において、磁性材料（材料組成と比透磁率）と鉄心体積を変更することで AC フィルタインダクタの損失と体積の低減を図る。

**図 1.3.1.4**に示す単相 PWM インバータにおいて、磁性材料と鉄心体積を変更して設計した結果の一例を**図 1.3.1.5**に示す<sup>(10)</sup>。インダクタの損失と鉄心体積のバランスが最も良い鉄心をベストケース、検討対象の鉄心においてインダクタ損失および鉄心体積が最大の鉄心をそれぞれワーストケース (1) およびワーストケース (2) とする。ベストケースと 2 つのワーストケースを比較すると、ベストケースのインダクタ損失はケース (1) よりも 55.7 % (2.37 W)、鉄心体積はケース (2) よりも 69.3 % (35.9 cm<sup>3</sup>) 小さいことがわかる。これにより、磁性材料の適切な選択でインダクタ損失と鉄心体積を大幅に削減できることが示されている。

また、**図 1.3.1.6**に示すようにベストケースにおける損失割合はほぼ均等になっているのに対し、ケース (2) のように鉄心体積が大きくても低損失な設計では損失割合が異なる結果も得られている<sup>(10)</sup>。

さらに、B-H 曲線に注目するとベストケースの最大磁束密度は 0.37 T であり、飽和磁束密度 (1.00 T) と比較して 73.0 % 小さい励磁条件で動作していることがわかる。したがって、AC フィルタインダクタの最適化設計においては飽和磁束密度から十分な余裕を持った磁束密度でインダクタを動作させる必要があると考えられる。



**図 1.3.1.4** 単相 PWM インバータ回路

**表 1.3.1.4** 単相 PWM インバータの仕様

入力電圧 $V_{in}$	DC 200 V
出力電力 $P_{out}$	350 W
出力周波数 $f_{out}$	50 Hz
スイッチング周波数 $f_{sw}$	20 kHz
変調率 $m$	0.707
AC フィルタインダクタンス $L$	1 mH
AC フィルタキャパシタンス $C$	10 $\mu$ F
出力抵抗 $R$	28.5 $\Omega$

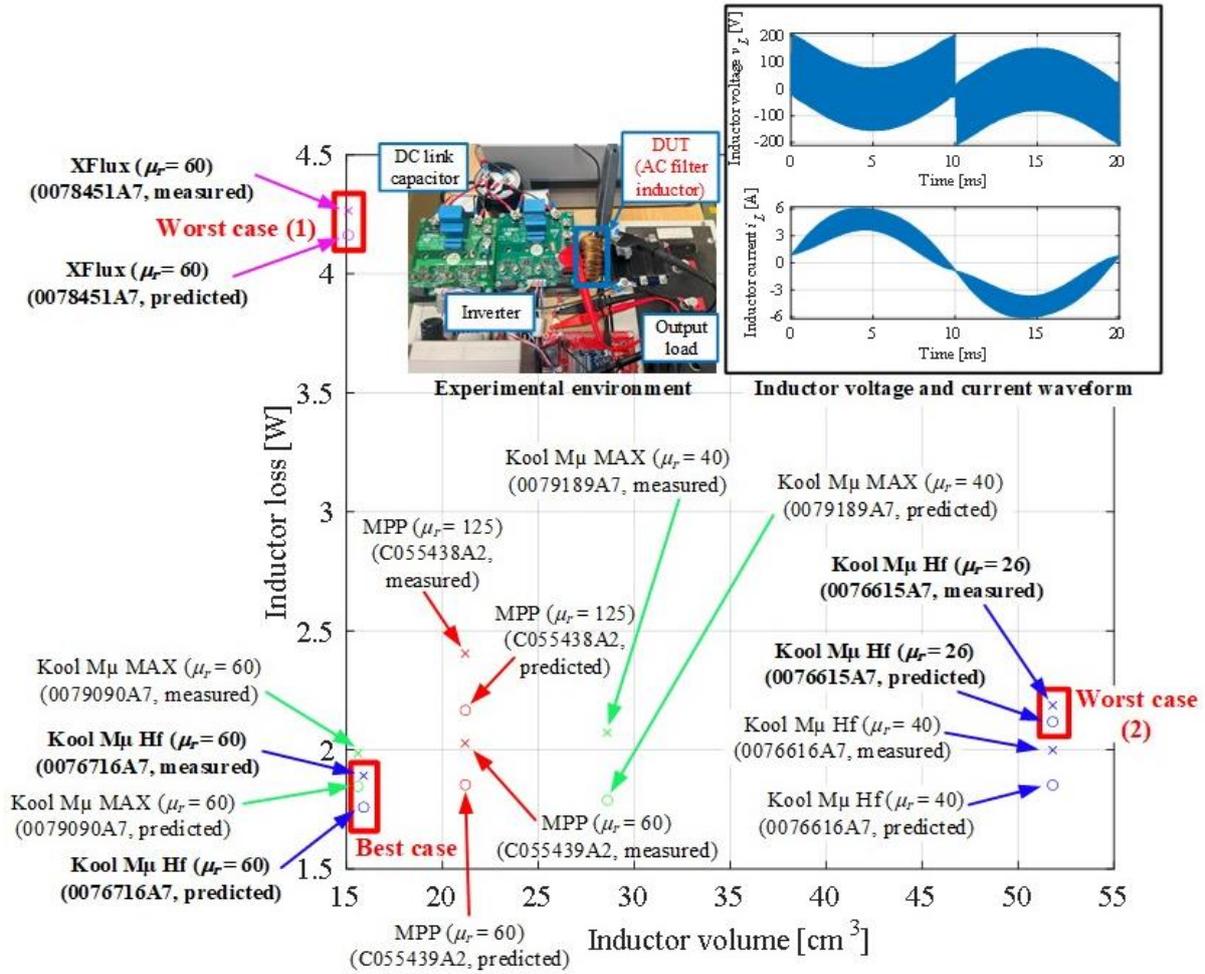


図 1.3.15 単相 PWM インバータ励磁における各種磁性材料のインダクタ全損-鉄心体積特性の一例<sup>(10)</sup>

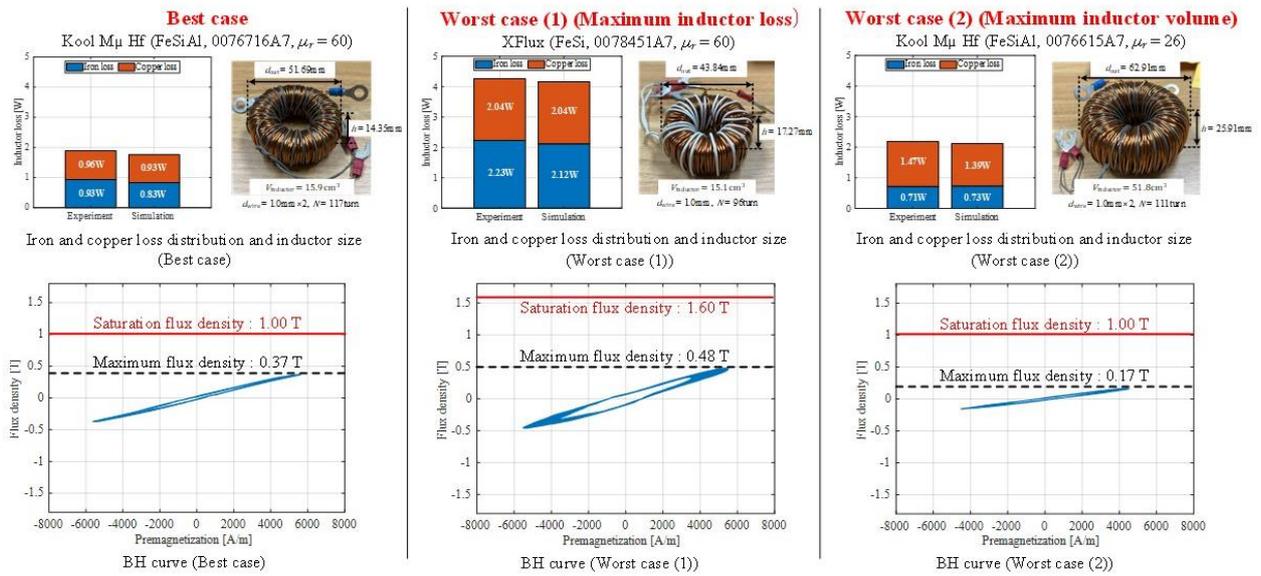


図 1.3.16 AC フィルタインダクタの最適化設計結果例<sup>(10)</sup>と B-H 曲線の軌跡

[松盛裕明]

## 文献

- (1) Bima Nugraha Sanusi, "Advances in High Frequency Inductor Design for Power Converter", Ph.D. thesis, Technical University of Denmark, 2023
- (2) J. Wang, N. Rasekh, X. Yuan and K. J. Dagan, "An Analytical Method for Fast Calculation of Inductor Operating Space for High-Frequency Core Loss Estimation in Two-Level and Three-Level PWM Converters", in *IEEE Transactions on Industry Applications*, Vol.57, No.1, pp.650-663, Jan.-Feb. 2021, doi: 10.1109/TIA.2020.3037879
- (3) T. Guillod, P. Papamanolis and J. W. Kolar, "Artificial Neural Network (ANN) Based Fast and Accurate Inductor Modeling and Design", IEEE Open Journal of Power Electronics, 2020
- (4) H. Li *et al.*, "MagNet: An Open-Source Database for Data-Driven Magnetic Core Loss Modeling," 2022 *IEEE Applied Power Electronics Conference and Exposition (APEC)*, Houston, TX, USA, 2022, pp.588-595, doi: 10.1109/APEC43599.2022.9773372.
- (5) A. J. Hanson, J. A. Belk, S. Lim, C. R. Sullivan and D. J. Perreault, "Measurements and Performance Factor Comparisons of Magnetic Materials at High Frequency" in *IEEE Transactions on Power Electronics*, Vol.31, No.11, pp.7909-7925, Nov. 2016, doi: 10.1109/TPEL.2015.2514084.
- (6) J. Mühlethaler, *Modeling and Multi-Objective Optimization of Inductive Power Components*, Ph.D. dissertation, ETH Zurich, Zurich, Switzerland, 2012.
- (7) R. S. Yang, A. J. Hanson, B. A. Reese, C. R. Sullivan and D. J. Perreault, "A Low-Loss Inductor Structure and Design Guidelines for High-Frequency Applications", in *IEEE Transactions on Power Electronics*, Vol.34, No.10, pp.9993-10005, Oct. 2019, doi: 10.1109/TPEL.2019.2892397.
- (8) H. Matsumori, T. Shimizu, K. Takano and H. Ishii, "Evaluation of Iron Loss of AC Filter Inductor Used in Three-Phase PWM Inverters Based on an Iron Loss Analyzer", IEEE T. on Power Electronics, 2016
- (9) 三輪明寛, 清水敏久, 高野耕至, 石井仁, "鉄損の直流磁界バイアス特性を考慮した降圧チョップ回路用インダクタの低損失設計", 電気学会論文誌 D (産業応用部門誌), Vol.137, No.5, pp.385-394, May 2017. doi:10.1541/ieejias.137.385
- (10) Taisei. Yamauchi and Hiroaki. Matsumori, "Proper magnetic materials selection method for AC filter inductor design used in single phase PWM inverters", AIP Advances, vol. 14, Issue.1, p.015132, 2024

## 3.2 コモンモードインダクタ

**キーワード:** コモンモードインダクタ, EMI, 鉄損, 磁束密度, ナノクリスタル

## 3.2.1 コモンモードインダクタの概要

パワー半導体デバイスのスイッチングを利用するパワーエレクトロニクス機器において、その電圧・電流は瞬間的に大きく変動する。急峻な電圧・電流の変動は、多くの高周波成分（電磁ノイズ）を含み、周辺電子機器へ誤動作などの悪影響を及ぼす電磁障害（EMI: electromagnetic interference）の要因となる。EMIを防止するために、国際電気標準会議などがEMI規格を定めており、すべてのパワーエレクトロニクス機器は、アプリケーションに応じたノイズ規格値を満たすことを要求されている。

近年実用化に向けた研究開発が盛んにおこなわれている炭化ケイ素（SiC）や窒化ガリウム（GaN）などのワイドバンドギャップ半導体を用いたパワーデバイスは、従来のシリコン半導体をベースとするパワーデバイスよりも10倍以上高速のスイッチングを実現する。スイッチング速度の高速化により、スイッチング損失が削減できる一方で、スイッチングに伴う高周波電磁ノイズの大幅な増加が懸念される<sup>(1)-(4)</sup>。電磁ノイズは、伝搬モードに基づき、ディファレンシャルモード（DM）ノイズとコモンモード（CM）ノイズに大別される。なかでも、システム各部に分布する浮遊容量を介して伝搬するCMノイズは、数MHz以上の高周波領域において支配的となることが多い。このため、パワーエレクトロニクス機器の電磁ノイズに起因するEMIを抑制するために、CMノイズの解析および低減に多くの時間とコストが費やされている。

CMノイズ対策用磁気部品として、コモンモードインダクタ（CMI）が挙げられる<sup>(5)</sup>。CMIは、電力線の相数に対応する本数の巻線を単一の鉄心に同極性に施すことで製作する。例えば、CMIを接続する対象が単相のシステムであれば2本、三相のシステムであれば3本の巻線を鉄心に施す。図1.3.2.1に示すように、CM信号に対しては、CMIの鉄心内部に生じる磁束は強め合い、DM信号に対して生じる磁束は、その合計が理想的には零となる。従ってCMIは、CMノイズに対してのみインダクタンスを有するため、CMノイズ抑制部品として広く使用されている。

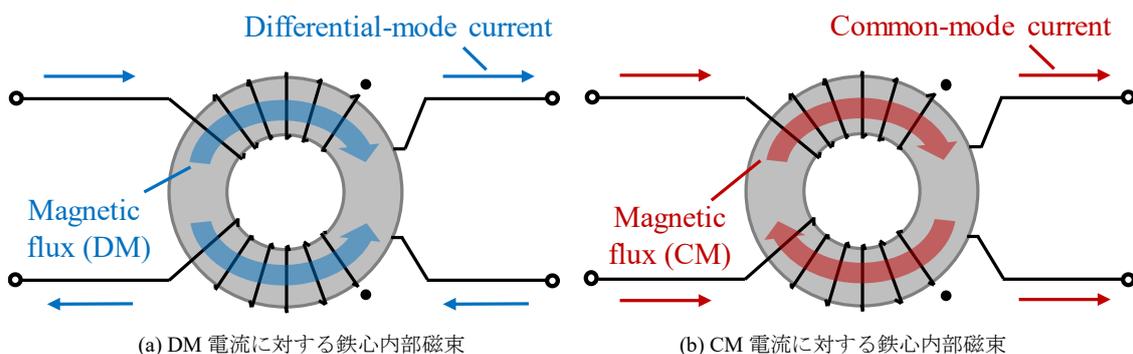


図 1.3.2.1 単相 CMI の巻線構造と鉄心内部磁束の模式図

近接する部品との不要な磁気結合によるノイズ抑制性能の劣化を防ぐため、CMIには高透磁率かつトロイダル形状の鉄心を用いることが多い。また、高周波領域におけるインピーダンス低下を避けるため、CMIは巻線間浮遊容量が小さいことが望ましい。これは、浮遊容量を介して高周波電流が巻線間をバイパスし、鉄心を経由しない経路が形成されることで、実効的なインピーダンスが低下するためである。単層巻線構造を採用することで、多層巻線構造と比較して巻線間浮遊容量を大きく削減できるが、トロイダルコアの窓の占積率が低下してしまう。このため、鉄心サイズの大化とのトレードオフ関係があることを考慮し、適切な巻線方式を選択する必要がある。加えて、CMIの漏れインダクタンスは、DMノイズ抑制のために利用できる。すなわち、CMIの漏れインダクタンスを積極的に利用することで、DMノイズ抑制素子の小型化や点数削減を実現できる。しかし、定格電流が大きいアプリケーションでは、巻線に流れる大電流(DM電流)と漏れインダクタンスの影響で、鉄心内部に不均一な磁束が生じることがある。その結果、局所的に磁気飽和が発生し、CMIのインダクタンスが低下してノイズ抑制性能が劣化するおそれがあるため、注意を要する。

多くの場合、CMIはEMI対策部品の中で最も大きな体積・重量を占める。このため、CMIの小型化や最小体積設計に関する検討が数多くおこなわれてきた<sup>(6)-(8)</sup>。本節では、パワーエレクトロニクス機器の代表的なアプリケーションである三相モータ駆動システムを例とし、磁性材料の比透磁率と鉄損特性を考慮したCMIの最小体積設計をおこない、さらなる小型化を実現するために磁性材料へ要求される特性と、設計において今後解決すべき技術課題について述べる。

### 3.2.2 検討対象システムの構成とCM等価回路

図1.3.2.2に、パルス幅変調(PWM: pulse width modulation)インバータ給電の三相モータ駆動システムを対象としたノイズ評価システムの構成を示す。モータケースとインバータのヒートシンクはグラウンドプレーンに接続されている。直流電源と三相PWMインバータは、電源側のインピーダンスを安定させるために、LISN(line impedance stabilization network)を介して接続される。インバータは、各相電圧の変化に対応した対地電位変動 $v_{cm}$ を生じる。この電位変動は、CM電圧と呼ばれ、インバータの三相出力電圧 $v_u, v_v, v_w$ を用いて、以下の式(1.3.2.1)として表せる<sup>(9)</sup>。

$$v_{cm} = \frac{v_u + v_v + v_w}{3} \quad (1.3.2.1)$$

モータやインバータの出力ケーブルを含むCMインピーダンスを $Z_{cmo}$ 、LISNやインバータの入力ケーブルを含むCMインピーダンスを $Z_{cmi}$ とすると、図1.3.2.2のモータ駆動システムのCM等価回路は、図1.3.2.3のように表せる。CMノイズ源であるCM電圧と、CMインピーダンス $Z_{cmo}, Z_{cmi}$ により、以下の式(1.3.2.2)で表されるCM電流 $i_{cm}$ が伝搬する。

$$i_{cm} = \frac{v_{cm}}{Z_{cmi} + Z_{cmo}} \quad (1.3.2.2)$$

CM電流は、インバータと電源を共有する機器へと伝搬する伝導性EMIや、主にケーブルをアンテナとし、空間を電磁波として伝搬することで周辺機器へ影響を及ぼす放射性EMIの要因であるため、適切な対策が必要となる。

### 3.2.3 入力側EMIフィルタ

三相モータ駆動システムにおいて、CMIを用いるCMノイズ対策としては、入力側EMIフィルタ<sup>(10)</sup>、出力側CMI<sup>(11)</sup>、および出力側EMIフィルタ<sup>(12)</sup>などが挙げられる。入力側EMIフィルタを接続したモータ駆動システムの構成を図

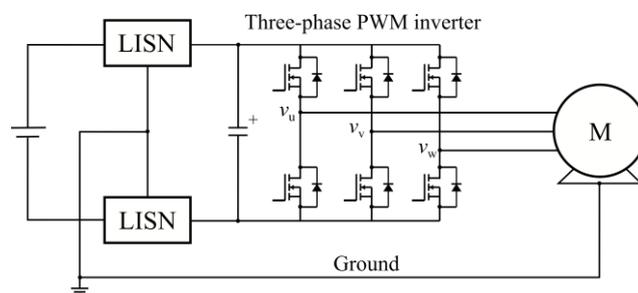


図 1.3.2.2 ノイズ評価用三相モータ駆動システムの構成

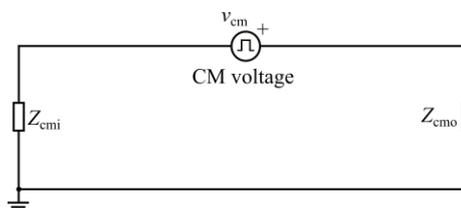


図 1.3.2.3 図 1.3.2.2 の CM 等価回路

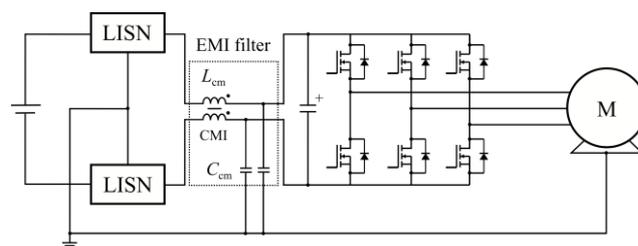


図 1.3.2.4 入力側 EMI フィルタを接続したモータ駆動システムの構成

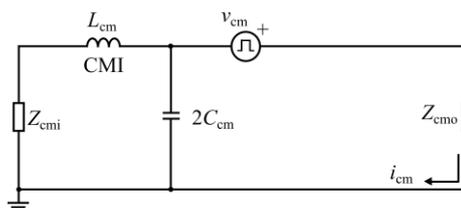


図 1.3.2.5 図 1.3.2.4 の CM 等価回路

1.3.2.4 に、その CM 等価回路を図 1.3.2.5 に示す。入力側 EMI フィルタは、CMI  $L_{cm}$  と Y コンデンサ  $C_{cm}$  から構成される。CMI が CM 電流の伝搬経路の CM インピーダンスを高め、Y コンデンサが CM 電流に対して低インピーダンスのバイパス経路を構成することで、電源側への CM 電流の伝搬を抑制する。Y コンデンサの静電容量を大きくすると、接地系へ流出する電流が増加し、感電などの恐れが高まる。このため、Y コンデンサの静電容量値は、アプリケーションごとにその最大値が決められている。すなわち、入力側 EMI フィルタが要求減衰特性を満たすように、CMI のインダクタンス値を調整することが多い。特に、低周波領域で大きな減衰量を実現するには、非常に大きな CMI が必要となる。従って、入力側 EMI フィルタの CMI に使用する磁性材料には、高透磁率の材料を選定し、できる限り少ないターン数で所望のインダクタンスを実現できることが望まれる。また、CM 電流の大部分は、Y コンデンサを介して還流するため、入力側 EMI フィルタの CMI は比較的小さい信号で励磁される。このため、多くの場合、入力側 EMI フィルタを構成する CMI には、高い飽和磁束密度あるいは低鉄損特性を有する磁性材料が必ずしも必要ではない。

### 3.2.4 出力側 CMI

次に、インバータの出力側に CMI を接続したモータ駆動システムの構成を図 1.3.2.6 に、その CM 等価回路を図 1.3.2.7 に示す。モータ駆動システムの出力側 CM インピーダンス  $Z_{cmo}$  は、モータの巻線-ケース間浮遊容量が支配的な容量性インピーダンスとみなせる。すなわち、インバータの出力側に CMI を接続することで、CMI とモータの浮遊容量がローパスフィルタを構成する。ここで、このローパスフィルタのカットオフ周波数が、インバータのスイッチング周波数よりも十分低いと仮定すると、スイッチング周波数近傍において、図 1.3.2.7 の CM 等価回路では CMI のインピーダンスが支配的となる。このとき、インバータの CM 電圧のほぼすべてが CMI の両端に印加されるため、CMI の鉄心内部に高い磁束密度が生じる。すなわち、出力側 CMI に使用する磁性材料には、高い飽和磁束密度と大信号励磁下での低鉄損特性が要求される。また、入力側 EMI フィルタの CMI と同様に、少ないターン数の巻線で大きなインダクタンスを実現するために、高い比透磁率も要求される。ここで通常、モータの浮遊容量は数 nF 程度の値をとることが多い。このため、ローパスフィルタのカットオフ周波数をインバータのスイッチング周波数よりも低く設定するには、数十 mH を超える非常に大きなインダクタンスが必要となり、CMI の体積・重量の増加は避けられない。

### 3.2.5 出力側 EMI フィルタ

図 1.3.2.8 と図 1.3.2.9 それぞれに示すのは、モータ駆動システムの出力側に接続した EMI フィルタの構成とその CM 等価回路である。この方式では、DM インダクタ  $L_{dm}$  と DM コンデンサ  $C_{dm}$  から構成される正弦波フィルタの中性点を、Y コンデンサを介してインバータの直流入力に接続する。CM 電流は図 1.3.2.9 に示すように、フィルタを接続することで構成されたループ内を循環し、接地系への伝搬は大きく抑制される。また、CMI をフィルタループの内側に配置し、ループ内を循環する CM 電流を抑制する。なお例えば、 $L_{cm} \geq 100 \cdot L_{dm}/3$ 、 $2C_{cm} \leq 3C_{dm}/100$  とそれぞれ設定することで、CM に対して DM インダクタと DM コンデンサの影響を無視できるため<sup>(13)</sup>、図 1.3.2.9 では、 $L_{dm}$  と  $C_{dm}$  を省略している。さらに、

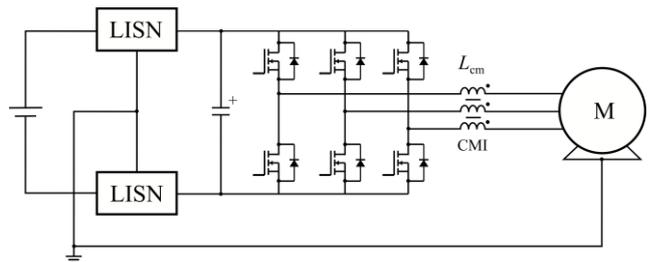


図 1.3.2.6 出力側 CMI を接続したモータ駆動システムの構成

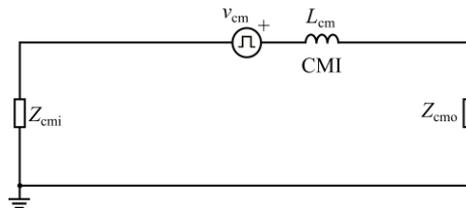


図 1.3.2.7 図 1.3.2.6 の CM 等価回路

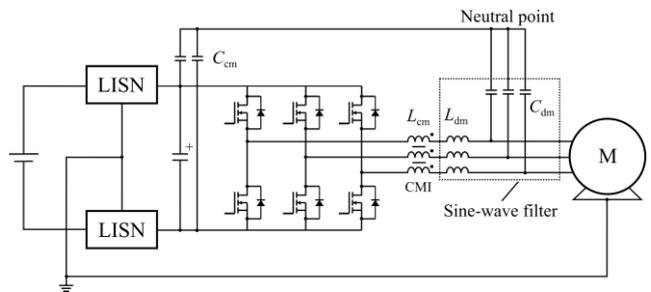


図 1.3.2.8 出力側 EMI フィルタを接続したモータ駆動システムの構成

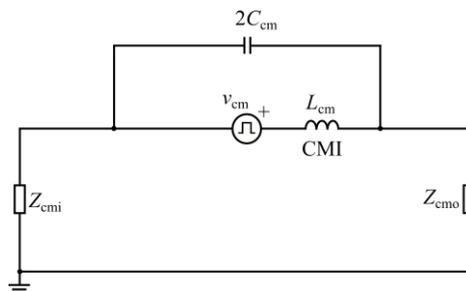


図 1.3.2.9 図 1.3.2.8 の CM 等価回路

CMIとYコンデンサで決定されるカットオフ周波数を、インバータのスイッチング周波数より低く設定することで、**図 1.3.2.6**に示した出力側CMIと同様にCMIを設計できる。加えて、この方式では、モータの浮遊容量よりも大きな静電容量を有するYコンデンサを使用できるため、CMIのみを接続する方式と比較して、CMIの小型化を実現できる。以下では、出力側EMIフィルタに使用するCMIを対象とし、インバータのスイッチング周波数ごとに最小体積設計をおこなった結果と、さらなる小型化を実現するために磁性材料に要求される特性、および設計における技術課題を整理する。なお、本節の議論は、単相/三相の相数を問わずPWMインバータ一般に広く展開できる。

### 3.2.6 CMIに要求されるインダクタンス

はじめに、出力側EMIフィルタに使用するCMIの設計について述べる。CMIの鉄心としては、ナノクリスタル材料(Vitroperm 500F, VACUUMSCHMELZE)のトロイダルコアを選定する。磁性材料の比透磁率と鉄損特性に基づき、鉄心の窓面積と内部磁束密度を考慮し、10 kHzから1 MHzの周波数帯域における任意のインバータのスイッチング周波数 $f_{sw}$ に対して、許容できる損失密度未満となる最小体積のCMIを設計する。

Vitroperm 500Fのデータシート<sup>(14)</sup>には、10 kHzと100 kHzにおけるAL値が記載されている。ここでは、10 kHz以下のAL値は、10 kHzでの値に固定し、それ以外の帯域におけるAL値は、10 kHzと100 kHzの値を対数スケールで内挿および外挿した値を使用した。トロイダルコアの窓面積については、必要なターン数の巻線を施すことができる十分な大きさを有しているかを評価する。CMIに要求されるインダクタンス $L_{cm}$ を得るために必要なターン数は、データシートから得たAL値を用いて、フィルタのカットオフ周波数 $f_{cut}$ ごとに計算する。なお、カットオフ周波数は、インバータのスイッチング周波数 $f_{sw}$ に対して十分低く、 $f_{cut} = f_{sw}/7$ と設定した<sup>(15)</sup>。

### 3.2.7 磁性材料の鉄損特性を考慮したCMIの設計

次に、Vitroperm 500Fの鉄損特性は、B-Hアナライザなどを用いて、任意の周波数および磁束密度において測定できる。**図 1.3.2.10**に、正弦波励磁条件下におけるVitroperm 500Fの鉄損特性の測定結果を示す。測定した鉄損特性から、許容できる損失密度 $P_{limit}$ に達する磁束密度を、励磁周波数ごとに求めることができる。本節では、測定した鉄損特性に対して以下の損失式を用いたカーブフィッティングをおこない、6つのフィッティングパラメータを同定した。

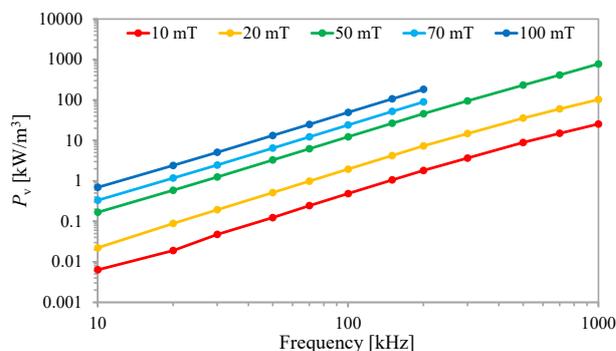
$$P_v = k_1 f^{\alpha_1} B_p^{\beta_1} + k_2 f^{\alpha_2} B_p^{\beta_2} \quad (1.3.2.3)$$

上式において、 $P_v$ は損失密度、 $f$ は励磁周波数、 $B_p$ は磁束密度のピーク値、 $k_1, k_2, \alpha_1, \alpha_2, \beta_1$ , および $\beta_2$ はそれぞれフィッティングパラメータである。本節では、 $P_{limit}$ を300 kW/m<sup>3</sup><sup>(16)</sup>とし、励磁周波数ごとに $P_{limit}$ に達する制限磁束密度 $B_{limit}$ を式(1.3.2.3)に基づき求めた。

なお、Vitroperm 500Fは、100 °Cにおいて飽和磁束密度が1.1 T程度の値となる<sup>(14)</sup>。このことを踏まえて、本節では、 $B_{limit}$ の最大値は1.0 Tとした。CMIの鉄心内部に生じる磁束のピークは、インバータのCM電圧を $\pm E_{dc}/2$ 、デューティ0.5の矩形波と仮定したときに最大となる( $E_{dc}$ はインバータの直流入力電圧)。この条件において、鉄心内部磁束密度 $B_c$ を計算し、制限磁束密度 $B_{limit}$ 未満かを評価する。

Vitroperm 500Fは、比透磁率がおおよそ15,000~150,000の値をとる<sup>(14)</sup>。そこで、上述の鉄心の窓面積と内部磁束密度を考慮し、比透磁率 $\mu_r$ が25,000以上、60,000以上、90,000以上の3通りの条件において、データシートから鉄心を選定し、CMIの設計をおこなった。**図 1.3.2.11**に、各条件において、インバータのスイッチング周波数ごとに設計したCMIの体積 $V_c$ を示す。なお、**図 1.3.2.11**には、制限磁束密度 $B_{limit}$ 、および鉄心内部磁束密度 $B_c$ のスイッチング周波数ごとの計算結果も併せてプロットしている。また、設計においては、インバータの直流入力電圧は200 V、モータ定格は0.75 kWとした。

比透磁率が高い鉄心を選定すると、ターン数は少なくなるが、鉄心内部磁束密度が上昇するため、結果的に寸法の大きな鉄心が必要となる。また、**図 1.3.2.11**より、スイッチング周波数の高周波化による体積削減効果は40 kHz程度までであることが確認できる( $\mu_r \geq 25,000$ の条件)。加えて、より比透磁率の低い鉄心を含めて設計することで、特に高周波領域



**図 1.3.2.10** Vitroperm 500Fの鉄損特性

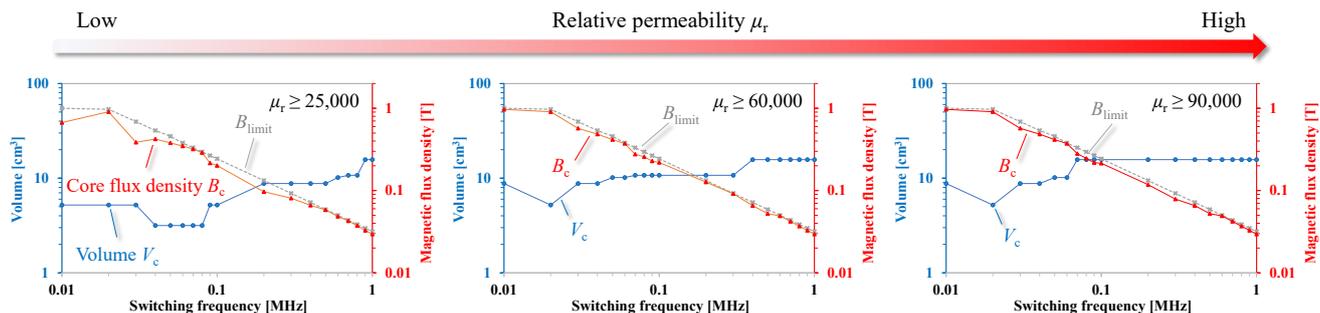


図 1.3.2.11 インバータのスイッチング周波数ごとに設計した CMI の体積  $V_c$  と鉄心内部磁束密度  $B_c$

において体積削減効果が得られることが確認できる。

例として、 $f_{sw} = 50 \text{ kHz}$  において設計した 2 つの CMI を製作した。 $\mu_r \geq 60,000$  および  $\mu_r \geq 90,000$  の条件では、L2045-V102（鉄心の型番）に各相 14 ターンの巻線を施して製作した。また、 $\mu_r \geq 25,000$  の条件では、L2030-W358 に各相 33 ターンの巻線を施して製作した。製作した 2 つの CMI の外観を図 1.3.2.12 に示す。比透磁率の高い鉄心を使用することで、必要なターン数は少なくなり、巻線が鉄心に疎に巻かれていることが確認できる。一方で、比透磁率の低い鉄心を使用した条件では、鉄心の体積は小さくなるが、必要なターン数が増加し、多層巻きの非常に密な巻線構造となっている。

### 3.2.8 試作した CMI のインピーダンス

製作した 2 つの CMI の CM に対するインピーダンスを、ネットワークアナライザを用いて 1 kHz から 30 MHz の帯域にわたり測定した結果を、図 1.3.2.13 にまとめて示す。比透磁率の高い鉄心（L2045-V102,  $\mu_r \approx 100,000$ ）を使用した条件では、10 kHz 付近から、透磁率の減少によりインピーダンスの上昇の傾きが緩やかになる。その後、2 MHz 付近において、浮遊容量との自己共振を引き起こし、以降の周波数ではインピーダンスが減少する。対して、比透磁率の低い鉄心（L2030-W358,  $\mu_r \approx 25,000$ ）を使用した条件では、浮遊容量が大きく、200 kHz 付近で自己共振を引き起こし、以降の周波数帯域ではインピーダンスが減少していく。結果として、1 MHz 以降の帯域で 2 つの CMI のインピーダンスには大きな差が生じており、低透磁率の鉄心を使用した条件では、高透磁率の鉄心を使用した CMI よりも、高周波帯域における CM ノイズ抑制性能が大きく劣化すると考えられる。



図 1.3.2.12 製作した CMI の外観  
(左：高透磁率鉄心を使用，右：低透磁率鉄心を使用)

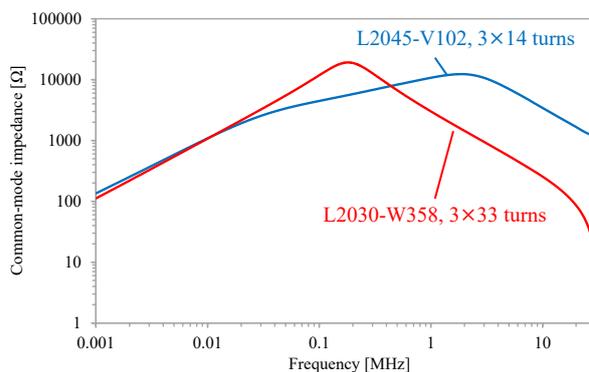


図 1.3.2.13 製作した CMI のインピーダンスの測定結果

### 3.2.9 まとめ

本節では、三相 PWM インバータ給電モータ駆動システムにおける出力側 EMI フィルタの CMI を対象とし、磁性材料の比透磁率と鉄損特性を考慮した最小体積設計について述べた。低透磁率の鉄心を選定した条件では、必要ターン数が増加するため、鉄心内部磁束密度を比較的強く抑えることが可能となり、小型の鉄心を使用できる。しかし、低透磁率の鉄心を使用すると、高透磁率の鉄心を選定した条件と比べて浮遊容量が非常に大きく、結果として、高周波領域の CM ノイズ抑制性能が劣化する。従って、小型・軽量かつ広帯域にわたり大きなインピーダンスを維持する CMI に適した磁性材料としては、ターン数（浮遊容量）の削減のために高透磁率を有すること、さらに高周波励磁条件下でも低鉄損特性を示し、鉄心内部磁束密度が制限されないことが要求される。また、CMI の設計において、透磁率および鉄損の周波数特性だけでなく、浮遊容量の推定に基づく、インピーダンスの周波数特性を考慮した最小体積設計法の確立が望まれる。

[高橋翔太郎]

文献

- (1) D. Han, S. Li, Y. Wu, W. Choi, and B. Sarlioglu: “Comparative analysis on conducted CM EMI emission of motor drives: WBG versus Si devices”, *IEEE Trans. Industrial Electronics*, Vol. 64, No. 10, pp. 8353–8363 (2017)
- (2) G. Engelmann, A. Sewergin, M. Neubert, and R. W. De Doncker: “Design challenges of SiC devices for low- and medium- voltage DC-DC converters”, *IEEJ Journal of Industry Applications*, Vol. 8, No. 3, pp. 505–511 (2019)
- (3) B. Zhang, and S. Wang: “A survey of EMI research in power electronics systems with wide-bandgap semiconductor devices”, *IEEE Journal of Emerging and Selected Topics in Power Electronics*, Vol. 8, No. 1, pp. 626–643 (2020)
- (4) S. Takahashi, K. Wada, H. Ayano, S. Ogasawara, and T. Shimizu: “Review of modeling and suppression techniques for electromagnetic interference in power conversion systems”, *IEEJ Journal of Industry Applications*, Vol. 11, No. 1, pp.7–19 (2022)
- (5) M. L. Heldwein, L. Dalessandro, and J. W. Kolar: “The three-phase common-mode inductor: modeling and design issues”, *IEEE Trans. Industrial Electronics*, Vol.58, No.8, pp.3264-3274 (2011)
- (6) Y. Maillat, R. Lai, S. Wang, F. Wang, R. Burgos, and D. Boroyevich: “High-density EMI filter design for DC-fed motor drives”, *IEEE Trans. Power Electronics*, Vol. 25, No. 5, pp. 1163–1172 (2010)
- (7) D. O. Boillat, F. Krismer, and J. W. Kolar: “EMI filter volume minimization of a three-phase, three-level T-type PWM converter system”, *IEEE Trans. Power Electronics*, Vol. 32, No. 4, pp. 2473–2480 (2017)
- (8) B. Zaidi, A. Videt, and N. Idir: “Optimization method of CM inductor volume taking into account the magnetic core saturation issues”, *IEEE Trans. Power Electronics*, Vol. 34, No. 5, pp. 4279–4291 (2019)
- (9) S. Ogasawara, and H. Akagi: “Modeling and damping of high-frequency leakage currents in PWM inverter-fed AC motor drive systems”, *IEEE Trans. Industry Applications*, Vol. 32, No. 5, pp. 1105–1114 (1996)
- (10) F. Y. Shih, D. Y. Chen, Y. P. Wu, and Y. T. Chen: “A procedure for designing EMI filters for AC line applications”, *IEEE Trans. Power Electronics*, Vol. 11, No. 1, pp. 170–181 (1996)
- (11) A. Roc'h, and F. Leferink: “Nanocrystalline core material for high-performance common mode inductors”, *IEEE Trans. Electromagnetic Compatibility*, Vol. 54, No. 4, pp. 785–791 (2012)
- (12) H. Akagi, H. Hasegawa, and T. Doumoto: “Design and performance of a passive EMI filter for use with a voltage-source PWM inverter having sinusoidal output voltage and zero common-mode voltage”, *IEEE Trans. Power Electronics*, Vol. 19, No. 4, pp. 1069–1076 (2004)
- (13) M. Antivachis, P. S. Niklaus, D. Bortis, and J. W. Kolar: “Input/output EMI filter design for three-phase ultra-high speed motor drive GaN inverter stage”, *CPSS Trans. Power Electronics and Applications*, Vol. 6, No. 1, pp. 74–92 (2021)
- (14) VACUUMSCHMELZE GmbH & Co. KG, Nanocrystalline VITROPERM EMC Products, May 2016. [Online]. Available: [https://www.vacuumschmelze.com/fileadmin/medien/brochures/NanocrystallineVITROPERM-EMC-Products-Mai\\_2016.pdf](https://www.vacuumschmelze.com/fileadmin/medien/brochures/NanocrystallineVITROPERM-EMC-Products-Mai_2016.pdf)
- (15) M. M. Swamy, J. K. Kang, and K. Shirabe: “Power loss, system efficiency, and leakage current comparison between Si IGBT VFD and SiC FET VFD with various filtering options”, *IEEE Trans. Industry Applications*, Vol. 51, No. 5, pp. 3858–3866 (2015)
- (16) A. J. Hanson, J. A. Belk, S. Lim, C. R. Sullivan, and D. J. Perreault: “Measurements and performance factor comparisons of magnetic materials at high frequency”, *IEEE Trans. Power Electronics*, Vol. 31, No. 11, pp. 7909–7925 (2016)

3.3 SST用変圧器

キーワード：ファインメット，フェライト，磁束密度，鉄損

本節ではベンチマーク用変圧器として Solid State Transformer (SST) 向け変圧器の設計結果を述べ、高周波変圧器に求められる材料特性を検討する。

3.3.1 変圧器仕様

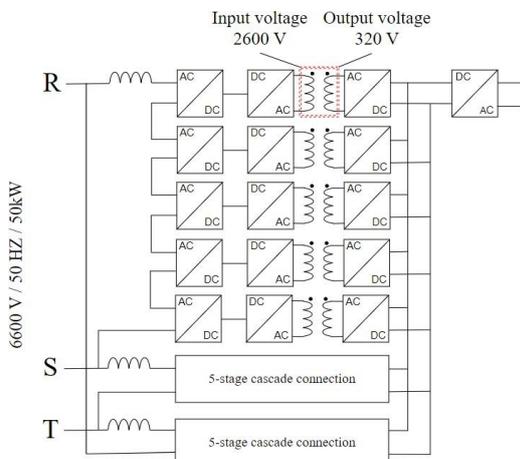


図 1.3.3.1 SST (Solid State Transformer) の構成図

表 1.3.3.1 変圧器仕様

Parameter	Value
Rated capacity [kVA]	3.3
Primary voltage [V]	2600
Primary current [A]	1.3
Secondary voltage [V]	320
Secondary current [A]	11

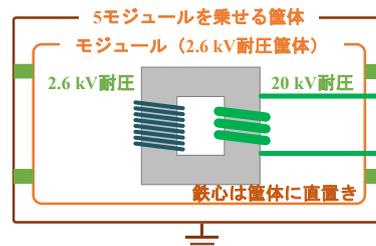


図 1.3.3.2 変圧器必要耐圧

図 1.3.3.1 に SST の構成図，表 1.3.3.1 に設計した変圧器仕様を示す。巻数比は 8:1 で一次側の入力電圧が高く，二次側電流が大きいことが特徴である。また図 1.3.3.2 に示すように一次側耐圧は 2.6 kV，二次側耐圧は 20 kV が必要となる。

### 3.3.2 磁性材料選択

SST 用変圧器の鉄心材料として，電磁鋼板 (35H210:0.35 mm)，アモルファス軟磁性材料 (2605SA1:0.025 mm)，ナノ結晶軟磁性材料 (ファインメット FT-3M)，ソフトフェライト (PC47) を適用候補として検討した。それぞれの代表特性を表 1.3.3.2 に示す。検討手法は以下のとおりである。

- (1) 各種材料を用いてサンプル変圧器を設計・試作
- (2) (1)で試作したサンプル変圧器の直流磁化特性および駆動周波数毎の鉄損特性を取得
- (3) (2)で取得した鉄損特性を用いて SST 仕様の変圧器を駆動周波数毎に設計
- (4) (3)での体積，鉄損を導出 (鉄損は磁束密度を導出して後解析で算出)

表 1.3.3.2 変圧器鉄心材料取得性

材料	飽和磁束密度 [T]	比透磁率 (1 kHz)	電気抵抗率 [ $\Omega \cdot m$ ]	鋼板厚さ [mm]
電磁鋼板 (35H210)	1.90	$2.7 \times 10^3$	$0.5 \times 10^{-6}$	0.35
アモルファス軟磁性材料 (2605SA1)	1.56	$5.0 \times 10^3$	$1.30 \times 10^{-6}$	0.025
ソフトフェライト (PC47)	0.52	$2.5 \times 10^3$	4.0	×
ナノ結晶軟磁性材料 (ファインメット FT-3M)	1.23	$70.0 \times 10^3$	$1.20 \times 10^{-6}$	0.018

ここで駆動周波数は SST に用いられる DAB コンバータのスイッチング損失を考慮して最大 20 kHz とし，1 kHz 毎にそれぞれの大きさのサンプル変圧器を設計した。設計にあたっては事前にサンプル鉄心を入手し周波数—磁束密度—鉄損の測定を実施し，得られた結果を電磁界解析に入力して行った。フェライトとファインメットの測定結果を図 1.3.3.3 に示す。

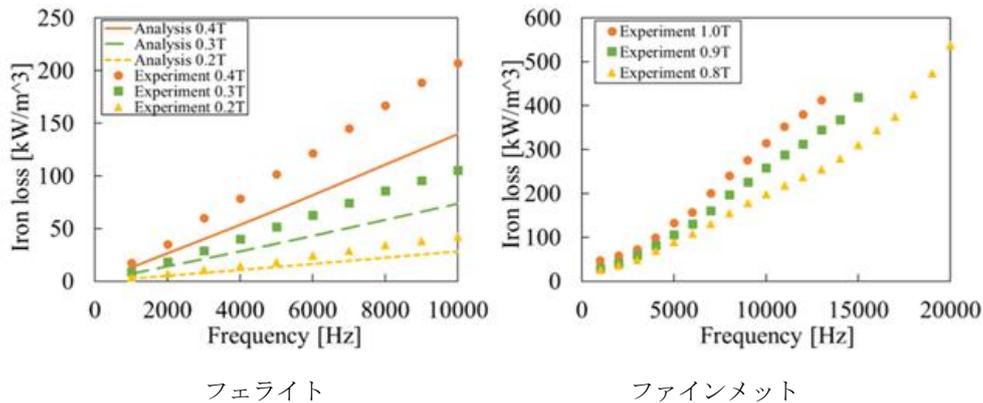


図 1.3.3.3 サンプル鉄心の周波数—磁束密度—鉄損特性

図 1.3.3.4 に図 1.3.3.3 に示した実験結果を用いて設計した変圧器の周波数毎の大きさと鉄損の結果を示す。なお最大磁束密度をフェライトは 0.4 T，ファインメットは 1.0 T で設計した。

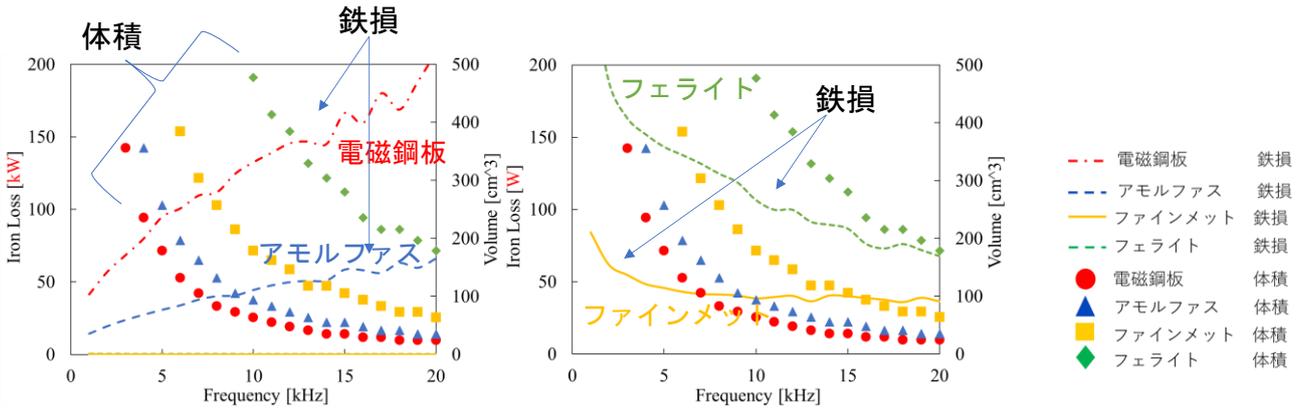


図 1.3.3.4 サンプル変圧器の大きさと鉄損（右図は左図 Iron Loss の拡大図）

図 1.3.3.4 において、電磁鋼板およびアモルファス軟磁性材料はファインメットならびにフェライトと比較して体積は小さくなるものの鉄損が 1000 倍発生することがわかる。またこの両者は駆動周波数が高くなるにつれて鉄損は増加、体積は減少するトレードオフが顕著である。一方、ファインメットならびにフェライトは駆動周波数が速くなるにつれて体積が減少し、同時に鉄損も減少する特性が得られた。これは高周波化における体積減少の割合が損失増加の割合よりも大きいためである。なお、フェライトを用いた変圧器の体積が 20 kHz におけるファインメットの体積と等しくなるのは図 1.3.3.4 から外挿すると駆動周波数をおよそ 50 kHz まで増加させる必要があると推測できる。以上から駆動周波数 20 kHz までの範囲ではファインメットが SST 用変圧器に適した材料であることがわかった。

### 3.3.3 ファインメットを用いた変圧器の設計

表 1.3.3.1 の仕様に基づき、かつ目標変換効率を 99% として変圧器の設計を実施した。図 1.3.3.4 から駆動周波数を 10-20 kHz として体積を 100 cc 以下と設定し CS-50 の鉄心形状を選択した。また表 1.3.3.1 の仕様から耐圧を考慮して巻線を表 1.3.3.3 のとおり選定した。二次側巻線そのものを高耐圧仕様とすることで、一次側-二次側および二次側-鉄心間の絶縁を巻線で担保している。設計に際し、駆動周波数、磁束密度設計値をパラメータとし、鉄損および巻数を確認した。3.3 kW の変圧器で効率 99% を達成するため、銅損・鉄損ともに 15 W 程度設計値とし、鉄損が 15 W 以下、一次側巻数が 256 ターン以下となるように設計する。図 1.3.3.5 に検討結果を示す。

図 1.3.3.5 より、磁束密度設定値と駆動周波数をあげれば必要巻数が低下し小型化が実現可能なことがわかる。しかしながら鉄損も増加するため、鉄損 15 W 以下となるのは駆動周波数を 10 kHz、磁束密度を 0.8 T 近辺とすることで目標値を達成できる。また小型化には高磁束密度化よりも駆動周波数の増加がより効果的であることがわかる。したがって SST 用変圧器に適した磁性材料は高周波低鉄損材料であることがいえる。なお参考までに図 1.3.3.6 にフェライトを用いた場合の検討結果を示す。フェライトの場合は低鉄損ではあるものの、磁束密度が低く、巻数の条件をクリアすることができなかった。

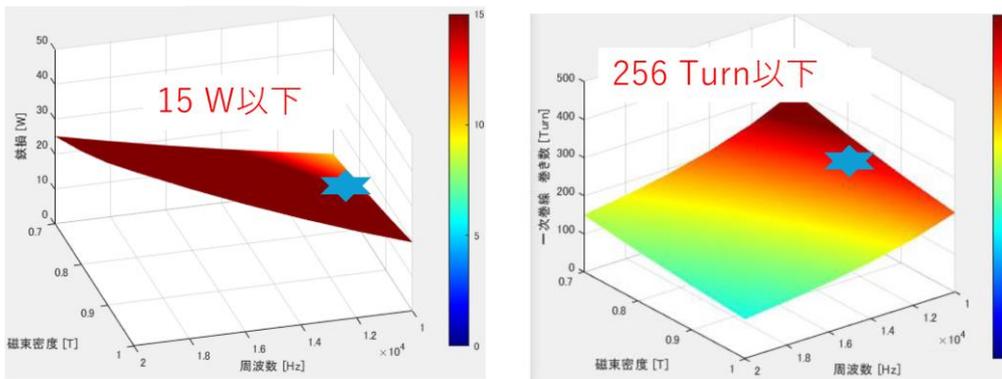


図 1.3.3.5 ファインメットを用いた変圧器の検討結果

(左：鉄損の磁束密度，周波数依存性，右：巻数の磁束密度，周波数依存性)

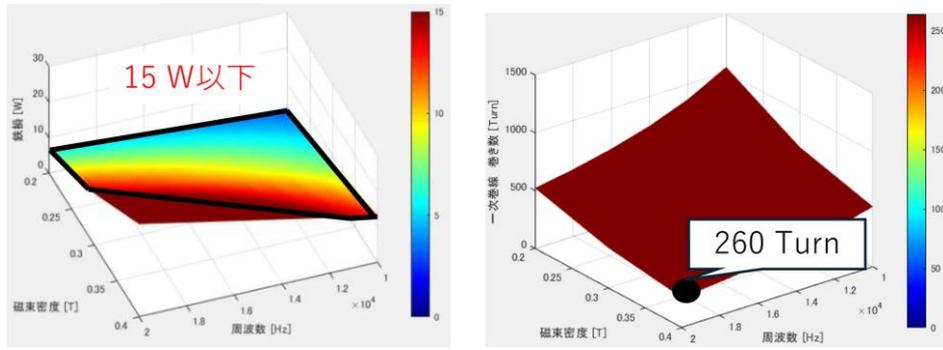


図 1.3.3.6 フェライトを用いた変圧器の検討結果

(左：鉄損の磁束密度，周波数依存性，右：巻数の磁束密度，周波数依存性)

以上の結果から表 1.3.3.3 に示すとおり変圧器を設計し，電磁界解析にて損失計算の結果，表 1.3.3.4 のとおり効率 99 % 超となった。また実機実験 (図 1.3.3.7) の測定結果でも効率 99 % 以上を実現した (図 1.3.3.8)。ただし実験においては  $14\mu\text{m}$  のノンカット鉄心材を使用した。

### 3.3.4 まとめ

SST 用変圧器として駆動周波数 10~20 kHz に適した変圧器を設計し，ファインメットを用いて体積 100 cc 以下，効率 99 % 超の結果を得た。小型・高効率化が目的の場合は飽和磁束密度の大きさよりも高周波での鉄損特性が重要であることを示した。今後，高周波変圧器用磁性材料を開発するための指針として活用して頂きたい。 [赤津観]

表 1.3.3.3 ファインメット設計仕様

Core type	CS50
Material	Nanocrystal
Operating Flux Density	0.81 T
Number of turns	256 Turn : 32 Turn
Primary winding type	TIW-3(SWT) 21/φ0.1
Primary winding resistance	2.93 Ω
Secondary winding Type	TIW-ELX 1080/φ0.1
Secondary winding resistance	0.00814 Ω
Lamination factor	0.78
Operating frequency	10 kHz (square wave)
Input voltage	2600 V
Load	29.54 Ω

表 1.3.3.4 変圧器解析結果

Input voltage	2600 V
Output current	11 A
Input Power	2813 W
Output Power	2774 W
Copper Loss	6.27 W
Iron Loss	11.7 W
Efficiency	99.4 %

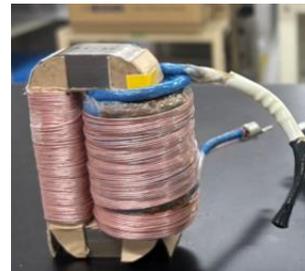
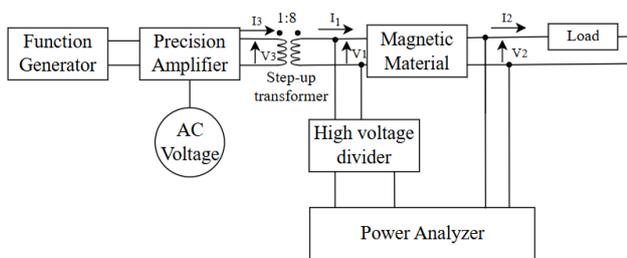


図 1.3.3.7 実機実験の測定回路 (左) と試作した変圧器の写真 (右)

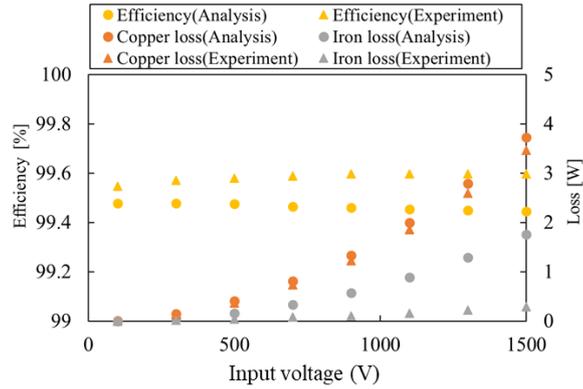


図 1.3.3.8 実験結果 (効率および損失)

文献

- (1) N. Owada and K. Akatsu, "Design of Compact High Efficiency High Frequency Transformers Suitable for Solid State Transformer," *IECON 2024 - 50th Annual Conference of the IEEE Industrial Electronics Society*, Chicago, IL, USA, pp. 1-6, DOI: 10.1109/IECON55916.2024.10905214(2014)

3.4 直流リンク用コンデンサ

キーワード: 全波整流, PWM コンバータ, DC-DC コンバータ, 電解コンデンサ, フィルムコンデンサ, セラミックコンデンサ

3.4.1 パワーエレクトロニクス回路におけるコンデンサ

パワーエレクトロニクスの回路構成において、コンデンサの選定ならびに容量の設計は重要な要素であり、装置のサイズや寿命を決定づけるものである。図 1.3.4.1 は、モータ駆動を前提としたパワーエレクトロニクス回路において、平滑コンデンサを使用する主要な回路構成を示している。

図 1.3.4.1(a)は、単相全波整流器により直流電源を構成し、その直流電源によってインバータを駆動する単相-三相変換器の最もシンプルな構成である。直流電圧  $E_{DC}$  には交流電源周波数の 2 倍の脈動が多く発生するため、平滑するためには大容量の電解コンデンサが必要である。また、同じ回路構成であっても、この平滑コンデンサを意図的に小さくし、わざと脈動成分を残すことで総合力率を改善するコンデンサレス化の技術も実用化されている<sup>(1)</sup>。その場合、数  $10\mu\text{F}$  程度のフィルムコンデン

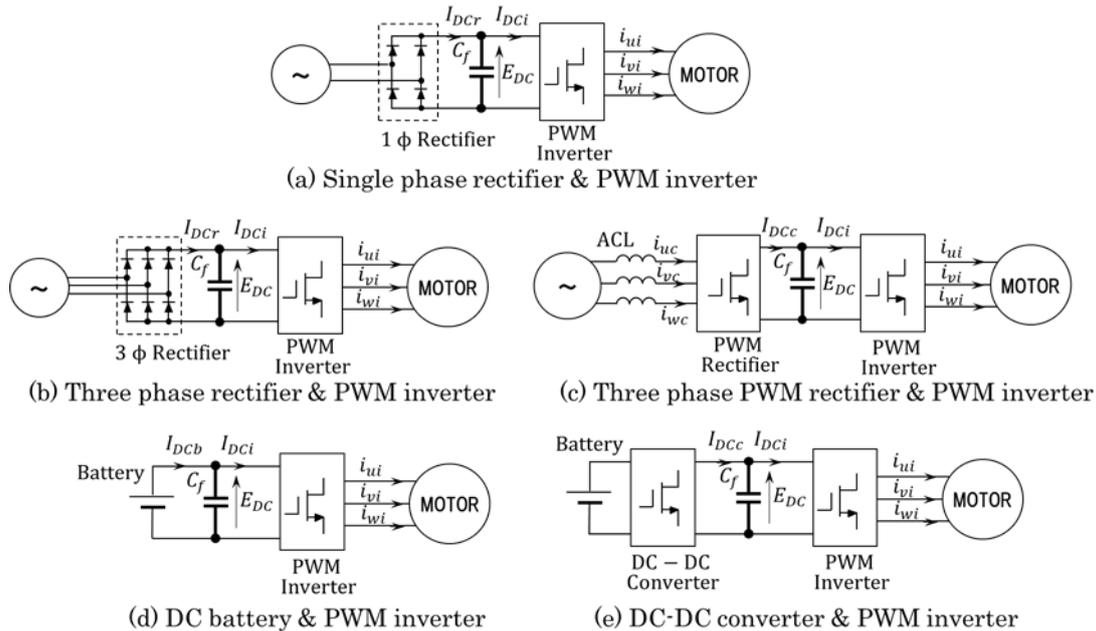


図 1.3.4.1 平滑コンデンサを用いる回路構成

サが用いられている。

図 1.3.4.1(b)は三相全波整流回路を用いたものであり、この場合は交流電源周波数の6倍の脈動が直流電圧に発生する。ここでも大容量の電解コンデンサが使用される。同図(c)は電源側の変換器にPWMコンバータを採用したものであり、直流電圧制御と力率改善を実現する構成である。この場合、モータの過渡的な動きをコンバータ側の制御にも連携することで、平滑コンデンサ容量の低減が実現できる。

電気自動車など、バッテリーで駆動される回路においても、図 1.3.4.1(d), (e)のように直流部に平滑コンデンサが用いられる。同図(d)では、インバータ側に流れ出る高周波電流がバッテリー側に流れ出すのを防ぐために、平滑コンデンサが必要となる。この場合、インバータのスイッチングに伴う高周波だけでなく、モータの誘起電圧のひずみなどモータを起因とした高周波成分の影響も無視できない。また、同図(e)のような前段にDC-DCコンバータを備えた場合は、同図(c)と同様に、コンバータの制御応答の改善によって、平滑コンデンサ容量を減らすこともできる。

これら、様々な構成の中で平滑コンデンサは使用され、コンデンサを流れる電流の周波数成分、大きさも様々である。これらを共通の測定方法で評価し、ベンチマークを生成することは重要なことと言える。

### 3.4.2 平滑コンデンサの評価

図 1.3.4.2 は、脈動電流に対する平滑コンデンサを評価する回路構成である。図において、右半分の回路で評価するコンデンサ  $C_f$  の電圧脈動、温度上昇を計測して評価を行う。また、左側の回路ではインバータの上下アームを2個 (Arm 1, Arm 2) 用いて、ターゲット  $C_f$  に加わる平均電圧 (直流成分) と流れる電流を設定する。以下、具体的な動作を説明する。

ターゲット  $C_f$  に入力される電流①  $I_{in}$  をコントローラで検出し、そのフィードバック制御によって、 $C_f$  の両端の電圧  $E_{DC}$  を一定に制御する。この電圧制御は、 $E_{DC}$  の平均値を一定にするように動作させ、 $C_f$  の電圧条件を設定できるようにする。また、インダクタンス  $L_1$  によって、電流  $I_{in}$  は直流になり、脈動成分は無視できる程度まで低減される。

コンデンサ  $C_f$  から流れ出す電流②  $I_{out}$  は、③  $I_2$  と Arm 3 のスイッチ動作によって決定される。ここで Arm 3 のスイッチングは Duty 50% に固定するものとするが、スイッチング周波数  $f_s$  自体は広範囲に設定できるようにする (Duty のみ固定しておく)。この状態で、③  $I_2$  の電流を左側の制御器と Arm 1 を使って、様々な波形となるように制御を行う。すなわち、電流  $I_2$  を直流、あるいは正弦波交流 (周波数、振幅を変えて) として評価を行う。コンデンサ  $C_f$  からの電流  $I_{out}$  は、電流  $I_2$  を Arm 3 によって切り刻まれた波形となって出力される。このとき入力側の①  $I_{in}$  は  $L_1$  によって一定値になっているため、純粋に  $C_f$  の周波数特性を観測できる。また、パワーエレクトロニクス回路 (図 1.3.4.1) の様々な条件で使用される平滑コンデンサを、形式化した電流で評価ができるようになる。

評価対象の  $C_f$  としては、フィルムコンデンサ、セラミックコンデンサ、電解コンデンサを用いて、損失の変化、コンデンサの温度変化を計測する。

尚、実際のモータドライブシステムでは、コンデンサの電流はPWMによる様々な高周波成分が含まれることになるが、ここで述べたように評価方法を定式化することで、ベンチマーク結果を有効活用できる。

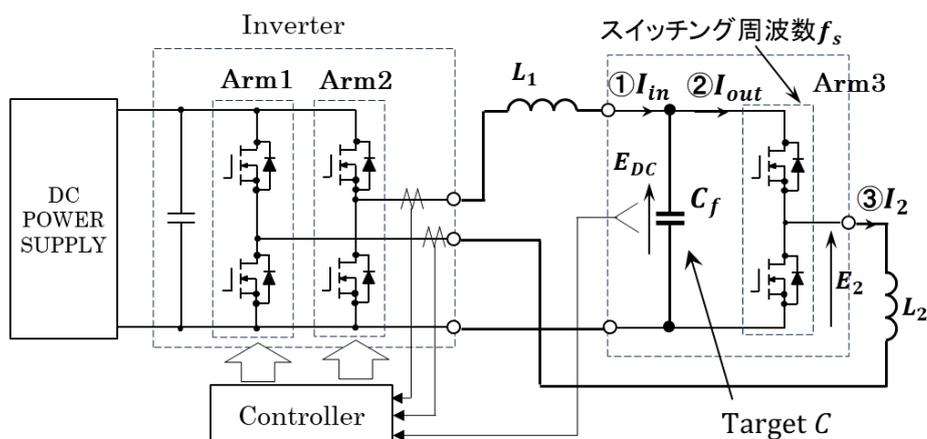


図 1.3.4.2 平滑コンデンサの評価回路

3.4.3 評価結果

表 1.3.4.1 に、評価装置 (図 1.3.4.2) の諸元を示す。ハーフブリッジ (Arm3) には SiC-MOSFET を用いて、高スイッチング周波数が可能にしている。電流制御等を行うインバータ (Arm1, 2) は、キャリア周波数  $f_c = 30 \text{ kHz}$  で動作し、 $E_{DC}$ 、ならびに  $I_2$  の制御を行う。図 1.3.4.3 に、測定中の電流、電圧波形を示す。ターゲットコンデンサ  $C_f$  の入力電流 (①  $I_{in}$ ) と、ハーフブリッジ (Arm3) からの出力電流 (③  $I_2$ ) がほぼ直流であることから、矩形波状の脈動電流はすべてコンデンサ  $C_f$  によって吸収されていることがわかる。

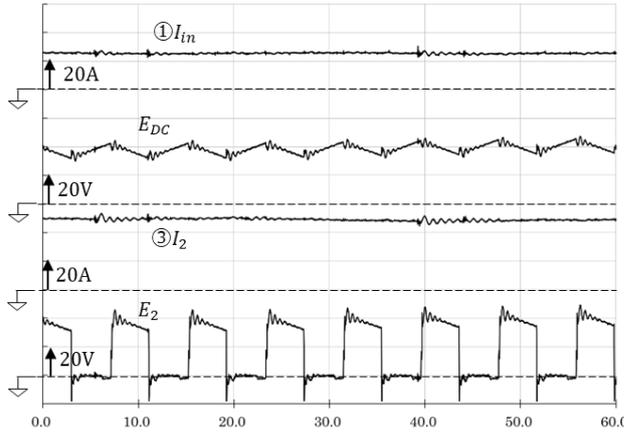


図 1.3.4.3 測定波形 ( $f_s=120 \text{ kHz}$ ,  $I_2=50 \text{ A}$ , フィルムコンデンサ  $10 \mu\text{F}$ )

表 1.3.4.1 実験装置の諸元

DC POWER SUPPLY	DC60 V/100 A
インバータ(Arm1,2)	MOSFET, $f_c=30 \text{ kHz}$
ハーフブリッジ(Arm3)	SiC MOSFET
直流電圧 $E_{DC}$	40 V
$L_1$	0.0090 mH
$L_2$	0.0045 mH
$C_f$ (Target C)	①電解コンデンサ 680 $\mu\text{F}$ , 450 V ②フィルムコンデンサ 10 $\mu\text{F}$ , 1250 V ③セラミックコンデンサ 10 $\mu\text{F}$ , 700 V

(1) 温度計測結果

3つのコンデンサ (表 1.3.4.1 の  $C_f$ ) を用いて、温度上昇の試験を行った。その結果を図 1.3.4.4 に示す。今回は、サーモグラフィカメラを用いて各コンデンサの表面温度を計測した。各電流条件設定後の5分後の値を計測した。電解コンデンサは、温度上昇が著しかったため、40 Aで計測をやめている。この結果からは、セラミックコンデンサの温度上昇が少ないことがわかる。

(2) 損失測定

出力電流  $I_2$  を直流として、各コンデンサを使用した場合の損失の比較を行った。図 1.3.4.2 における  $I_{in}$ ,  $E_{DC}$  による入力電力と、 $I_2$ ,  $E_2$  の出力電力の差をパワーメータを用いて計測した。尚、この計測では、Arm3 の損失も含まれることになる。図 1.3.4.5 に、電解コンデンサとセラミックコンデンサを使用した場合の損失の計測結果を示す。

10  $\mu\text{F}$  のセラミックコンデンサと、680  $\mu\text{F}$  の電解コンデンサが、ほぼ同等の損失となっている。ただし、セラミックコンデンサの方が、電流

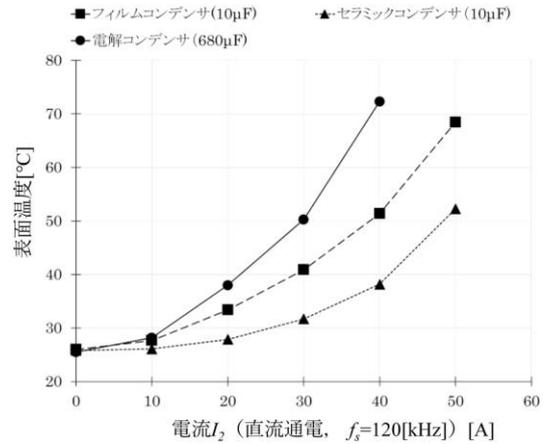


図 1.3.4.4 コンデンサの温度測定結果

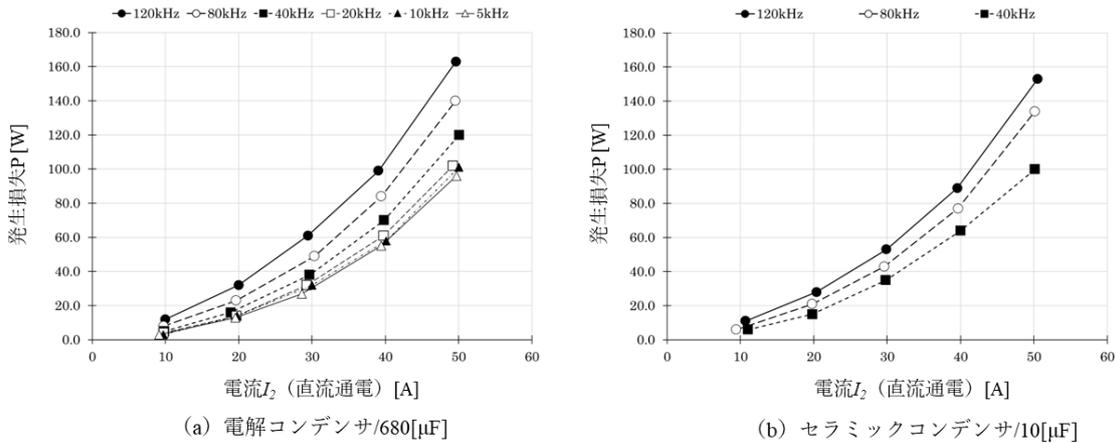


図 1.3.4.5 損失の測定結果

に対する損失の増加がやや緩やかである。Arm3 のスイッチング損失がかなり大きいため、あまり明確な結果は得られていないが、スイッチング損失の増量以上に電解コンデンサの損失が顕著に増える傾向にある。

### (3) 周波数に対する依存性

電解コンデンサを用いて、 $I_2$  として交流電流を流した場合の損失の変化を調査した (図 1.3.4.6)。交流電流としては、50～600 Hz の正弦波を流した。周波数の増加に伴い、損失も増加すると考えていたが、150 Hz での損失が大きく、その後再び減少する結果となった。電解コンデンサの周波数に対する依存性は確認できたが、150 Hz に最大値が存在する理由については検討が必要である。

以上、実際のパワーエレクトロニクス回路の構成を想定したコンデンサの評価方法を提案した。今後さらなる改良を加えて行く。 [岩路善尚]

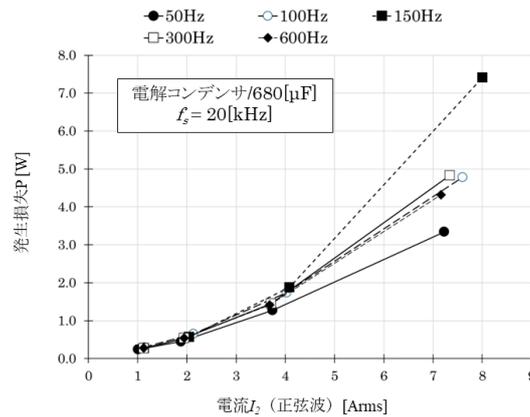


図 1.3.4.6 電解コンデンサの交流通電時の損失測定結果

## 文献

- (1) 高橋勲, 芳賀仁: 「IPM モータの弱め界磁を利用した単相ダイオード整流回路の入力力率改善法」, 電気学会論文誌 D, Vol.123, No.12, pp.1467-1473 (2003)
- (2) 野口季彦, 佐藤明, 竹内大裕: 「直接電力制御形 PWM 整流器の平滑コンデンサ小容量化と不平衡電源における運転特性」, 電気学会論文誌 D, Vol.126, No.2, pp.103-108 (2006)
- (3) 武井大輔, 藤本博志, 堀洋一: 「昇圧コンバータにおける平滑コンデンサの小型化を目的とした負荷電流フィードフォワード制御」, 電気学会論文誌 D, Vol.135, No.5, pp.457-466 (2015)
- (4) 徐進, 佐藤之彦: 「PWM 整流回路-インバータシステムにおける直流リンクコンデンサの最小容量決定法」, 電気学会論文誌 D, Vol.133, No.8, pp.804-811 (2013)
- (5) 佐藤嘉哉, 岩路善尚: 「電源コンバータの高応答化による平滑コンデンサの容量低減の検討」, 2024 年電気学会産業応用部門大会, No.3-73, pp.III-411-414 (2024)