令和4年度 新計算原理調査研究チーム調査報告書

慶應義塾大学 天野英晴、富士通株式会社 近藤正雄 理研 RQC 柚木清司 理研 R-CCS 佐藤三久 九州大学 谷本輝夫 東北大学 小松一彦、日本電気株式会社 百瀬真太郎 本報告書は、文部科学省の科学技術試験研究委託 事業による委託業務として、学校法人慶應義塾が実 施した令和4年度「次世代計算基盤に係る調査研究 (新計算原理調査研究)」の成果を取りまとめたも のです。

目次

| 1. | はじめに | 1 |
|----|--|----|
| 2. | 量子ゲート方式の量子コンピュータの現状調査 (慶應義塾大学、富士通) | 6 |
| 3. | NISQに対する量子アルゴリズムの調査 (理研RQC) | 16 |
| 4. | 量子コンピュータのプログラミング環境およびスーパーコンピュータとの 統合環境の調査・検討(理研R-CCS) | 25 |
| 5. | ノイズの影響を緩和するNISQアルゴリズムの調査(九州大学) | 32 |
| 6. | アニーリング方式の量子コンピュータの現状調査 (東北大学、日本電気株式会社) | 43 |

1. はじめに

量子コンピュータは、量子力学的な現象を用いて、従来のコンピュータでは現実的 な時間や規模で解けなかった問題を解くことのできる新しい計算原理に基づくコンピ ュータであり、日本ではすでにアニーリングマシンが各社出そろう一方、国際的には 量子ゲート方式が急激に発達を遂げている。2023 年 3 月 27 日に理研が国産量子ゲー ト型量子コンピュータ本格稼働のアナウンスを行ったため、一種のブームが起き、一 般の新聞、テレビのニュース番組、バラエティ番組でも量子コンピュータが取り上げ られるに至った。本調査研究では、量子コンピューティングが次期フラグシップスパ コンにどのような役割を果たすか、量子コンピュータとスーパーコンピューティング の融合計算を行う「量子スーパーコンピューティング」のアーキテクチャ、システム ソフトウェア、アルゴリズムについて調査し、その実現可能性を評価する。本報告書 は調査研究が始まった 2022 年 8 月から 2023 年 3 月までの調査結果をまとめる。な お、本章の執筆者の天野は量子コンピュータの専門家ではなく、本報告書の読者も量 子コンピュータの専門家を想定していない。なるべく筆者が理解できた範囲で、専門 家以外でも理解しやすい表現を使うことを心掛けた。このため専門家が読んだ場合、 議論が雑と感じられる場合があるかもしれないがご容赦されたい。また、本報告書で は、現在一般に利用されるコンピュータのことをアクセラレータや FPGA も含めて量 子コンピュータに対して従来型コンピュータと呼んでいる。

1.1 量子コンピュータの概観

「量子力学的な現象を用いて何等かの計算を行う」ということを量子コンピュータの 定義とする場合、図 1.1 で示すように様々な方式が存在する。2022 年度における調 査では、このうち量子アニーラ(イジングマシン)と量子ゲート方式のうち超電導を 利用した方式の 2 種類に焦点を当てた。

量子アニーラは、極低温状態において、一定の結合を持たせた量子のグループに対 して磁気などにより振動を与えてこれを徐々に弱めることにより、エネルギーが最小 となる形状に落ち着くこと(アニーリング:焼きなまし)を利用し、最適化問題を解 く方式である。実際に極低温状態の電子を利用して問題を解く量子アニーラで商用利 用が可能なのは D-Wave 社の製品のみであるが、アニーリングの原理を利用して、 従来型コンピュータ上で、同様の問題を解く方式が一般的に用いられている。これ は、GPU(Graphics Processing Unit)、ベクトルマシン、FPGA(Field Programmable Gate Array)、専用チップの上で実行され、本来は量子コンピュータと

はいえない。しかし、現実にはこれらの従来型コンピュータ上で量子アニーラの原理 を真似て最適化を行う方式は広く用いられており、後に示す通り、D-Wave 社の量子 アニーラよりも優れた特性を示す。そこで、本報告書では、これらを擬似(疑似)量 子アニーラ(擬似分岐マシンも含む)と呼び、調査範囲に含めることとする。



図1.1 量子コンピュータの概観

1.2 NISQ & FTQC

量子ゲート型の量子コンピュータは、極低温下の超電導回路やイオンに補足された 状態の量子にパルス波を与えることにより、量子ビットが1と0を確率的に同時に持 つことのできる重ね合わせの状態、一組の量子が強い相関関係を持つ量子もつれ状態 を作り出す。これにより、様々な種類の量子ゲートを実現し、これを組み合わせた量 子回路上で計算を行うことができる。対象とする問題に対して様々な量子回路を構成 して量子アルゴリズムを実行し、量子重ね合わせの効果により、対象による問題によ っては従来型コンピュータをはるかに上回る性能を実現(量子超越)できると言われ ている。現在、AWS、Azure、Fixstars、IBM などのクラウドを通じて、何種類かの量 子ゲート型量子コンピュータが利用可能である。

しかし、現実の量子コンピュータは以下の問題がある。①ノイズやパルス波による 制御の精度不足により想定通りの結果が出ない。これを忠実度(Fidelity)が低いとい う。②量子ビットが重ね合わせ状態を保持して、演算に用いることのできる時間には 限度がある。これを量子コヒーレンス時間と呼ぶ。現状で数百µ秒程度と言われてお り、この間に操作を終わらせる必要がある。③冷却装置やイオン中で利用可能な量子 ビット(qbit)数には限度がある。2023 年 3 月現在、最大の量子ビット数を持つ量子コ ンピュータは IBM の Osprey で 466qbit である。

以上の問題があるため、現状では、性能面で従来型コンピュータを上回る量子超越 は実現されていない。ここで、実用になる量子コンピュータを目指すアプローチは図 1.2に示すように以下の2つがある。

NISQ (Noisy Intermediate-Scale Quantum device): ノイズのある中規模な量子コンピュ ータを指し、この上で動作するアルゴリズムを NISO アルゴリズムと呼ぶ。NISO アル ゴリズムは、量子コンピュータのノイズに打ち勝つため、従来型コンピュータの計算と 量子コンピュータの計算を交互に行うものが多い。VQE(Variational Quantum Eigensolver:変分量子固有値ソルバー)や QAOA(Quantum Approximate Optimization Algorithm:量子近似最適化アルゴリズム)は代表的な NISQ アルゴリズムである。本調 査は NISQ マシンおよびこのアルゴリズムを中心に行った。これは、現存の量子コン ピュータを利用した現実的なものであること、従来型コンピュータと交互に用いるた め、量子コンピュータ・スーパーコンピュータの融合に結びつけやすいと考えたためで ある。

FTQC(Fault Tolerant Quantum Computer):量子ビット数が一定以上に達すると共に 忠実度が一定以上に改善されれば、表面誤り訂正符号などの量子コンピュータに適し た誤り訂正符号を用いることにより、多数の物理量子ビットから誤りのない(きわめて 低い)論理量子ビットを実現することができる。これを FTQC と呼ぶ。FTQC は Google 社がこの実現を目指すとしたことから注目を受けた。

誤り訂正符号の利用と、物理量子ビットから論理量子ビットを作るという考え方自 体は情報系にとって親しみやすいのだが、量子ビットは、ビット反転だけでなく位相反 転もするし、観測すると状態が壊れてしまうため、論理量子ビットを作るのは容易でな い。また、論理量子ゲートは、特定の性質の量子ゲート(クリフォード演算子)しか実 現できず、クリフォード演算子だけでは、簡単に従来型コンピュータでシミュレートで きる量子回路しか作れない。このため、非クリフォード演算子を特殊な手法(魔法状態 蒸留)で実現する必要があるが、これには膨大な物理量子ビット数を要する。以上まと めると、FTQCを実現するには情報系の人間が感じるよりもはるかに多くの物理量子 ビット数を必要とし、通常の量子ゲートとは異なった論理量子ゲートを用いた演算が 必要となる。誤り訂正したのだから、理想の量子コンピュータを想定した量子アルゴリ ズムがそのまま動くということは(少なくとも当初は)ない。さらに実際のハードウェ アを実現するためには以下の問題点がある。

10000を超える量子ビットを実現する技術:空間の限られた冷却装置には一定以上の量子ビットを入れることが難しく、誤り訂正自体も低温で行うか、何等かの方法で外部に引き出す必要がある。②高速に誤り訂正を行う技術が必要である。

上記を考えて、FTQC の実現は困難と考え、今年度の調査ではこれには焦点を当てな かったが、最近の周辺領域研究の盛り上がりを考え、次年度は調査の対象とする計画で ある。上記記述は主として文献[石坂 15,藤井 19,嶋田 20]によるが誤りがあれば筆者 の責任である。



図 1.2 FTQC と NISQ

1.3 調査の役割分担

上記の情勢を考え、新計算原理チーム 2022 年の調査は以下のように行うこととした。 ①**慶應義塾大学と富士通**は、クラウドを通じた利用調査、ヒアリング調査、実機調査によ り現在の各種量子コンピュータの現状を調査し、スーパーコンピュータとの融合アーキテ クチャを探る

②理研 RQC は、量子変分アルゴリズムを中心に現在の量子アルゴリズムを調査し、変分 法を超えたアルゴリズムについて検討する。

③理研 R-CCS は、量子コンピュータのプログラミング環境、システムソフトウェアを調査し、スーパーコンピュータとの統合環境について検討する。

④九州大学は、多少のノイズがあっても有用な答えを導き出す NISQ アルゴリズムを調査 し、スーパーコンピュータの利用技術を検討する。

⑤**東北大学と NEC** は、実マシンに基づく性能評価・性能分析を通じて、量子アニーラ、 擬似量子アニーラについてスーパーコンピュータとの融合アーキテクチャを探る。

本報告書の以下の部分は各グループの調査結果を順に紹介する。これに先立って、成果の 要旨をまとめておく。

慶應義塾大学、富士通研究所、理研 R-CCS による成果:

実際に量子コンピュータを利用している研究者のヒアリングにより、利用している量子 ビット数はあまり多くなく、古典コンピュータとの融合計算を行う場合も、PC を用いて おり、古典コンピュータ部への性能要求は現在のところあまり高くないことがわかった。

一方で、IBM との情報交換などから、最近の Error Mitigation の技術を有効に使うために は、将来の量子コンピュータは複数の中規模なシステムが様々なレベルで古典コンピュー タと組み合わさった複合システムになる可能性が高いことがわかった。

理研 RQC、九州大学による成果:

量子変分アルゴリズムは、様々な弱点を抱えており、これを超える研究が活発に行われ

ている。実際の IBM-Q と IonQ の利用により、変分アルゴリズムを超える手法を実装 し、効果を評価した。

慶應義塾大学、富士通研究所、理研 RQC による成果:

現在の量子ゲート型の量子コンピュータをクラウドで利用する場合のコスト、時間、性 能を明らかにした。

理研 R-CCS による成果:

量子コンピュータシミュレータの調査を行い、この分野でのスーパーコンピュータの優 位性を明らかにした。③量子コンピュータシミュレータと高性能古典コンピュータを接続 した環境上で、プログラミング、タスク割り付けの手法を検討した。

東北大学、NEC による成果:

実際の利用を通じて、D-Wave 社の量子アニーラと代表的疑似量子アニーラ、擬似分岐 マシンの性能とアプリケーションの制約を調査した。現状では従来型コンピュータを用い た方法が有利であり、このアルゴリズムはスーパーコンピュータに付随するアクセラレー タでも効率良く実行できることを明らかにした。

最後に、量子コンピュータは量子超越を達成した場合にも、その用途は限られており、 現在のスーパーコンピュータの置き換えにはならない。このため量子コンピュータの発達 を期待してスーパーコンピュータの開発を止めることは誤った判断である。

2. 量子ゲート方式の量子コンピュータの現状調査 (慶應義塾大学、富士通)

2.1 量子コンピュータの Cloud 利用調査

2.1.1 Cloud の現状

現在、量子コンピュータは、Cloud 経由で利用することができる。図 2.1 は Cloud とそ こで利用可能な量子コンピュータの対応を示す。



図 2.1 Cloud とそこで利用可能な量子コンピュータ

Cloud では量子ゲート方式、量子アニーラは方式の区別なく提供されており、量子アニー ラは擬似アニーラが主として利用されている。本調査では量子アニーラは、東北大と富士 通のグループが担当するため、慶應義塾大学と富士通は IBM Quantum と Amazon Braket から量子ゲート型コンピュータの調査を行った。調査を行ったのは慶應大学理工学部の博 士課程 Mao 君であり、量子コンピュータの研究を行ってはいるが、実際に Cloud 経由で 利用するのは初めてである。調査内容は、実際に利用する場合のコスト、使い勝手、結果 の信頼性である。

2.1.2 Cloud の利用方法

表1に今回調査した Cloud の利用条件、コストを示す。IBM の Cloud については、今 年度は無料のマシンを利用し、コストは掛かられなかったが、AWS Braket は基本使用料 と利用時間に応じた課金があり、月額平均 25000 円程度であった。両者共に、優れたグラ フィックインタフェースを備えており、ハードウェアに応じた Dashboard や、Jupyter Lab を用いてステップ毎にプログラミングを行うインタフェースを備えている。実行したアプ リケーションは、QASMBench(<u>https://github.com/pnnl/QASMBench</u>)および理研、九州 大学から提供を受けたプログラム 29 種類を用いた。これらは量子コンピュータにおける アセンブラに相当する OpenQASM で記述されている。

| | IBMQ | AWS Braket |
|-----------|--|--|
| plan | Free to join | Free trial (1 hour simulation) then paid |
| interface | Graphical interface Quantum Composer for graphically building quantum circuits Quantum Lab for pre-configured Jupyter Lab Dashboard to view job status and hardware resources | AWS Graphical interface Braket offered as a service of AWS Pre-configured Jupyter notebooks Dashboard to view job status and hardware resources |
| price | ¥207.693624 JPY/Qiskit Runtime Seconds | AWS fee + hardware execution fee |
| hardware | All IBM processors | IonQ, Oxford Quantum Circuits, Rigetti |

表 2. 1 それぞれの Cloud の仕様

2.1.3 IBM Quantum

IBM Quantum は、アカウントを申請して Web 経由で利用するが、Python の環境をダ ウンロードして、ローカルで実行することも可能である。IBM Q は量子ゲート方式の量子 コンピュータの中で最も先行しており、その記述言語 Qiskit は、業界標準言語として用い られる。IBM Quantum と Qiskit の Web は多数のドキュメント、チュートリアル、教材、 テキストを提供しているが、全体の見通しはきわめて悪い。詳細は付録 [IBM Q の利用] を参照されたい。

IBM Quantum は 24 プロセッサを提供し、そのうち 6 つは無料である。qubit 数は 5– 177 であり、そのマシンの良さを表す Quantum Volume (QV) は 8 から 128 までのマシ ンがある。なお、この QV は IBM の独自基準であり、量子ビットの制御性、ノイズ等を 含めて表すことができる、としている。マシンごとに図 2.2 に示すダッシュボードが備

| ibm_naiı | robi OpenQASM 3 | | | | • | • | 27 | × |
|------------------|-----------------|-------------------|---------|-----------|----------|----------|----------|---|
| Details | | | | | | | | |
| 7 | | • Online | | 1.160e-2 | | | | |
| Qubits | | 14 jobs | | 2.570e-2 | | | | |
| 32 | | Falcon r5.11H | | 110.95 us | | | | |
| 2.6K | | CX, ID, RZ, SX, X | | 49.62 us | | | | |
| CLOPS | | 6 jobs | | | | | | |
| Your upcoming r | reservations 0 | | | | | | | |
| Calibration data | | | | | | : 28 mii | nutes ag | |
| ೆ Map view | hl Graph view | | | | | | | |
| Qubit: | | | | | | | | |
| Readout assig | nment error 🗸 🗸 | | | | | | | |
| Median 2.570e-2 | | | | 2 | | | | |
| min 1.730e-2 | max 9.230e-2 | | | | | | | |
| Connection: | | | | 3 | | | | |
| CNOT error | | | | | | | | |
| Median 1.160e-2 | | | <u></u> | 66 | Š | | | |
| min 6.148e-3 | max 2.804e-2 | | | | | | | |
| | | | | | | | | |

図 2.2 nairobi のダッシュボード

わっており、このマシンが 7qubit で QV が 32 であることがわかる。このマシンは旧式で qubit 数も少ないことから無料である。IBM の量子コンピュータは、都市の名前が付いて いるが、これはその都市に置かれているわけではなく、本体はほとんど全て IBM の NewYork の研究所に置かれている。例外は Kawasaki で、新川崎創造の森に置かれてお り、名前と設置場所が一致している。Kawasaki は 27qubit で今回利用したマシンよりも本 格的であるが、Cloud ではさらに進んだマシンを利用することも可能である。(Kawasaki は 3 月 31 日に見学に行った。このレポートは付録を参照されたい)

処理は、典型的なバッチ処理で、Queue に入れられたプログラムに対する結果が出てく るまで1時間から1日を要する。1回の試行は100ショットで、確率分布が出力される。 図 2.3 に nairobi を用いた実行結果、図 2.4 は oslo を用いたものを示す。



図 2.3 nairobi による実行結果



図 2.4 oslo による実行結果

図中の灰色のバーはシミュレーションによる結果を示し、これに近いほど良い結果である といえる。下に行くに従って、複雑で現実的なベンチマークプログラムになる。両者とも に単純な問題ならばシミュレーションと比較的一致した結果が得られるが、複雑になる と、かなりはずれているものがあることがわかる。特に nairobi は差が大きいことがわか る。また日によってもぶれがある。この両者のハードウェアは同一であり、同一の QV を 持つが、違いは相当あり、量子ゲート方式が忠実度の低さにより正しい結果を得ることが 難しいことがわかる。ただし、本評価結果は旧式のマシンを用いているため、最新のマシ ンを用いればもっと良い結果が得られるだろう。ただし、新しいマシンは混雑が激しく、 課金も行われるため、2023 年度は様子を見ながら利用する予定である。

2.1.5 Amazon Braket

Amazon Braket は、基本的に課金されるアカウントを生成する必要がある。当然のことな がら IBM-Q のみの IBM Quantum と異なり、図 2.5 に示す複数種類の量子コンピュータ を用いることができる。

| ハードウェアプロバイダー ▲ | デバイス ▼ | 可用性 | 説明 |
|-------------------------|-----------|-------------------|---|
| Amazon Web Services | SV1 | | 34 量子ビット Amazon Braket 状態ベクトルシミュレーター |
| Amazon Web Services | TN1 | ❷ 今すぐ利用可能 | 50 量子ビット Amazon Braket テンソルネットワークシミュレーター |
| Amazon Web Services | DM1 | ❷ 今すぐ利用可能 | 17 量子ビット Amazon Braket 密度マトリックスシミュレータ |
| lonQ | Harmony | ④ 05:55:39 | 11 量子ビットユニバーサルゲートモデルイオントラップ QPU |
| lonQ | Aria 1 | ④ 05:55:39 | 25 量子ビットユニバーサルゲートモデルイオントラップ QPU (エラー軽減サポート) |
| Oxford Quantum Circuits | Lucy | ⊗ OFFLINE | 8 量子ビットユニバーサルゲートモデル超伝導 QPU |
| QuEra | Aquila | ④ 4 days 09:55:40 | 256 量子ビットアナログ中性原子ベース QPU |
| Rigetti | Aspen-M-3 | | 79 量子ビットユニバーサルゲート型超伝導 QPU |
| Xanadu | Borealis | • 08:55:39 | 216 ガウスボソンサンプリング用量子化フォトニック QPU |

図 2.5 Amazon Braket で用いることのできる量子コンピュータ

ここで利用したのは以下の3種類である。

・IonQ イオントラップ型の量子コンピュータ

• Rigetti Apsen-M-3

Oxford Quantum Circuits (OQC) Lucy

プログラミングは IBM Q 同様、Web 経由でもできるが、Python の環境(SDK)をダウ ンロードして、ローカルで使うこともできる。Qiskit も利用可能とのことだが、基本はオ リジナルな記述言語 Braket を使う。Braket は、Qiskit 同様 Python ベースで、 OpenQASM よりも高いレベルの記述が可能である。

図 2.5 には、各マシンの可用性が書かれていて、5 時間とか4日とかあってびっくりす るが、常にこれだけ待たされるわけではなく、最大値と考えてよい。しかし、そうはいっ ても結果が戻るまでには数時間から1日を要する。現在のところ、評価途中であり、17 種 類のベンチマークで行った結果を示す。



図 2.6 IonQ の実行結果

図 2.6 に IonQ、図 2.7 に Apsen-M-3 の結果を示す。IonQ は、IBM-Q と比べてもシミュ レーションとの一致度が高い。一般的にイオントラップ型は超電導型に比べて忠実度が高 くしやすい特徴があり、これを裏付ける結果となっている。この方式の問題点は、qubit 数を増やすことが難しい点で、今回利用したマシンも 11 であるが、今回のベンチマーク は最大 6qubit なので問題はない。

Apsen-M-3 は、79qubit を持っており、今回利用した IBM-Q を上回っている。結果も oslo と同程度一致している。

Lucy の結果を図 2.8 に示す。このマシンは、Endian がシミュレータと違っているた め、当初不可解な結果が出た。OQC のエンジニアと相談した結果、問題点が明らかにな った。図 2.8 は修正後の値である。やはり複雑な問題では一致度が低いことがわかる。 OQC によると、コンパイラのオプション等で結果をシミュレーションに近づけることが 可能であり、利用には一定のノウハウが必要とのことである。



図 2.7 Rigetti Apsen-M-3 の結果



Amazon Braket の利用調査詳細は付録 [Amazon Braket 利用] を参照されたい。今年度の 調査では、従来型コンピュータとの融合環境 PanyLane については調査されておらず、来年 度行う予定である。

2.2 量子コンピュータ研究者への聞き取り調査

本調査研究では、主として量子ゲート方式の量子コンピュータ研究者への聞き取り調査 を行った。これは、実際に利用している研究者がどのようなアプリケーションに対して、 どの程度のシステムを利用しており、量子コンピュータとスーパーコンピュータの融合に ついてどのような期待を持っているかを調べるのが目的である。インタビュー対象は以下 の通りである(敬称略)。それぞれのインタビューについては付録を参照されたい。

- 慶應 KQCC: 渡辺、川口、佐藤、川西、菅原、鈴木
- 理研 RQC: 関、大塚
- 慶應理工学部:武岡、田中
- 阪大:藤井
- 東大:藤堂

研究対象のアプリケーションについては以下のように、バラエティに富んでいる

- モンテカルロ法などのサンプリング手法、
- 経路積分に基づく量子ゆらぎの表現、
- 特異値分解やテンソルネットワークによる情報圧縮、
- 統計的機械学習(藤堂)
- 量子モンテカルロ法、多体計算(大塚)
- 量子化学計算、VQE(渡辺)
- 金融リスク計算、モンテカルロ法(鈴木)
- 量子ビットのパルス波制御(菅原)
- コンパイラ、ゲート最適化(佐藤)
- 量子 AI、医療、少ないデータでの因果探索(川口)
- 量子 AI、量子化学計算、VQE(川西)
- 量子多体系(関)

インタビューの詳細は付録を参照されたい。

以下、まとめた結果を示す。図 2.9 に誰がどの程度の qubit 数を用いているかを示したグ ラフを示す。これによると qubit 数はさほど大きくないことがわかる。しかし、量子回路 の深さは、実際のアプリケーションを対象としているだけあって深く、全体として複雑な 回路を扱っている。12 以上を扱っている研究者は、パルス制御、コンパイラなどシステム についての研究を行っている人であった。

ここで、VQE など NISQ アルゴリズムで従来型コンピュータと量子コンピュータのハ イブリッド計算を行っている方々に、どのような従来型コンピュータを用いているか、従 来型コンピュータの性能に対するニーズはどうか、を尋ねたところ、自身の PC を用いて おり、現状で従来型コンピュータの性能に対するニーズはさほど感じたことがない、とい う回答がほとんどであった。2.1 で示したように、現状で Cloud を利用して量子コンピュ ータを利用する場合は、Queue に入れてから結果が出るまで1時間以上を要することが多 いため、得た結果を自らの PC にコピーして慎重に検討を行って処理して次に量子コンピ ュータを利用することが多いとのことである。



図 2.9 利用 qubit 数ごとの利用者数

今回の調査はほぼ全員が IBM-Q の利用者であるため、利用言語は QisKit、QisKit-pulse、 QASM がすべてであった。最後に量子ゲート方式の量子コンピュータが実用的に利用可能 になるのはいつか、と尋ねたところ、10 年以上のち、あるいは予測不能という答えであっ た。

3. NISQ に対する量子アルゴリズムの調査 (理研 RQC)

3.1 NISQ の有望な応用先と量子アルゴリズム

エラー耐性がない量子コンピュータの最も有望な応用先は、直接「量子」を対象とする量 子化学や物質材料、原子核・素粒子物理などに現れる量子多体系の基底状態および励起状態 計算、実時間ダイナミックス計算、および有限温度計算などが挙げられる。その他にも、社 会問題などさまざまな領域で現れる最適化問題なども有効であると考えられている。いず れの問題にしても。現在あるあるいは近い将来利用可能なエラー耐性のない量子コンピュ ータ単独での計算は困難であり、古典コンピュータとハイブリッドあるいは融合した計算 (量子-古典ハイブリッド計算)が必須である。量子-古典ハイブリッド計算の中で、量子ビ ットの回転角度を変分パラメータとして用いる変分量子アルゴリズム、その中でも特に、量 子回路を変分量子状態とする変分量子固有値(VQE、Variational Quantum Eigensolver)法 が有望な方法として世界中で盛んに研究されている。例えば、H2、LiH、BeH2など小さな 分子に対する量子コンピュータ実機を用いた VQE 計算が IBM グループなどから報告され ている。また、VQE 法あるいは変分量子アルゴリズムは、量子多体系のハミルトニアン行 列の基底状態や励起状態計算だけでなく、逆行列、連立一次方程式や特異値分解の解法など 広く応用先が報告されている。また、量子最適化に対する変分量子アルゴリズムとしては、 QAOA (Quantum Approximate Optimization Algorithm)が広く知られている。

3.2 VQE および QAOA などの変分量子計算の問題点

VQE などの変分量子計算は、数量子ビットを用いた小さい系に対する計算では満足な計 算結果は報告されているが、数十量子ビット以上を用いた大きな系に対する計算ではいく つかの問題点が指摘されている。

①変分パラメータ数が多くなった場合に、コスト関数に対する変分パラメータの微分が ゼロになる現象(Barren plateau problem)が多々起こることが知られている。

②解きたい問題に対する最適な量子回路構造(どのような量子ゲートをどういう順番で 操作するか)が一般にわからない。あるいは、用いた変分量子回路の表現能力が解きたい 問題に対して十分か一般にはわからない。

③変分パラメータ数が多くなった場合に大きな系にまでスケール可能か非自明である。

④量子コンピュータ実機を用いた場合、量子コンピュータのノイズのために得られた解 が変分原理を満たしていない場合が多々起こる。

今後近い将来、数百~数千量子ビット級の量子コンピュータ(エラー耐性なし)のクラウド 利用を含めた利用が可能になることが予想されており、これらの問題点が解決しない限り 変分量子アルゴリズムに基づく量子計算は困難である。

3.3 VQE および QAOA などの変分量子計算の問題点解決に向けて

Barren plateau 問題解消に向けて

Barren plateau 現象(BP 現象)に関する定理は、変分回路が 2-design の場合に成立する現 象と報告されている(Nature Communications 9, 4812 (2018); arXiv:2205.05056 (2022))。 例えば、Nを量子ビット数とする場合、最適な形状の Clifford ゲートを用いると O(Mog^2N) で 2-design を達成できることが知られている(Quantum Inf. Comput. 16, 0721 (2016))。他 方、ハミルトニアン時間発展に近いような形のランダムな量子回路を想定した中田らの研 究では、O($N(tN+log(1/\epsilon))$)のゲート数で一般の t-design が実現できることを示している (Phys. Rev. X 7, 021006 (2017))。従って、ゲート数としても大体 2 N^{ρ} 程度に達した時点で BP 現象の影響下に晒される可能性があることがわかる。例えば、Brickwall タイプの量子回 路を想定した場合、量子ビット数と同じ長さまで回路を深くすれば BP 現象の影響下に晒さ れる可能性があることを示唆している (図 3.1 参照)。



図 3.1:量子回路の構造。(a)2-design が実現する Brickwall 型回路の例。線は量子ビット、角丸四角は量子ゲートを意味する。この場合、2N 層で 2-design が実現する。(b)MPS 型の量子回路の一例。(c)PEPS 型の量子回路を上から見た図。黒い点は出力位置の量子ビットで4 量子ビットを階段状に積層させた形状をしている。

BP 現象を解消するための一つ目の方向性は、上記 2-design を実現するゲート数より少な いゲート数の量子回路を考えることである。たとえば、Cerezo らの研究では、Cost 関数を うまく選ぶことで「Shallow な量子回路」(すなわち、上記の N^eより浅い量子回路)では BP 現象が起きないことが示されている(Nature Communications 12, 1791 (2021))。また、古典 計算機上で用いられているテンソルネットワーク状態の matrix-product state (MPS)や projective entanglement pair states(PEPS)は O(*M*)の量子回路と対応がつくことから(Phys. Rev. Lett. 128, 010607 (2022)、上の図(b)と(c)を参照)、これらの量子回路版は BP 問題フ リーな量子回路となっている。また、multi-scale entanglement renormalization group ansatz (MERA)に相当する回路は、MPS や PEPS よりもゲート数の多い O(Mog*M*)の量子回路で あるが、実際に BP 問題が発生しないことが示されている例である(Phys. Rev. X 11, 041011 (2021))。したがって、こうしたテンソルネットワーク状態の量子回路版を考えることで、 BP 問題を解消できる可能性は高い。特に、PEPS 状態は、古典計算機で行うと縮約計算に 指数関数時間かかる回路であるのに対し、量子回路で線形時間で計算できる点で、計算複雑 性の観点からは、量子優位性を示せる非常に有望な量子回路仮設となっている。ただし、現 状の量子計算機で実装することを考えた場合には、テンソルネットワーク状態をそのまま 変換するとゲート数が多くなってしまう問題が考えられるため、現状よりさらにノイズの 少ない量子計算機が実現した場合に真価が発揮される方向性と考えられる。

BP 問題を解消するための方向性としての二つ目のカテゴリは、特定の問題に対してより 良い回路仮説を選択する方向性である。言い換えると、探索する空間がよりよく狭めること ができるタイプの問題群である。例えば、量子化学計算を含む量子多体問題に関連して、自 由フェルミオン系に関しては、量子断熱過程に基づく量子回路、すなわち、フェルミオンの ホッピング項のみから構成される回路を用いると、生成される状態も自由フェルミオンに なることから、№ の量子回路を用いても BP 問題フリーとなることが報告されている

(Science **369**, 1084 (2020); Phys. Rev. Reseach **3**, 103004 (2021))。また、Su-Schrieffer-Heeger 模型のような dimerization に起因するようなギャップフルな系に関しては、有限時 間の断熱変化によって解が収束することが知られており(Phys. Rev. B **82**, 155138 (2010))、 実際にこうした系では量子断熱過程に基づく量子回路で極めて少ないゲート数で解が収束 することが示されている (Phys. Rev. A **107**, 032614 (2023); arXiv:2303.17187)。また、量 子回路で厳密に表現できるところから、厳密に解けない部分に対して回路仮説を decorate するなどの方向性も考えられている(例えば、arXiv:2202.092909; Phys. Rev. B **107**, L041109 (2023))。上記は古典計算においても高精度計算が行える点も多いが、これを近似の出発点 としてさらに古典計算では難しい問題を解くために利用するなどの方向性を考えれば有望 と考えられる。実際、古典計算機で可能な範囲で、より良い初期値の設定法なども提案され ており (Quantum **3**, 214 (2019); Quantum Science and Technology **7**, 035014 (2022))、こ れも (2-design に落ち入らないように解の探索空間を狭める意味で) BP 問題を軽減できる ーつの方向性であると考えられる。

上記二つの方向性は、BP 問題の発生原因である 2-design に落ち入らない量子回路を選択 するため、理論的に BP 問題を回避する方向性である。対して、BP 問題を解消するための 三つ目の方向性は、そもそも変分量子アルゴリズムを用いないという方向性である。例えば、 block encoding や quantum amulitude amplification などを利用して、非ユニタリ演算を量 子回路上で実現するなどのアイデアが提案されており(Phys. Rev. Research **4**, 033121 (2022); arXiv:2212.13816)、変分量子アルゴリズムを用いずに、同じ目的を達成する量子ア ルゴリズムを考えることも有望である。

② 最適な量子回路構造の作成

上記①で述べたように、テンソルネットワーク状態を元にした量子回路も計算量のスケー リングとしては BP 問題フリーな回路仮設であり、中でも PEPS の対応物は古典計算機で厳 密な縮約計算が行えないことから、将来的には有望となりうる。ただし、古典計算機で計算 できる各テンソルの情報量は、ノイズの大きな現時点での量子計算機で扱えるサイズの情 報量を凌駕しているため、そのまま移植することは現時点では叶わない。

他方、上記①で述べたように、特定の問題に絞り、より適した回路を選ぶ方向性が現時点 で、実機の利用が可能な範囲と考えられる。例えば、量子多体問題で特にギャップフルな系 となっている場合には、量子断熱過程に基づいた量子回路構成が、事前知識が不要でいつで も扱える有用な方向性と考えられる。これは広義の QAOA 法と解釈することもできる。ユ ニタリ演算子から回路が構成されることからも、とりわけ自然な回路仮設と考えられる。た だし、量子断熱原理にも深く関係するため、別の量子相を探索するにはゲート数もより多く 必要となり、最適化が難しくなる傾向にある。また、これに似た方向性として、厳密な回路 を構成できる問題から、回路をデコレートする方向性については、Toric Code の基底状態 などについて議論されており(Phys. Rev. B **107**, L041109 (2023))、実際に実機で検証され た量子回路と全く同じ構造の量子回路(Science **374**, 1237 (2021))で精度の良い解が実現で きる可能性がある。

③変分量子計算のスケーラビリティ

変分量子計算の実際のパフォーマンスがどの程度になるかは、古典コンピュータによる大 規模シミュレーションによる検証が必須である。まず、テンソルネットワーク法を用いる場 合であっても、特定の問題に対するより良い回路仮設を用いる場合であっても、その期待値 がどの程度の精度になるかは、量子ビット数に対するスケーリングを行って検証する必要 がある。例えば、量子多体問題の場合、誤差がどの程度に収まるかは、その理論が実際に起 こっている現象を説明するか否かという問題に直結する。量子化学計算であれば、cal 単位、 物性物理では meV 単位が現実的に興味がある現象が起こる単位とされており、これは大体、 模型の単位に対して 10⁻³から 10⁻⁴程度の精度が要求される問題である。また、古典計算機 と比べて、どの程度のパフォーマンスの向上が期待できるかも非常に重要な議論である (arXiv:2210.14109)。

④量子コンピュータのノイズ

期待値に対する量子エラー抑制を行う様々な error mitigation 法が提案されている(一方、 量子状態に対するノイズ補正は量子エラー訂正)。ただし、計算精度を保って量子ビット数 を大きくした場合、必要な観測数が指数関数的に増大するため、一般にはスケーラブルでは ない方法が多い。代表的な error mitigation 法として

観測時のエラー制御法:

・M3 法 (PRX Quantum 2, 040326 ('21))

量子ビット操作で起こるエラー低減:

・ゼロノイズ外装法 (Phys. Rev. Lett. 119, 180509 ('17)) ←ただし、本当にゼロノイズ極 限に収束するかは保証されていない。

・確率的エラーキャンセレーション法(Phys. Rev. X 8, 031027 ('18)) ←ゼロノイズ極限 に収束することが保障されている。

これら三つの方法は、現在、Qiskit Runtime (https://qiskit.org/ecosystem/ibm-

runtime/how_to/error-mitigation.html) に実装されている。その他に、量子部分空間展開法

(Phys. Rev. A 98, 062339 ('18)) や仮想蒸留法 (Phys. Rev. X 11, 031057 ('21); Phys. Rev. X 11, 041036 ('21)) などが提案されその有効性が検証されている。

3.4 VQE および QAOA などの変分量子計算の問題点解決に向けて

BP 問題を解決する案に関しては 3.1 に述べたとおりである。そのほかにも以下の方向性 が考えられる。

- 量子ビットを操作するパルスの形状を直接、変分パラメータとする Pulse-based VQE 法が最近提案:コヒーレンス時間よりずっと短い時間で計算が終了できるメリ ット(Quantum Information 7, 155 ('21))
- 変分量子アルゴリズムの枠を超えた量子アルゴリズムの開発が必要:例えば、 quantum counter-diabatic computing (J. Phys. Chem. A 107, 9937 (2003); Phys. Rev. Research 4, L042030 (2022))など

3.5 NISQ 計算実機利用調查

①概要

2022 年 9 月から 2023 年 3 月にかけて、NISQ 計算実機利用調査を行った。今回利用し たのは IBM のクラウド量子コンピューティングサービス IBM Quantum を通じて IBM が 提供する NISQ 実機のうち ibmq_manila(5 qubits)と ibm_kawasaki (27 qubits)と、Amazon のクラウド量子コンピューティングサービス Amazon braket を通じて IonQ が提供する 11 量子ビット機である。

なお27量子ビット程度であればワークステーションあるいは高性能なラップトップで古 典シミュレーションが可能であり、さらに以下で示すテスト計算は3量子ビットしか用い ていないため、量子優位性の議論は含めることができない。

②性能指標の比較

ここでは IBM の提供する実機の中で比較的新しく性能が良い ibm_kawasaki と IonQ 実 機の比較を報告する。それぞれのクラウドサービス上で確認できる ibm_kawasaki と IonQ 実機の性能指標の比較は表 3.1 の通りである。ibm_kawasaki については、2023 年 5 月 29 日時点で確認した各指標の中央値である。1 量子ビットゲート時間については ibm_kawasaki で確認できなかったため、超伝導量子ビットの典型的な値を示している。

| 性能指標 | ibm_kawasaki | IonQ |
|--------|--------------|------------------------|
| 量子ビット数 | 27 | 11 |
| T1 | 124.85μs | $>$ 10,000,000 μ s |

表 3.1 ibm_kawasaki と IonQ 11 量子ビット機の性能指標

| Т2 | 111.21μs | ~200,000 µ s |
|---------------|----------|----------------|
| 1 量子ビットゲート時間 | (数 ns) | ~10 <i>µ</i> s |
| 2量子ビットゲート時間 | 0.366μs | ~210µs |
| 2 量子ビットゲート忠実度 | 99.27% | ~96.5% |
| 測定忠実度 | 98.93% | ~99.7% (SPAM) |

上記性能指標のほか、ibm_kawasaki と IonQ の 11 量子ビット機には以下のような違いがある。

- 量子ビットの実現方式が異なる(IBM は超伝導方式、 IonQ は捕捉イオン方式)。
- 基本ゲート・connectivity が(IBM は近接結合、IonQ は全結合)
- 課金: \$1.60/ランタイム秒 (IBM) 、 \$0.01/shot+\$0.3/task (IonQ)。

① テスト計算:量子多体系の時間発展ダイナミックス計算

以下に、ibm_kawasaki と IonQ 実機を用いた計算の比較として、2 量子ビット+1 補助 量子ビットを用いた、あるアダマールテストの実行例(ハイゼンベルク模型ハミルトニア ンによる時間発展ダイナミックス計算)を示す。この類の計算(今回の計算を多数の量子 ビット系に拡張したもの)は将来的に量子多体系のダイナミックスや熱力学計算に応用で きる可能性がある。

図 3.2 は計算に用いたアダマールテスト量子回路の一例である。一般に量子回路の図の 見方について、各水平線は量子ビットを表し、操作は左から右へと順に行われる。最も左 には初期状態(今の場合は状態|0)⊗|0)⊗|0)≡|000))を記し、各水平線上の四角は各量 子ビットに対する1量子ビットゲートを、二つの水平線を結ぶ垂直線を含む図形は2量子 ビットゲートを表す。測定器の針の図形で水平線が終わるところは、その量子ビットが (Pauli Z 基底で)測定されることを表す。

図 3.2 の量子回路はアダマールゲート(H)、 位相ゲート(S)、 制御 NOT ゲート、制御 Z回転ゲートから成り、制御 Z回転ゲートの回転角は時間パラメータ t とハイゼンベルク 模型のハミルトニアンの相互作用パラメータ J で決まる。一連の量子ゲートを作用させた あと、補助量子ビット(0 番量子ビット、一番上の線)を測定し、その確率分布から時間 発展演算子の対角要素の一つの実部 Re(00|U(t)|00)を計算する。なお2サイトハイゼン ベルク模型の時間 t における時間発展演算子は

 $U(t) = \exp(-iHt), \quad H = J(X_1X_2 + Y_1Y_2 + Z_1Z_2)$

と定義しており、ここでHはハイゼンベルク模型のハミルトニアン、 X_j, Y_j, Z_j はj番量子ビット上のパウリ演算子である。



水平線)を補助量子ビットとし、1番と2番量子ビットをハイゼンベルク模型のスピンに 対応させている。青、緑、赤の四角で囲まれた部分はそれぞれ制御 $exp(-iJtZ_1Z_2)$ 、制御 $exp(-iJtX_1X_2)$ 、制御 $exp(-iJtY_1Y_2)$ に対応する量子回路である。

図 3.3 に、上記の量子回路及び初期状態を適当に変更したものを ibm_kawasaki 及び IonQ 実機で実行して得られた計算結果を示す。横軸が時間パラメータ t、縦軸が時間発展演算子 のトレースの実部ReTr [*U*(*t*)]である。青が生データ、黄色線が簡単な error mitigation (時間 発展演算子が一般的に満たす関数の偶奇性とスケールに関する修正)実行後、ピンク線が理 想的な場合である。特に Kawasaki においては関数の偶奇性 (図の例では実部が時間に関し て偶関数であるという要請)を満たすように修正を行う error mitigation が有効に働いてい ていることが見て取れる。



図 3.3 アダマールテストによって計算した、2 サイトハイゼンベルク模型の時間発展演算 子のトレースの実部(縦軸)の時間依存性(横軸)。左は ibm_kawasaki、 右は IonQ 実機 を用いた結果。横軸の時間はハイゼンベルク模型の相互作用パラメータ 1/Jを単位として いる。

② 考察と今後の方針

ibm_kawasaki と IonQ に共通したことであるが、ゲート時間やゲート忠実度について、 2量子ビットゲートの方が1量子ビットゲートよりも数十倍コストがかかる(表 3.1 参照)。 そのため、実行する量子回路に用いられる基本的な2量子ビットゲート数(例えば制御 NOT ゲート数)が実行の難しさの一つの指標になる。制御 Z回転ゲートは制御 NOT ゲー ト2つ(と1量子ビットゲート2つ)に分解されるため、今回の量子回路に含まれる制御 NOTゲート数は12となる。12回の制御 NOTゲートを行うのに必要な時間はT1及び T2と比較して十分に小さくなっており(ibm_kawasakiと IonQともに)、実際に計算結果 も全く出鱈目の結果とはなっていない。

金額面では、課金方式や性能(表 3.1 参照)が異なるので一般的な比較は困難だが、例と して上の図の生データ(青点)一点を取得するのにかかるコストは、IBM_kawasakiで 7.5 秒のジョブ(4096shots)であったため\$12 かかる。IonQ の場合、経過時間に関わらずショッ ト数で決まり、\$40.96+\$0.3=\$41.26 かかる。なお今回の調査で行った計算では合計で3量 子ビットしか用いておらず、量子ビット数で勝る ibm_kawasaki の特長を活かした計算では ないことには注意が必要である。

今回の調査では3量子ビット系に対する比較的浅い量子回路(制御 NOT ゲート数12) で超伝導方式の ibm_kawasaki と捕捉イオン方式の IonQ との比較を行ったものである。古 典計算機で十分にシミュレーション可能な計算であり、量子優位性は議論できなかった。今 後は、IBM から発表されている数 100 量子ビット級の実機において、50量子ビット以上 を用いるような古典シミュレーションが困難な領域における課題の調査を検討したい。ま た IonQ や、今回利用しなかった Quantinuum からは20量子ビットを超える程度でより 高忠実度の捕捉イオン型量子コンピュータが発表されており商用利用が開始されている。 費用等を検討して有意義な利用ができそうであればこれらについても実機利用調査を行い たい。

3.6 NISQ を活用した量子計算応用に関するヒヤリング

①量子多体系応用を目指した物理分野へのヒヤリング

全世界から1万人以上が参加したアメリカ物理学会主催の March Meeting 2023 (2023 年 3月5日-10日、ラスベガス) に参加し、講演者および参加者とディスカッションを行っ た。参加してまず抱いた感想は、量子コンピュータ・量子計算に関する複数のセッションが 同時に毎日、朝、昼、夕方と行われていたことに驚いた。これは、ほぼ同時期に行われた日 本の物理学会の年次会(量子計算等に関する講演は非常に少なく、March Meeting と比べて ほぼ皆無)と比べて、「量子」に関する熱気が圧倒的に強い印象であった。多くの研究者の 講演あるいはディスカッションを通じて、上述したように VQE 法に関して否定的な意見が 多くあった。一方、NISQ のディコヒーレンスを解消する方法として、量子ビットを制御し ているパルスをコントロールすることで VQE 計算を行う pulse-based VQE 法など新しい アイデアの提案があった。これにより、コヒーレンスを保った量子計算が短時間で実行でき る。また、例えば、イギリスの日立研究所による、パラメトライズした量子回路の表現能力 を quantum optimal control theory (量子最適制御理論)を用いて解析している研究等があ り、量子回路の表現能力に関して数学的な解析が今後さらに進むと期待できる。さらに、日 本の Quemix 社では、変分量子アルゴリズムを超えた量子アルゴリズム、例えば、block encoding の技術を発展させた虚時間発展量子アルゴリズムの開発などを行っており、NISQ では幾分困難ではあるが、脱 VQE 計算が今後ますます加速するようにも思われる。

②量子コンピュータ実機開発者へのヒヤリング

量子コンピュータ開発で世界をリードしている IBM Quantum の研究・開発者とディス カッションおよび意見交換を通じて、今後の量子コンピュータ、特に量子-HPC ハイブリッ ド計算、および量子計算応用に関してヒヤリングを行った(個別意見交換、2022 年 11 月 17 日、R-CCS; IBM Quantum Summit 2022、2022 年 11 月 9 日、ニューヨーク; Workshop on Quantum + Classical、2022 年 12 月 15 日-16 日、東大)。世界の HPC センターがそう であるように IBM 社も量子コンピュータと HPC 機の融合に関しては非常に興味を持って おり、そのシステム設計からアルゴリズム・応用に関して精力的に研究開発を行っている。 また、IBM Quantum は今後のマイルストーンとして「100x100 Challenge」を挙げており、 100 量子ビットに対して深さ 100 層の量子回路による量子計算を量子コンピュータ実機を 用いて実現することで「Quantum Advantage」を示す計画である。その過程として、IBM Quantum では、26 量子ビットに対して深さ 120 層(CNOT ゲートの総数 1080)の量子回 路を用いて、 横磁場イジング模型に対するクエンチダイナミックス計算を実現した (Nature Physics 19, 752 (2023))。注意として、この量子計算は変分量子アルゴリズムではない。さ らに、IBM Quantum は、127 量子ビットに対して深さ 36 層(CNOT ゲート総数 1728) に 対して同様の計算を成功させた。ここでは、ゼロノイズ外装やその他の error mitigation 法 を駆使しており、NISQ で意味のある量子計算を実現するためには様々な error mitigation 法などの開発が不可欠であることを強く示している。さらに、IBM Quantum の研究開発者 は、量子回路の最適なコンパイル(つまり、同じ量子計算を実行する量子回路も、量子ゲー ト操作の順番を変えることで浅くすることが可能)も NISQ を有効利用する上で重要であ ることを強調していた。量子回路の最適化は、典型的な最適化問題であり最適解を見つける ことは非常に難しいが、ベターな解を見つけるために HPC 機を積極的に利用するべき部分 でもある。

24

4. 量子コンピュータのプログラミング環境およびスーパーコンピュータとの統合環境の 調査・検討(理研 R-CCS)

量子コンピュータと HPC を連携させるためのシステムソフトウエアについて、検討・設計 を進めている。

まず、量子コンピュータと HPC の連携の必要性についての調査を行った。最終的には、 HPC アプリで量子コンピュータの処理に適したところをオフロードすることであるが、量 子ビット数が多くなる(100qubit 以上)と、量子計算シミュレーション、回路最適化、回路 分割(cutting/knitting)の処理に、HPC の計算が必要となる。

量子計算シミュレーションは、量子アルゴリズムの研究には非常に重要なツールである。 また、NISQのエラー緩和のアルゴリズムなどについては、ノイズを入れた量子計算アルゴ リズムが有用である。量子計算シミュレーションの方式は、大別して、全解を正確に求める ステートベクトル法と量子ビットの接続情報を利用するテンソルネットワーク法がある。 ステートベクトル法については、30qubit 程度であれば、高性能サーバーや単一 GPU サー バーで十分にシミュレーションできるものの、50qubit になるとメモリ量・計算量から富岳 クラスのスーパーコンピュータでも難しくなる。100qubit になると、テンソルネットワー ク法を活用することが必要になるが、任意の量子プログラムを正確にシミュレーションで きるわけではないので、工夫が必要になる。その概略を図 4.1 に示す。



図 4.1 量子計算シミュレーションに必要な計算量・メモリ量

量子回路プログラムを量子コンピュータで実行するためには、物理的な量子ビットの接 続が限られていることが多いので、適切にマッピングする必要がある。この量子プログラム を実際の量子コンピュータへマッピングする作業を transpile と呼ばれるが、この作業は基 本的に回路の最適化マッピングの問題になり、量子ビットが多くなると、必要な計算量が増 加する。また、実際の量子コンピュータの量子ビット数は限られているために、大きな量子 回路プログラムを実行する場合には分割して実行する方式が検討されている。分割した回 路間では量子状態を引き継ぐ必要があるために、最小の接点で分割できることが望ましい。 この手法を、cutting および knitting と呼ばれているが、分割は基本的に線形計画問題であ り、回路が大きくなるにつれて、計算量は増大する。エラー緩和のためのアルゴリズムも、 いくつかのアルゴリズムが検討されているが、こちらも量子ビット数が増えるにつれて壮 大する。そのためには、スーパーコンピュータによる並列処理を検討する必要がある。その 概略を図 4.2 に示す。



図 4.2 量子回路のエラー緩和・最適化分割等に必要な計算量

次に IBM を中心とする、High-Performance Classical-Quantum Computing: Architectures & Applications Working Group に出席し、プログラミングモデルの議論を行った。その結果、以下の2つのモデルを提案した。

(1) ワークフローによるプログラミング

ワークフロー言語(スクリプト)あるいは GUI ツールで記述する。ワークフローの一部が 量子コンピュータで処理される。図 4.3 にこのモデルの概略を示す。このようなワークフロ ーは、AI アプリケーションでは一般的に使われており、量子計算による DL などの AI アプ リには親和性が高いと考えられる。また、クラウドでの PaaS でのサービス構築にも活用で きる。



図 4.3 ワークフローによるプログラミング

(2)スパコンの並列システムでの SPMD モデル

現在のスーパーコンピュータでのプログラミングモデルとして、MPI プログラムなどで用 いられている SPMD(single Program Multiple Data)を基本として、MPI などで書かれた HPC アプリケーション、および、量子回路プログラムの最適化プログラムやエラー緩和プ ログラムと量子コンピュータでの実行を組み合わせるモデルである。図 4.4 にこのモデル の概略を示す。通常、量子コンピュータは、マスタノードに接続され、量子回路プログラム を実行することになるが、もちろん、並列分散プログラムの各ノードから量子コンピュータ を起動・実行するケースも考えられる。



図 4.4 スパコンの並列システムでの SPMD モデル

なお、プログラミングモデルについては、アプリケーションの調査、および、システムソフ トウエアの調査の進捗に合わせて、検討を継続する予定である。

遠隔のスーパーコンピュータと量子コンピュータを接続させる仕組みとして、遠隔呼び出 し機構を設計・試作した。ローカルエリアネットワークで接続された GPU サーバーで動作 する量子計算シミュレータを量子コンピュータと想定して、ユーザープログラムを実行す るサーバーから接続し、遠隔呼び出しで量子コンピュータの計算を含むプログラムを実行 することができた。共有の量子計算機を利用する状況を想定し、RPC のスケジューラ向け 拡張をプロトタイプ実装した。量子コンピュータを操作するリモートサーバ上のリモート プログラムが、スーパーコンピュータを想定するサーバー上のマスタプログラムから受信 した量子アルゴリズムを、ジョブスケジューラ SLURM に投入し、SLURM が適宜、中間形 式による量子アルゴリズムの適切な API への変換とその実量子システムへの投入(あるい はそれを想定する量子シミュレータの呼び出し)がワンセットになったプログラムを実行

| <pre>#include"qcs_api.hpp" int main(int argc, char **argv) { int qubits = 5; QC_Init(&argc, &argv, qubits); }</pre> | <u>Temporary</u>, "Qiskit-like" API is shown Initialize QC (simulator) library and others Gate operations are stored in the QC-API library QC-API library sends the gate operations to a remote system by using RPC, or simply executes the QC simulation on a same node | RPCで転送・QCジョ ブのスケジューラへ の投入、起動・結果 の回収 |
|---|---|--|
| HGate(0); CCXGate(0, 1, 2); UIGate(0.1, 0); UZGate(0.1, 0.2, 1); UZGate(0.1, 0.2, 0.3, 2 QC_Measure(); QC_Finalize(); | Finalize main kernel HGate(0); CCKGate(0, 1, 2); UlGate(0.1, 02; 1); USGate(0.1, 0.2, 1); USGate(0.1, 0.2, 0.3, 2); | |
| | Cord これが 中間コ 表現さ | 、QASMの ード形式で れる |

図 4.5 試作中の C からのプログラム例とフローの概略

現在は、試作のための API としているが、これから量子 HPC 連携プログラムのための API を設計実装していく。この遠隔呼び出しによる量子コンピュータと HPC の連携のためのソ フトウエア・スタックについて検討し、必要な構成についてまとめた。図 4.6 に示す。各量 子回路プログラム記述言語は、共通 API を通して遠隔呼び出し機構を用いて、量子コンピ ュータにオフロードする。遠隔呼び出しに対応して、量子コンピュータ遠隔呼び出し実行シ ステムが実際の量子コンピュータ、あるいは、スーパーコンピュータ上のシミュレータでオ フロードされた量子回路プログラムを実行する。なお、量子コンピュータへの遠隔呼び出し を含むスパコン上のジョソフトウエア・スタックって実行される量子コンピュータの実行 は、協調したコ・スケジューラによって、スパコンと量子コンピュータを効率的に使うこと を目指す。



図 4.6 量子 HPC 連携のためのソフトウエア・スタックの構成

当該年度においては、遠隔呼び出し機構の試作と量子コンピュータに見立てた GPU 上の シミュレータでの試行であったが、これから、以下の検討を進める予定である。

- 試作したミドルウエアを用いた実際の量子コンピュータ(例えば、理研量子コンピュ ータが開発した量子コンピュータ)とスパコン(例えば、富岳)を繋いで、実証実験 を行う。
- 実際に運用する場合には認証機構が必要であり、そのための仕組み・必要条件につい て検討を進める。
- また、スパコンならびに量子コンピュータを効率的に運用するためにはコ・スケジュ ーラは必須であるが、これについて設計・検討を行う。

スパコン、特に富岳を活用した、ステートベクトル法による量子計算シミュレータ braket を開発している。cuQuantum や qulacs など、多くの量子計算シミュレータが開発されて いるが、その多くは小規模のワークステーションや GPU マシンを対象としたものであ る。Braket により、富岳の6万ノードを用いて、46 qubits のシミュレーションができる ことを実証した。図 4.7 に、シミュレーションをした Hadamard gates の実行時間を示す。



図 4.7 Hadamard gates の量子回路と富岳でのシミュレーション時間

なお、この 46qubit のシミュレーションは、ステートベクトル法の量子計算シミュレーションでは世界最大である。これ以上の規模の量子ビットのシミュレーションには、テンソ

ルネットワーク法など他の方法を活用することが必要であり、これについては検討を進めている。

また、この bracket を用いて、VQE アルゴリズムの評価を行った。1D Heisenberg model に対し ground state energy を N=40 までの計算を行い、N=34 において、計算結 果が収束することが確認できた。VQE については、大規模になるにつれて収束性について 問題がある可能性が指摘されており、N=34 の比較的大きい問題について収束を確認でき たことは大きな成果と言える。

これから、ステートベクトル法の Braket については、さらなる性能改善を行い、アプリ での評価を行うこの他に、テンソルネットワーク法についても調査していく予定である。

5. ノイズの影響を緩和する NISQ アルゴリズムの調査(九州大学)

九州大学は、当初計画に沿って、古典コンピュータとの融合技術を用いてノイズや誤り の多い量子コンピュータを有効利用する NISQ アルゴリズムの調査し、誤り耐性向上技術 などについて評価、研究を行った。まず NISQ コンピュータと NISQ アルゴリズムについ て概要を述べ、誤り耐性技術と NISQ 計算における高性能計算の役割についてそれぞれ述 べる。

5.1. NISQ コンピュータの概要と誤り耐性向上の必要性

NISQ コンピュータは、量子ゲート方式コンピュータの1分類である。量子ビットの物 理的な実現方法は複数提案されているが、現時点で実現されえているものはいずれも古典 コンピュータに比べ、ビットエラーレートが大きい。集積可能性が期待され最も高度な物 理装置の実装が進んでいる超伝導量子ビットに置いても、現状でのビットエラーレートは 1E-2~1E-3 程度と計算に用いる観点では非常に高い。(古典ビットにおいては、半導体設 計において十分な設計マージンを設けることによりビットエラーレートを低減可能であ る。また、高い信頼性が必要な応用では、演算、記憶、通信などのそれぞれにおいて十分 実用可能なオーバヘッドでの冗長化によって信頼性を向上する方式が確立している。)

また、量子計算の肝である重ね合わせ状態は時間経過に従って指数関数的に緩和し、そ の量子状態が崩壊することが知られている。この量子緩和は量子ゲート方式コンピュータ に生じるエラーの中でも主要なものと考えられている。そのため、エラー訂正を行わな い、すなわち NISQ コンピュータの場合、量子コンピュータのおける命令列である量子回 路の深さが制約される。このことは、意味のある計算結果が得られる量子コンピュータの 規模(量子ビット数)に制約があることと同義であり、多くの量子ビットを必要とする大 規模な問題を解くことが難しいことを示唆している。

一方で、量子ビットを用いる量子計算においては、①アナログ物理量を用いた演算であ るためエラーの影響が後続の計算結果に伝播すること、②量子状態が時間経過に伴い緩和 する、ことなどから誤りを考慮した計算が必要とされている。

5.2. ノイズや誤りの多い量子コンピュータを有効利用する NISQ アルゴリズムの調査

限られた量子回路の深さで実応用が可能な問題を解くための古典量子ハイブリッドアル ゴリズムについて述べる。これは、NISQ アルゴリズムとして一般的に知られているもの である。NISQ コンピュータにおいては、緩和によるエラーやゲートエラーの影響によ り、深い量子回路を実行すると意味のある結果を観測することができなくなってしまう。 そのため、一度に実行する量子回路の深さを限定する必要がある。

そこで、量子コンピュータを量子状態に基づくサンプリングに用いる方式として、変分 量子アルゴリズム(Variational Quantum Algorithm; VQA)が知られている。VQA は、パ ラメータを導入した量子回路(ansatz)を用いて量子状態を作成、観測し、その結果に基 づいて古典コンピュータにおける最適化計算を行ってパラメータを更新するプロセスを有 する。このとき、解きたい問題全体を量子回路で表現するのに比べて ansatz が浅い量子回 路で構成できる問題について、このようなハイブリッドアルゴリズムを適用する意味があ る。

応用例としては、物性物理や量子化学の問題における物質のダイナミクスを表現するハ ミルトニアンの基底エネルギーを求める変分量子固有値ソルバー(Variational Quantum Eigensolver; VQE)や、組み合わせ最適化問題を二次制約なし二値最適化(Quadratic Unconstrained Binary Optimization; QUBO)形式で記述して近似解を得る量子近似最適 化アルゴリズム(Quantum Approximate Optimization Algorithm)が提案されている。 VQE では、評価対象の物理系の複雑さに応じて量子回路の複雑さが決まる。また、 QAOA では非ユニタリな操作を要するコストハミルトニアンを NISQ コンピュータで扱う ためにトロッター分解と呼ばれる近似手法を用いており、近似度に応じて量子回路の深さ が決まる特徴がある。

5.3. 誤り耐性向上技術

誤り耐性向上技術はいくつかのレイヤに置いてその方法が提案されている。例えば、ソ フトウェア的なアプローチとしては、緩和によるエラーには偏りがあることを考慮して、 興味のある量子回路の前後に量子状態をランダムに回転する操作と、それを戻す操作を追 加し、緩和のエラーをランダム化する方法が知られている[Joel 2016]。このような手法は 乱択コンパイルと呼ばれている。この操作を加えたうえでサンプルを多数集めて期待値を 求めることでエラーがキャンセルされ、NISQ コンピュータのエラーを緩和できる。下図 は、乱択コンパイルにより、緩和前(青)に比べ、緩和後(赤)のノイズによるエラーが 10⁻²倍になっていることを示している(図 5.1)。



図 5.1 乱拓コンパイルによるエラー減少

また、量子コンピュータでは、宇宙線が量子ビット近傍に当たった際などに一時的に物 理エラー率が非常に高くなることが知られている。NISQ 計算では誤り訂正を行わないた め、このような一時的なエラーの影響を直接的に受けてしまう。NISQ 計算では同じ量子 回路を何度も実行して計算結果のサンプルを多数取得し、期待値を計算する過程が含まれ ることが多い。そこで、一時的なエラーの検出を実現することでアプリケーション

(VQA)の解の精度を1.3 倍~3 倍改善できることが示されている[Gokul 2023]。図 5.2 は、一時エラーの検出と再実行により、Baseline(緑線)に比べて提案法(QISMET;赤 線)のほうが同じイタレーション数において VQE 問題においてより低いエネルギーに辿 り着いていることを示している。



Figure 11: QISMET benefits for a 6-qubit TFIM VQA on IBMQ Guadalupe run over a 48-hour period. Two instances of moderate transient error are circled and are avoided by QISMET.



Figure 12: QISMET benefits for a 6-qubit TFIM VQA on IBMQ Sydney run over a 48-hour period with one sharp instance of transient error (circled) and are avoided by QISMET.

図 5.2 QISMET による結果の改善

量子回路の特徴に着目した、NISQ 実行法についても検討が進んでいる。量子回路にお いては、量子ビットに対する操作(演算の頻度)は均一ではなく、power-law で知られる ような非対称性がある。このことに着目し、特定のビットを固定して量子回路を複数のサ ブ回路に分割する手法が提案されている[Ramin 2023]。本手法の概要を図 5.3 に示す。こ の手法は、得られるサブ回路におけるゲートエラー率が高い CNOT 演算の数を減らすこ とができるため、NISQ 計算のエラーを緩和することができる。これにより、最終解の質 を平均で 8.73 倍、最大で 57 倍改善するとしている。



図 5.3 CNOT 演算数の削減によるエラーの緩和

ハードウェアを考慮したアプローチも複数提案されている。量子回路上に現れる量子ビ ットは、NISQ コンピュータで実行する際は特定の物理ビットに割り当てられて実行され るが、量子回路上での2量子ゲートを実行するためには、それらが割り当てられた物理ビ ット間で2量子ゲートを実行できる必要がある。しかしながら、現在の超伝導量子ビット では、それぞれの物理ビットは近傍の物理ビットとしか2量子ゲートを実行できないとい う制限がある。2量子ゲートを実行できない物理ビット間で2量子ゲートを実行するため には、SWAP ゲートと呼ばれる操作によって物理ビットの配置を入れ替える必要がある。 多くの装置では、SWAP ゲートのゲートエラー率は1量子ゲートに比べて有意に高い。こ のような制約のため、量子回路を実行する際には、量子ビットの適切な割り当てが必要で ある。この問題の厳密解を得るのは NP-hard 問題であることが知られているが、これを MAXSAT 問題に帰着して解く方法が提案されている[Abtin 2022]。本手法は、従来法に比 べより大きな量子回路を実行可能とし、コンパイルにかかる時間を 40 分の1 に短縮して いる。図 5.4 は手法の概要を示している。



図 5.4 SWAP ゲート削減のためのコンパイル時間の削減

量子ビットの忠実度には製造ばらつきの影響があることが知られており、あらかじめば らつきのプロファイルを取得することにより、量子回路における量子ビットの物理量子ビ ットへの割り当てを最適化する方法が提案されている[Swamit 2019]。図 5.5 は IBM-Q20 における 2 量子ゲートのゲートエラー率のばらつきを示したものである。最小のものは 0.02、最大では 0.15 と、そのゲートエラー率には 7.5 倍の違いがある。



図 5.5 IBM-Q20 における 2 量子ゲートのゲートエラー率のばらつき 図 5.6 にばらつきを考慮することの効果を示す。緑または黄色のバーで成功率が最大 1.7 倍と大きく改善していることがわかる。



図 5.6 ばらつきを考慮することの効果

さらに、基底状態と第一励起状態のみならず、第二、第三、第四の励起状態を用いた量 子ビット(qutrits や ququarts などと呼ばれる)によって計算に用いる量子ビット数を減 らし、量子回路を浅くすることで誤りを抑制する手法も提案されている。Qompress [Andrew 2023]では、ququarts を用いて、2 つの qubit を 1 つの ququarts に圧縮すること を提案している。図 5.7 に本手法の概要を示す。



図 5.7 量子回路を浅くすることによる誤りの抑制

この論文の提案では、ququarts 間の操作に要する時間が長いことを考慮して、量子回路 をこのようなハードウェア向けに最適化するコンパイラを提案している。Ququarts 活用の 効果を評価した結果を図 5.8 に示す。縦軸は最終解の正解率の相対値であり、qubit のみで 実行した場合に対する ququarts を活用した場合の正解率の比を示している。横軸は量子回 路の大きさに相当するパラメータ値で、各線は ququarts を利用する際のポリシーの違いを 表している。Ququarts を利用することで、縦軸値が 1 を超えていることは、ququarts を 利用することで NISQ コンピュータのエラーを削減し、正答率を改善できることを示して いる。また、FQ (Baseline) では 1 をすぐに下回っていることから、ququarts の特性を考 慮して利用することが重要であることがわかる。



図 5.8 最適化機能付きコンパイラの効果

量子回路の実行に必要な量子ビット数を削減する別のアプローチとして、量子ビットを 再利用することが提案されている[Fei 2023]。図 5.9 に本提案の概要を示す。



図 5.9 量子ビットの再利用

従来、NISQ コンピュータの利用方法としては、量子回路を実行した後すべての量子ビ ットを観測することが考えられてきた。しかしながら、量子回路中でそれぞれの量子ビッ トが最後に操作されるタイミングは異なっており、早期に最後の操作が完了する量子ビッ トが存在する。そこで、そのような量子ビットの観測を先に行い、その量子ビットを再び 初期化して量子回路実行に用いることで、実行に必要な量子ビット数を削減し、SWAP ゲ ートを減らすことで量子回路を浅くし、結果としてエラーの影響を減らすことを提案して いる。量子回路実行中での観測は、IBM-Q でもサポートされるなど、その実行環境が整備 されつつある。図 5.10 に qubit 再利用の効果を評価した結果を示す。縦軸は QAOA のコ ストハミルトニアンの期待値を、横軸には QAOA の探索ラウンドをプロットしている。 QAOA はコストハミルトニアンの期待値を最小化するので、値が低いほど、また早期に低 い値にたどり着いているのが望ましい。赤線が提案法であり、図中に示した2つの問題に ついて、どちらもより早期に、より低い期待値にたどり着いていることがわかる。



図 5. 10 量子ビット再利用の効果

このように、アプリケーションに直結したアルゴリズムにおける誤り耐性や誤り緩和だ けでなく、システムやデバイスレベルでの誤り抑制も重要である。

5.4. NISQ 計算における高性能古典計算の役割

NISQ 計算を効率よく行う上では、高性能な古典計算のサポートが不可欠である。第一 に、量子アルゴリズム開発環境の提供が挙げられる。これは、例えばノイズのない量子コ ンピュータを実機で作ることは不可能なので、高性能計算によりシミュレーションを行 い、量子アルゴリズムの評価、検証を行うことが考えられる。また、ノイズを印加するシ ミュレーションを行うことで、アルゴリズムのノイズ耐性を定量的に評価することもでき る。大規模な量子コンピュータのシミュレーションにはメモリサイズ、演算量ともに規模 に対して指数のコストがかかる。そのため、高性能古典計算が必須となる。

第二に、量子ビットの較正や量子最適制御が挙げられる。この処理には、強化学習を用 いた手法などの古典計算が有望視されているが、量子ビットごとに制御パルスを最適化す るためには較正にかかる時間が長期化する課題がある。また、超伝導量子ビットの較正は 1日に1回程度行う必要があるとされており、定期的に十分な並列度の計算リソースが要 求されると考えられる。

第三に量子コンピュータの検証である。量子コンピュータを道具として使うためには、 製造した量子デバイスが所望の特性を有しているかどうかを検証する必要がある。そのた めの手法として、量子トモグラフィが知られているが、これにはシステム規模に対して指 数的なサンプル取得とそのモデル化が必要である。従って、高性能古典計算が必要とされ ている。

第四に量子アルゴリズム実行の支援が挙げられる。これまでに見てきたように、NISQ 計算のエラーを緩和するためには、様々な最適化手法を組み合わせてより良い量子回路を 生成する問題や論理量子ビットと古典量子ビットの割り当て問題を解く必要がある。これ らは量子コンピュータや量子回路の規模が大きくなるとより難しくなる問題に帰着される ことが多く、高性能な古典計算機の支援が必要である。

そのような問題の1つとして、古典最適化の初期値探索問題が挙げられる。VQA で は、量子コンピュータを期待値計算のためのサンプリング装置として、古典コンピュータ を期待値計算のパラメータ探索装置として組み合わせて用いるが、良い初期値から計算を 始めることは極めて重要である。CAFQA [Gokul 2023-2]は古典計算機で高速にシミュレ ート可能な Clifford ゲートのみを使って古典計算機で事前にパラメータ探索を行い、これ を初期値に用いて量子コンピュータを用いた計算を行うことを提案している。これによ り、最終解の精度が 6.4 倍~56.8 倍改善した他、収束までの時間が 2.5 倍高速化すること を示している。また、シミュレーションコストの高い T ゲートを限られた個数古典シミュ レーションすることで、古典シミュレーションの精度を高められることも示している。次 図 5.11 に CAFQA の概要を示す。



図 5. 11 CAFQA 法の概要

4.5. まとめ

本章では、NISQ 計算のエラーを緩和するための手法として、主にソフトウェアの工夫 によるもの、ハードウェアの特徴を考慮した NISQ 計算法についての最新の研究動向の調 査報告を行った。NISQ 計算では、ハードウェアのエラーが計算結果に直接的に影響する ため、ソフトウェアとハードウェアが密接に連携する必要がある。そのため、量子回路を そのまま実行するのではなく、エラーがより小さくなるような前処理を様々な観点で行う 必要がある。従って、数百ビットクラスの大規模な NISQ 計算を考える際には、高性能古 典計算との連携が重要となると考えられる。

6. アニーリング方式の量子コンピュータの現状調査 (東北大学、日本電気株式会社) 6.1 イジングマシンの概要

イジングマシン(Ising machine)は、物理学のイジングモデルに基づいて設計された新し い計算原理の計算機である。イジングモデルは、統計力学や物理学の分野で使われる数理 モデルであり、図 6.1 に示すように、磁性体の相互作用を持つスピンを格子上に配置し、 その相互作用に基づいてエネルギを定義し、系のエネルギ状態を決定するモデルである。 ハミルトニアンは次式で表現される。

$$H = -J \sum_{i,j} \sigma_i \cdot \sigma_j$$

ここで、 σ_i は格子点 i 上のスピンを表し、+1 または-1 となる。J はスピン間の相互作用に よるエネルギである。



図 6.1 イジングモデル

イジングマシンは、イジングモデルを計算するための専用の計算機であり、一般的に は、スピンを表すビットを持つ複数のユニットから構成されており、ユニット間の相互作 用を制御することで、イジングモデルにおけるエネルギが最小となる状態を見つける。ア ニーリングでイジングモデルを解くアニーリングマシンや、分岐アルゴリズムを解くこと で分岐マシンがあり、その実装は多岐にわたっている。量子力学の原理を利用した量子ア ニーリングマシンや、疑似アニーリング(Simulated Annealing)アルゴリズムや疑似分岐 (Simulated Bifurcation)アルゴリズムを従来型コンピュータで解く疑似アニーリングマシン や疑似分岐マシンがある。

量子アニーリングマシンは、量子ビットと呼ばれる量子情報の基本単位を使用すること で、イジングモデルを解く。量子の重ね合わせや量子もつれなどの量子効果を利用するこ とで、効率的に最小のエネルギ状態を見つけることで、最適解を求める。量子力学的な量 子揺らぎを用いて探索を行うことで、局所解を抜け出して大域最適解の探索を行う。量子 アニーリングマシンの例としては、カナダの D-Wave Systems, Inc.が開発した超伝導量子 回路を用いた商用量子アニーリングマシンがある。

疑似量子アニーリングマシンは、金属を加熱し冷却する過程で結晶が生成される焼き鈍

し(アニーリング)に着想を得た疑似アニーリングアルゴリズムを解くことで、低いエネル ギ状態を見つける。疑似アニーリングアルゴリズムでは、温度パラメータを導入し、温度 が高いうちは改悪方向への探索も行うことで、より低いエネルギ状態を見つける。具体的 には、現在のハミルトニアンと探索先のハミルトニアンの差ΔHについて、ハミルトニア ンが増加する方向にも以下の式で示される確率 p で探索を行う。

$$p = \exp\left(-\frac{\Delta H}{T}\right)$$

温度 T は時間とともに減少するため、探索の初期には改悪方向にも進み、探索終了時には 改悪方向に進みにくくなる。このように、温度パラメータを用いた確率的な探索を熱ゆら ぎと呼ぶ。これによって、疑似量子アニーリングアルゴリズムは局所解を出来るだけ回避 して、大域最適解を探索する。探索は事前に与えた探索回数分だけ繰り返す。疑似アニー リングマシンとして、NEC Vector Annealing、Fixstars Amplify Annealing Engine、 Hitachi CMOS Annealer、Fujitsu Digital Annealer、D-wave Neal などが挙げられ、特に日 本企業が活発に開発に取り組んでいる。

疑似分岐マシンは、Kerr 効果を用いた量子分岐マシンの理論を従来型コンピュータで 解くことができるように近似および高速化をした疑似分岐アルゴリズムに基づいて、低い エネルギ状態を見つける。疑似分岐アルゴリズムは、高い並列性を持つため、逐次的な更 新が必要な疑似量子アニーリングアルゴリズムに比べて、並列化が容易である特徴があ る。さらに、積和演算が計算の大きな部分を占めるため、近年の従来型コンピュータとの 親和性が高い、という特徴がある。疑似分岐マシンとして、Toshiba SQBM+が挙げられ る。

6.2 イジングマシンの調査

本年度は、量子および疑似量子アニーリングマシンにおける性能に関する調査を行うこ とも目標として、性能評価および性能分析を行った。6.1 節でも述べたように、イジング マシンは実現方式が多岐にわたっており、量子効果を活用した量子アニーリングマシン や、従来のデジタルプロセッサを活用して量子効果を模擬した疑似量子アニーリングマシ ンや疑似分岐マシン、そして疑似量子アニーリング向けの専用回路で実現したマシンな ど、開発が急速に進んでいる。本量子アニーリンググループでは、まず、国内および国外 の量子および疑似量子アニーリングマシンについての開発動向、諸元等の調査を行った。 次に、実際に様々なアニーリングマシンを利用するための開発環境の整備、構築を行い、 実マシンに基づく性能評価、性能分析を行った。

6.2.1 イジングマシンの諸元

| Machines | Hardware | Max # bits | # bits fully | Connectivity | Bit precision | Services |
|--------------------------|-----------------------|------------|--------------|---------------|-------------------------|----------|
| D-wave 2000Q | Quantum circuit QPU | 2048 | 64 | Chimera graph | Analog 5 bits | Cloud |
| D-wave Advantage | Quantum circuit QPU | 5,760 | 124 | Pegasus graph | Analog 5 bits | Cloud |
| D-wave Leap Hybrid | QPU + Digital circuit | N/A | N/A | N/A | N/A | Cloud |
| D-wave Neal | CPU | N/A | N/A | Fully | Digita l 64 bits | Local |
| NEC Vector Annealer | VEs | 300,000 | 300,000 | Fully | Digital 32 bits | Local |
| Fixstars Amplify Engine | Nvidia A100 | 262,144 | 131,072 | Fully | Digital | Cloud |
| Hitachi CMOS Annealer | GPU | 61,952 | 176 | King graph | Digital 3bits | Cloud |
| Toshiba SQBM+ | GPUs | 10,000,000 | 10,000,000 | Fully | Digital | Cloud |
| Fujitsu Digital Annealer | GPU | 100,000+ | 100,000+ | Fully | Digital | Cloud |

表 6.1 イジングマシンの諸元

表 6.1 に、イジングマシンの諸元を示す。これを見ると、D-wave System Inc,.社の Dwave 2000Q や Advantage はビット数がそれぞれ 2,048、5,760 ビットであることが分か る。全結合が必要な問題だと仮定して、それぞれの量子アニーリングマシンへ問題をマッ ピング(エンベディング)すると、利用できるビット数はそれぞれ 64、 124 ビットとな り、疑似量子アニーリングマシンに比べ小さいことが分かる。このため、小規模な問題を テストする、または小規模な問題に落とし込んでから利用することで、量子効果の有用性 を確かめる、という利用方法が想定される。

一方、疑似量子アニーリングマシンや疑似分岐マシンのビット数は、量子アニーリング マシンに比べて大きく、数万~数十万ビット以上と、利用可能なビット数は桁違いに大き いことが分かる。基本的には、疑似量子アニーリングマシンや疑似分岐マシンのビット数 は実行される従来型コンピュータのメモリ容量に関係している。そのため、NEC Vector Annealer や Fixstars Amplify Engine、 Fujitsu Digital Annealer などの Vector Engine や GPU などのアクセラレータで実行される疑似量子アニーリングマシンは 10 万ビットや 26 万ビットと数十万ビットを扱うことが可能である。疑似分岐マシンである Toshiba SQBM+は並列な実行が可能であるため、複数の GPU を活用することで、さらに多くの ビット数を扱うことができていることが分かる。さらに、疑似量子アニーリングマシンや 疑似分岐マシンにおいては、Hitachi CMOS Annealer を除いて、全結合接続を採用してお り、問題のエンベディングが不要となるため、ビット数を有効に活用することができる。

次に、問題を解く際の係数行列に影響するビット精度を見てみると、アナログ回路を利 用している量子アニーリングマシンのビット精度は 5~6 ビット程度と言われている。一 方、疑似量子アニーリングマシンおよび疑似分岐マシンは、従来型コンピュータを利用し た計算であるため、32 または 64 ビットである。ビット精度が小さすぎると、制約を QUBO に含むような問題の場合には、制約関数と目的関数の差が増大することや、エネル ギ関数を十分に表現できないことによって、解の探索が困難になり、精度が低下してしま う恐れがある。

このように、様々なイジングマシンが登場しているが、その特性は明らかになっていな

い。本グループでは、性能評価および性能分析を通じて、その特性を明らかにする。

6.2.1 イジングマシンの評価

イジングマシンの特徴が明らかになっていない要因の一つとして、イジングマシン自体 の研究が発展途上であり、その評価方法や評価指標、ベンチマークプログラムが定まって いないことが挙げられる。本グループでは、問題サイズなどを柔軟に変更可能、かつ、 様々なアプリケーションへ広く応用可能である機械学習アルゴリズムの一つであるクラス タリングを評価のためのベンチマークプログラムとして、評価を行う。

イジングマシンにおいてクラスタリングを行う組み合わせクラスタリングは、クラスタ 内のデータ間距離総和が小さくなるような、クラスタ割り当てを求める問題であり、次式 の最小値を求めることで、高品質なクラスタリング結果である厳密解が求まる。

$$H = \frac{1}{2} \sum_{a=1}^{K} \sum_{C(i)=C_a} \sum_{C(j)=C_a} d(x_i, x_{i'})$$

組み合わせクラスタリングをアニーリングマシンで実行するために、ラグランジュの未定 乗数法により制約条件を表現した制約関数を QUBO 問題に組み込む。組合せクラスタリ ングでは、各データ点 x_iが、クラスタ C_aに属するかどうかをバイナリ変数 q_aⁱで表し、次 式で示すようにクラスタ内の距離の和を最小化する問題として定式化を行う。

$$H = \frac{1}{2} \sum_{i,j=1}^{N} d(x_i, x_j) \sum_{a=1}^{K} q_a^i q_a^j + \sum_{i=1}^{N} \lambda_i (\sum_{a=1}^{K} q_a^i - 1)^2$$

N、 K はそれぞれデータ点数とクラスタ数を表す。第1項は目的関数であり、同一クラス タ内距離総和をクラスタ間で足しあわせた項である。第2項は制約関数であり、ラグラン ジュの未定乗数法によって組み込まれた制約に関する項である。制約関数では、各点が1 つのクラスタにのみ割り当てられるため、全ての変数のうちいずれか1つのみが1でその 他は全て0という One-Hot 制約で表現する。

n-ビット精度のハードウェアを用いてアニーリングを行う時に、係数として与えられる 距離 d(xi, xj) について以下の関係が成り立つ。

$$d(x_i, x_j) \le \frac{2(2^n - 1)}{(N - K)(K - 2)}$$

この式から、n ビット精度のハードウェアを用いたとしても、d(x_i, x_j)に与えられる数値の 最大値は 2(N-K)(K-2)倍に減少することがわかる。これは、制約関数中の未定乗数 λ が非常に大きな値を設定する必要があるために、目的関数の最適化に必要な距離 d(x_i, x_j) の精度を低下させていることを意味する。このように、QUBO 問題に制約関数を含む問題 の場合には、未定乗数を含む制約関数と目的関数の係数の差が増大し、探索が困難にな り、解の精度が低下しやすくなる。 評価には、表1に示す Fujitsu Digital Annealer 以外のイジングマシンを評価できるよう に環境構築、および組み合わせクラスタリングの実装を行った。評価パラメータとして、 D-wave 2000Q および Advantage のアニーリング時間は 20 µ sec を設定し、その他につい てはパラメータのデフォルト値を用いた。D-wave Neal については、初期温度 10、 最終 温度 0.02、 反復回数 100 を用いた。NEC Vector Annealer については、初期温度 1000、 最終温度 0.02 として、反復回数は 1 から 100 回の範囲で探索を行い、反復回数は解を見 つけることが可能な最も少ない回数とした。NEC Vector Annealer においては制約を外部 で定義することが可能であるため、QUBO 内に制約条件を内包させる方法(internal)に加 え、制約を外部から与える方法(external)での実験も行った。Fixstars Amplify Engine につ いては、反復回数を 100 回として、アニーリング時間は 1 から 100,000 秒の間を探索し解 を見つけることが可能な最も短い時間とした。

実験には、人工的に作成したデータセットを利用して、組み合わせクラスタリングを実行した。図 6.2 に示すように、クラスタ数を3に設定し、データ点数を8から4096まで変化させた。データセットは scikit-learn の make blob モジュールで作成した。人工データ セットはクラスタ中心とクラスタ分散を元に正規分布に則ってランダムに生成する。与えられたクラスタ中心が同じであれば、同じクラスタに属するものとして扱い、正解データとして Answer とラベル付けした。全ての実験は100回の解が得られるまで行った。

評価に用いる指標は、TTS と解の品質、実行時間である。TTS は、基準解と同等また はそれ以上に高品質な解を得るまでにかかる計算時間の指標であり、1回のアニーリング 時間 τ_{anneal} と基準解を得るまでにかかるアニーリング回数 R と、アニーリング以外にかか る QUBO 生成時間などの処理時間 T_{others}を用いて、次式で表される。

$TTS = \tau_{anneal}R + T_{others}$

ここでアニーリング時間 τ_{anneal}およびその他の時間 T_{others}は 100 回の試行の平均を取るこ とで算出する。また、解の品質の評価指標として、同一クラスタ内距離総和を全てのクラ スタ間で足しあわせた値である Cost を用いる。Cost は値が小さいほど距離が小さいデー タ点同士が同じクラスタに属しており、解の品質が高いことを示す。



図 6.2 評価に用いた人工データセット



図 6.3 データ点数を変化させた時の各イジングマシンの TTS

図 6.3 に各アニーリングマシンで実行した時の TTS を示す。TTS は、基準解と同等、 またはそれ以上に高品質な解を得るまでにかかる時間を表す。基準解は、最も精度の高い クラスタリングの解とした。データ数が 8 の場合には全てのアニーリングマシンにおける TTS が算出できているのに対し、データ数が増えるにつれて TTS を算出できるアニーリ ングマシンが減少している。まずデータ数が 8 の場合に着目すると、NEC Vector Annealing (VA)、Fixstars Amplify Engine (AE)の順番に TTS が長くなる。これは、これ らのアニーリングマシンにおいて、精度が高い解を短時間で求められたためである。次 に、データ数が大きい場合を見ると、VA、AE 以外では算出できていない。この要因とし て、ビット数不足と解の精度不足が考えられる。D-wave 2000Q、 D-wave Advantage、 Hitachi CMOS annealer においては、全結合ビット数がそれぞれ 64 ビット、124 ビット、 176 ビットと少なく、データ数がそれぞれ 32、64、128 以上の場合にビット数が不足す る。これはビット数が少ないことに加え、全結合でないネットワークを持つマシンはエン ベディングが必要になり、より大きなビット数を消費してしまうためである。D-wave Hybrid、 D-wave Neal においては、データ点数が増えるにつれて、基準解以上の精度で の求解ができなかったためである。多数のビット数を扱うことが可能な疑似量子アニーリ ングマシンにおいても、制約条件を QUBO に内包する場合においては、制約項と目的項 の差が大きくなりやすく、ビット精度の不足に陥りやすい。特に組み合わせクラスタリン グにおいてはデータ点数が大きくなるにつれて、ビット精度への要求が大きくなる。その ため、データ点数が大きくなるにつれて、ビット精度が不足し、TTS が算出できなかっ た。また、疑似量子アニーリングマシン同士で性能を比較すると、局所解からの脱出機構 を持つ NEC Vector Annealing や Fixstars Amplify Annealing Engine の性能が高いことが分 かる。これは、局所解を脱出して大域的な解を探索することが出来たためだと考えられ る。

これらの評価を通じて、ビット数、ビット精度、接続方式、局所解からの脱出能力の4 つの観点がイジングマシンの性能を評価する際に、重要であることが分かった。ビット数 については、不足すると実行ができなくなるため、重要な要素である。ビット精度につい ては、エネルギ関数を正確に捉えるためには十分なビット精度が必要であることが分か る。また、接続方式については、量子アニーリングマシンなど低い接続性を持つマシンで は制約違反率が高く、クラスタリングの品質が低下することが明らかになった。これは、 エンベディングの際に、ビットが複製されるため、結果的に多くのビット数が消費され、 問題自体が困難になったためだと考えられる。そのため、全結合の接続が理想的であるこ とが分かった。最後に、局所解からの脱出能力については、Vector Annealing や SQBM+ などのイジングマシンは局所解から脱出できるような機構を持っており、高精度な解を見 つけることができている。このように、脱出機構の有無が重要であることが明らかになっ た。

6.3 量子アニーリング・疑似量子アニーリング技術の活用

本調査研究では、既に商用化されている技術である量子アニーリング、及び疑似量子ア ニーリングの活用状況について、アカデミック分野、及び民需分野でのヒアリングを実施 した。ヒアリング調査においては量子コンピュータや量子アニーリング、及び疑似量子ア ニーリングの研究開発が活発である日本、米国、及び欧州域を対象とした。以下にヒアリ ング結果を述べる。

6.3.1 アカデミック分野における量子アニーリング・疑似量子アニーリングの活用

アカデミック分野において既に量子アニーリング・疑似量子アニーリングに積極的に取 組んでいるのは"最適化分野"、及び"HPC"分野であるという仮説に基づき、国内外におけ るこれらの研究者・ユーザへのヒアリングを実施した。

A) "最適化"分野へのヒアリング

"最適化分野の国際会議である"6th RIKEN-IMI-ISM-ZIB-MODAL-NHR Workshop: Advances in Classical and Quantum Algorithms for Optimization and Machine Learning "(日本・東京) に参加し、最適化分野の研究者とのディスカッションを行った。最適化分 野においては、NP 困難な問題へのアプローチとして主として数理最適化を使ったアプロ ーチの歴史が長い。このため、例えば巡回セールスマン問題(Travelling Salesman Problem、TSP) についてアニーリングによる解法よりも数理最適化による解法の方が高 速であるという主張があった。一方で、現代のアニーリング技術は NP 困難な問題を解く 場合に制約条件を柔軟に付加して解けるものが多く、この点が数理最適化による解法と大 きく異なるのではないかという議論がなされた。ある特定の条件における NP 困難問題を 高速に解くためには、対象問題専用のソルバーを数理最適化によりアルゴリズム的に作り 込んだ方がよいと思われる。一方で、研究やビジネスの現場での実用を考えると柔軟に最 適化条件を変更できるアニーリング手法の方が優位ではないかという議論がなされた。数 理最適化、及びアニーリングのどちらかが優位であかは問題に強く依存するため、適材適 所でのソルバーの活用が重要であると思われる。

B) "HPC"分野へのヒアリング

HPC では最大規模の国際学会である ISC22 (ドイツ・ハンブルク)、及び SC22 (アメ リカ・ダラス)に参加し、日本、米国、及び欧州を中心とする大規模な HPC センター、 及び大規模な HPC システムを利用しているユーザに対してアニーリング技術活用のヒア リングを実施した。HPC アプリケーションの分野として、大学計算センター、流体分野、 気象・気候分野、資源探査分野など複数の研究機関とのディスカッションを実施した。

HPC の分野は最新の半導体技術やアーキテクチャが多く使われており、比較的新しい技術を積極的に取り入れるアーリーアダプター的な傾向がある。このため、未だ黎明期と言えるアニーリング技術の活用について、HPC 分野においてどの程度の活用が行われているかを中心に議論を行った。

ほとんどの HPC センター・ユーザがゲート型量子コンピュータ、量子ゲートシミュレ ータ、量子アニーリング、疑似量子アニーリングの活用に強い興味を持っている状況が確 認できた。一方で、これら興味は新しい技術、とりわけゲート型やアニーリング型の"量子 コンピュータ"のハードウェアに対する興味であり、研究や開発の実課題に適用するには至 っていない場合が殆どである現状が確認できた。 既に量子アニーリング、及び疑似量子アニーリングは実用段階にあり商用利用可能であ るが、これらの技術を用いて HPC の分野の実課題を解くことにはほぼ至っていないとい



うのが現状である。本調査研究においては将来の HPC システムと量子コンピュータや疑 似量子アニーリング技術を融合させ、より高い実行性能を実現するための調査研究を行っ ている。この観点において、HPC システムと量子コンピュータ・疑似量子アニーリングシ ステムのアプリケーションレベルでの融合が、今後 HPC の領域において量子コンピュー タ・疑似量子アニーリングを利活用していく上で大きな課題であることが確認できた。

一方で、疑似量子アニーリングは富士通、日立、東芝、NEC など、主に日本の企業が事 業化している状況であり、欧米では量子アニーリングでのビジネスを行っている大手企業 はないと思われる。このため、一部研究者やメディアでは"疑似量子アニーリングは日本独 自で海外では相手にされていない"という趣旨の意見が散見される。これについてもアニー リング技術への注目が日本独自なのか、欧米においても注目されているのか、利用の可能 性があるのかなどについて調査を実施した。以下、民需領域でのアニーリング活用状況に ついて述べる。

6.3.2 民需分野における量子アニーリング・疑似量子アニーリングの活用

量子アニーリング・疑似量子アニーリングの民間企業(民需)分野での活用状況につい て、上図に示す日本・米国・欧州の製造分野、物流分野、金融分野、資源探査分野などの 企業にヒアリングを実施した。民間企業においては事業遂行において、例えば物流業界の 配送ルート最適化のように NP 困難な問題が多数存在している。一般にこれら問題は熟練 の作業者の手作業によって最適化を実施、または何らかのソフトウェアを使って最適化の 処理が自動化されているものの、最適な解が出せていないという状況で非常に多い状況で あることがわかった。

民間企業においてアニーリング技術は膨大な組み合わせの中からコスト・時間・二酸化 炭素排出量などを考慮しながら適切な組み合わせを探すものであり、民間企業の競争力向 上の観点で非常にニーズが高いことがわかった。以下、各業界におけるアニーリング技術 への期待や利用実例について調査した結果を述べる。

A)物流業界

物流業界における組み合わせ最適化問題の主なものとして、配送ルート最適化が挙げら れる。これは下図に示す通り配送時間、配送先、配送物、配送手段などを総合的に考慮し つつ、配送コスト、配送時間、二酸化炭素排出量などの指定された条件を最小化すること によりアニーリングでの最適化を行うものである。

従来は熟練の担当者の手作業による最適化、または何らかのアルゴリズムによって自動 化する方法が主であり、配送ルート最適化に時間がかかる、または最適性に疑問がある解 を使わざるを得ないという問題があった。ここにアニーリング技術を適用することによ り、計画時間の大幅短縮、配送効率向上によるコスト削減、二酸化炭素排出量削減などの 効果が期待される。

日本・米国・欧州を主体とした地域において、多くの最適化実証実験がされているだけ ではなく、一部の企業は既に実業務にアニーリング技術を導入して最適化を実施している 状況である。

B) 製造業界

製造業界においても多数の組み合わせ最適化問題が存在する。企業にヒアリングして得 られた実例の一つとして、工場における生産順序最適化がある。以下に具体例を述べる。 近年、工場の生産ラインにおいては同一の機械により複数の製品を製造可能となっている ものがある。この生産ラインにおいては複数の製品を製造可能であるがゆえに製品を切り 替える場合の段取り時間が発生する。このため、生産順序を最適化することにより、生産 に要する時間を短縮、または同じ時間でより多くの製品を製造可能となる。

また、製造業における製品設計においても、多数の組み合わせ最適化問題があり、これ





らへの疑似量子アニーリング技術の適用が始まっている段階である。このように特に低コ スト化、効率化の要求が高い製造業界においてもアニーリング技術が使われ始めている状 況であることがヒアリングからわかった。

C) 金融業界

日本、米国、欧州のエリアを中心として、複数の金融系企業にヒアリングを実施した。 金融業界はアニーリング技術に非常に高い注目をしており、アニーリング技術の活用が広 く検討されている状況である。以下に一つの例を示す。

金融業界において株式や債券などのポートフォリオの組み合わせを最適化するニーズが ある。これはいわゆる組み合わせ最適化問題であり、設定した条件に基づいてより最適な 解をできるだけ高速に得ることが求められている。特に規模の大きい問題に対する求解が 可能な疑似量子アニーリングが注目されており、日本のみならず、欧米の金融系企業が実 証実験を進めている段階であることが調査によりわかった。

D) 資源探査業界

石油資源の探索、及び掘削において、HPC を活用した解析やシミュレーションが使われ ていることは広く知られている。このため、石油メジャーなどの資源探査企業は TOP500 において上位にランクするような HPC システムを有している場合が多い。

資源探査企業のアニーリング活用状況についてヒアリングを行ったところ、解析精度の 向上や、下図に示す掘削時の掘削順序最適化による大幅な掘削コスト削減などに取組んで いる状況であることがわかった。資源探査分野はHPCを活用した解析・シミュレーショ ンを行っており、これとアニーリング技術を組み合わせることによる更なる高速化・高精 度化の可能性が考えられる。

以上の調査により、アカデミック分野よりも民間企業の分野でのアニーリング導入が進 んでいる状況であることがわかった。一方で、アカデミック分野においても膨大な組み合 わせの中から最適な組み合わせを探索することが求められるものがあり、前述したとおり 今後 HPC と量子アニーリング・疑似量子アニーリングのハイブリッドな活用による実効 性能向上が期待されている。

本調査検討においては HPC のアプリケーション分野における HPC と量子アニーリン グ・疑似量子アニーリングの活用について検討し、より高い性能を実現することを目指 し、継続した取組みを行っていく計画である。

Oil Field Exploration as a Combinatorial Optimization Problem



Value, Well Interference and Moving Costs

100

strating a brighter world NEC



© NEC Corp.

参考文献

- 1. [Joel 2016] Joel J. Wallman and Joseph Emerson, "Noise tailoring for scalable quantum computation via randomized compiling", Phys. Rev. A 94, 052325, Nov 2016
- [Gokul 2023] Gokul Subramanian Ravi, Kaitlin Smith, Jonathan M. Baker, Tejas Kannan, Nathan Earnest, Ali Javadi-Abhari, Henry Hoffmann, and Frederic T. Chong, "Navigating the Dynamic Noise Landscape of Variational Quantum Algorithms with QISMET," in Proceedings of the 28th ACM International Conference on Architectural Support for Programming Languages and Operating Systems, Jan. 2023
- [Abtin 2022] Abtin Molavi, Amanda Xu, Martin Diges, Lauren Pick, Swamit Tannu, and Aws Albarghouthi, et al., "Qubit Mapping and Routing via MaxSAT," in Proceedings of 2022 55th IEEE/ACM International Symposium on Microarchitecture (MICRO), Chicago, IL, USA, 2022 pp. 1078-1091, Oct. 2022
- 4. [Ramin 2023] Ramin Ayanzadeh, Narges Alavisamani, Poulami Das, and Moinuddin Qureshi, "FrozenQubits: Boosting Fidelity of QAOA by Skipping Hotspot Nodes," in Proceedings of the 28th ACM International Conference on Architectural Support for Programming Languages and Operating Systems, Jan. 2023
- [Swamit 2019] Swamit S. Tannu and Moinuddin K. Qureshi, "Not All Qubits Are Created Equal: A Case for Variability-Aware Policies for NISQ-Era Quantum Computers," in Proceedings of the Twenty-Fourth International Conference on Architectural Support for Programming Languages and Operating Systems, Apr. 2019
- [Andrew 2023] Andrew Litteken, Lennart Maximilian Seifert, Jason Chadwick, Natalia Nottingham, Frederic T. Chong, and Jonathan M. Baker. 2023. Qompress: Efficient Compilation for Ququarts Exploiting Partial and Mixed Radix Operations for Communication Reduction. In Proceedings of the 28th ACM International Conference on Architectural Support for Programming Languages and Operating Systems, Jan. 2023
- [Fei 2023] Fei Hua, Yuwei Jin, Yanhao Chen, Suhas Vittal, Kevin Krsulich, Lev S. Bishop, John Lapeyre, Ali Javadi-Abhari, and Eddy Z. Zhang, "CaQR: A Compiler-Assisted Approach for Qubit Reuse through Dynamic Circuit," in Proceedings of the 28th ACM International Conference on Architectural Support for Programming Languages and Operating Systems, Jan. 2023
- [Gokul 2023-2] Gokul Subramanian Ravi, Pranav Gokhale, Yi Ding, William Kirby, Kaitlin Smith, Jonathan M. Baker, Peter J. Love, Henry Hoffmann, Kenneth R. Brown, and Frederic T. Chong. 2022. CAFQA: A Classical Simulation Bootstrap for Variational Quantum Algorithms. In Proceedings of the 28th ACM International Conference on Architectural Support for Programming Languages and Operating Systems, Jan. 2023

- 9. [石川 12] 石川, 小川, 河内, 木村, 林:"量子情報科学入門,"共立出版, 2012.
- 10. [藤井 19] 藤井: "驚異の量子コンピュータ," 岩波科学ライブラリー289, 岩波, 2019.
- 11. [嶋田 20] 嶋田: "量子コンピューティング: 基本アルゴリズムから量子機械学習まで," 情報処理学会出版委員会 2020.

様式第21

学会等発表実績

委託業務題目「次世代計算基盤に係る調査研究(新計算原理調査研究)」

機関名 慶應義塾大学

1. 学会等における口頭・ポスター発表

| 発表した成果(発表題 | 発表者氏名 | 発表した場所 | 発表した時 | 国内·外 |
|--------------|-------|--------------------|----------|------|
| 目、口頭・ポスター発表 | | (学会等名) | 期 | の別 |
| の別) | | | | |
| 量子-古典ハイブリッ | 天野英晴 | ムーンショットキッ | 2023年1月 | 国内 |
| ドコンピューティング | | クオフシンポジウム | | |
| 実現への試み"、口頭 | | | | |
| 富岳NEXTフィジビリテ | 天野英晴 | SuperComputing Now | 2023年3月 | 国内 |
| ィスタディ新計算原理 | | | | |
| 調査研究チームの紹 | | | | |
| 介、口頭 | | | | |
| "量子コンピュータと | 天野英晴 | PCCC22 | 2022年12月 | 国内 |
| ポスト富岳の連携"、 | | | | |
| 口頭 | | | | |
| "次世代計算基盤に係 | 天野英晴 | HPCIコンソーシアム | 2022年10月 | 国内 |
| る調査研究:新計算原 | | シンポジウム | | |
| 理"、口頭 | | | | |

機関名 国立大学法人 東北大学

1. 学会等における口頭・ポスター発表

| 発表した成果(発表題 | 発表者氏名 | 発表した場所 | 発表した時 | 国内・ |
|------------------------|----------|------------------|---------|-----|
| 目、口頭・ポスター発表 | | (学会等名) | 期 | 外の別 |
| の別) | | | | |
| A feasibility study of | Kazuhiko | 34th Workshop on | October | 国内 |
| quantum computing for | Komatsu | Sustained | 2022 | |
| the next-generation | | Simulation | | |
| computing | | Performance | | |
| infrastructure: Early | | (WSSP' 34) | | |
| evaluation of | | | | |
| annealing machines | | | | |

| QUB0問題における制約 | 小野田誠, 小 | 情報処理学会 | 第 | 2023年3月 | 国内 |
|--------------|---------|---------|---|---------|----|
| 重み分割による解の高 | 松一彦,熊谷 | 85回全国大会 | | | |
| 精度化に関する一検討 | 政仁, 佐藤雅 | | | | |
| | 之,小林広明 | | | | |

2. 学会誌・雑誌等における論文掲載

| 掲載した論文(発表題 | 発表者氏名 | 発表した場所 | 発表した時 | 国内 · |
|-------------------|--------------|------------------|----------|------|
| 目) | | (学会誌・雑誌等 | 期 | 外の別 |
| | | 名) | | |
| Analysis of | Kaho Aoyama, | Proceedings of | December | 国内 |
| Precision Vectors | Kazuhiko | 23rd | 2022 | |
| for ising-based | Komatsu, | International | | |
| Linear Regression | Masahito | Conference on | | |
| | Kumagai, | Parallel and | | |
| | Hiroaki | Distributed | | |
| | Kobayashi | Computing, | | |
| | | Applications and | | |
| | | Technologies | | |
| | | (PDCAT' 22) | | |