

半導体メモリ分野で重点的に取り組むべき課題・方向

2024年2月16日

東北大学
遠藤 哲郎



目次

- ① ユースケースや国内外の研究動向からみたアカデミアによる半導体メモリ戦略の必要性
- ② メインメモリ分野におけるアカデミアが取り組むべき研究開発課題
- ③ ストレージメモリ・ストレージクラスメモリ分野におけるアカデミアが取り組むべき研究開発課題
- ④ ロジック向け混載メモリ分野におけるアカデミアが取り組むべき研究開発課題
- ⑤ 若手研究者、女性研究者を増やす方策
- ⑥ 文部科学省様に期待する産学連携による我が国の産学の強みを活かせる半導体メモリ技術研究開発拠点の国内構築
- ⑦ まとめ



- ① ユースケースや国内外の研究動向からみたアカデミアによる半導体メモリ戦略の必要性
- ② メインメモリ分野におけるアカデミアが取り組むべき研究開発課題
- ③ ストレージメモリ・ストレージクラスメモリ分野におけるアカデミアが取り組むべき研究開発課題
- ④ ロジック向け混載メモリ分野におけるアカデミアが取り組むべき研究開発課題
- ⑤ 若手研究者、女性研究者を増やす方策
- ⑥ 文部科学省様に期待する産学連携による我が国の産学の強みを活かせる半導体メモリ技術研究開発拠点の国内構築
- ⑦ まとめ

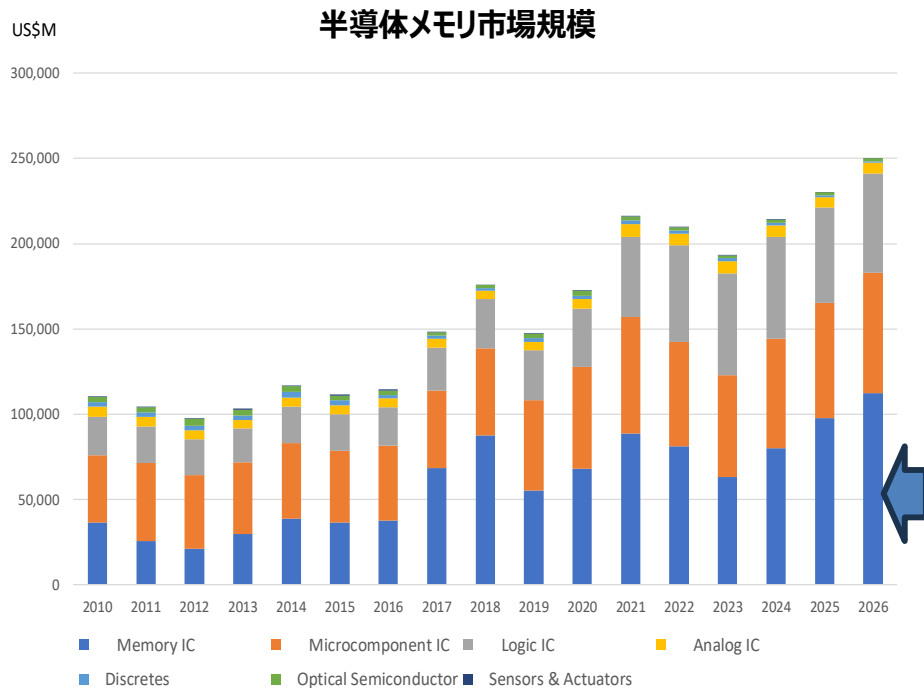


次世代計算基盤・エッジ戦略から見た 半導体メモリ(ロジック向け混載メモリ、メインメモリ、ストレージメモリ等)を取り巻く俯瞰図

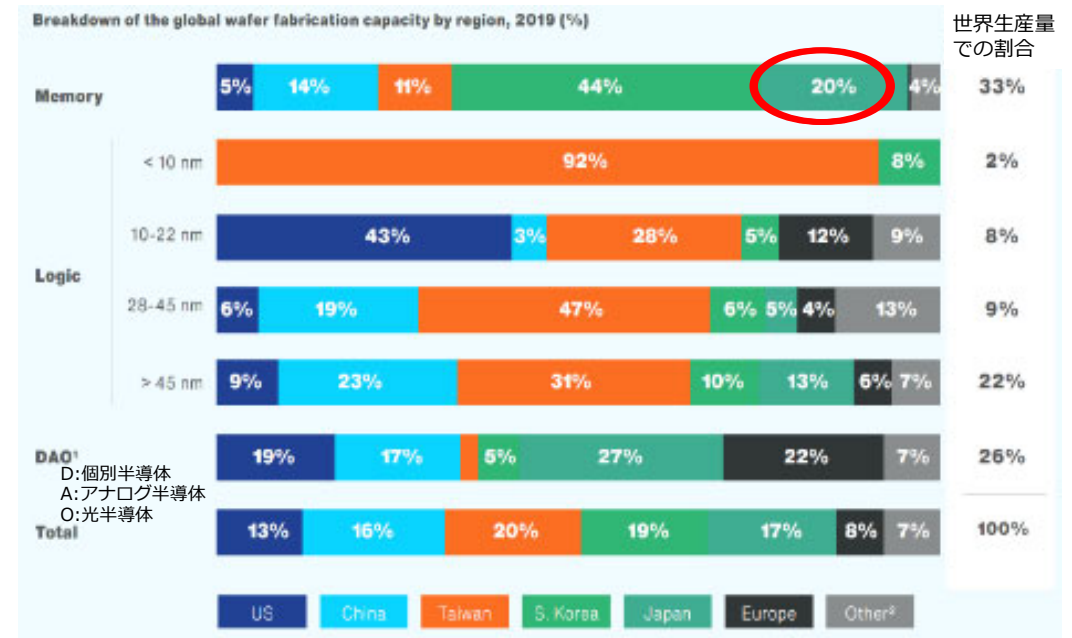


半導体産業における半導体メモリの位置づけ

- DX・GX・AI等を支えるデータセンター・エッジ向け半導体産業において、マイクロプロセッサやロジックと並んで半導体メモリ市場は大きな市場を有する（世界の20%@日本）。
- DX・GXの進展により生成されるデータ量の拡大が予想されており、半導体メモリの高性能化・大容量化・低消費電力化が求められており、半導体メモリの市場・重要性は拡大する。
- 産官学金の適切な役割分担と緊密な連携を図りながら、ロジック戦略に続いてアカデミアとしても半導体メモリ戦略を進めていく必要がある。



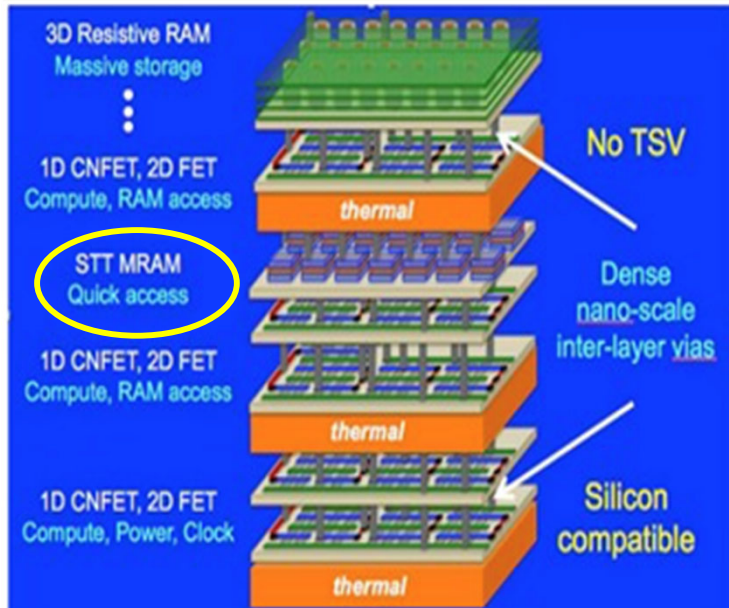
Ref: OMDIA



(BCG&SIA, "STRENGTHENING THE GLOBAL SEMICONDUCTOR SUPPLY CHAIN IN AN UNCERTAIN", AREA APRIL 2021より)

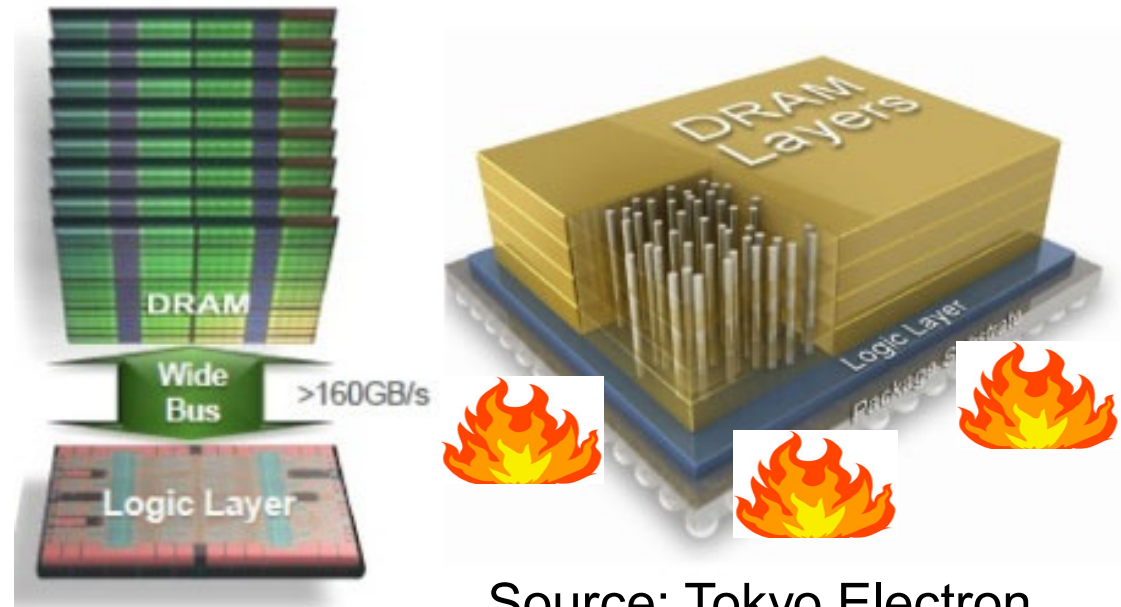


3Dパッケージを含むロジック半導体の発展のためにも 半導体メモリの技術進展は益々重要に！



3D Packaging Technology

[Ref] International Roadmap for Devices and Systems
2020 Edition, Packaging Integration White Paper



Source: Tokyo Electron

半導体の動作温度が適切範囲に維持できないと、エラーを起こす。

パッケージの中にロジックとメモリなど多品種の半導体チップを実装すると、
エネルギー密度が増加し、放熱しきれないと熱暴走に至る

ロジックからメモリ（メモリの周辺回路含む）は、
高性能化・大容量化・低コスト化に加えて、低消費電力化も不可欠



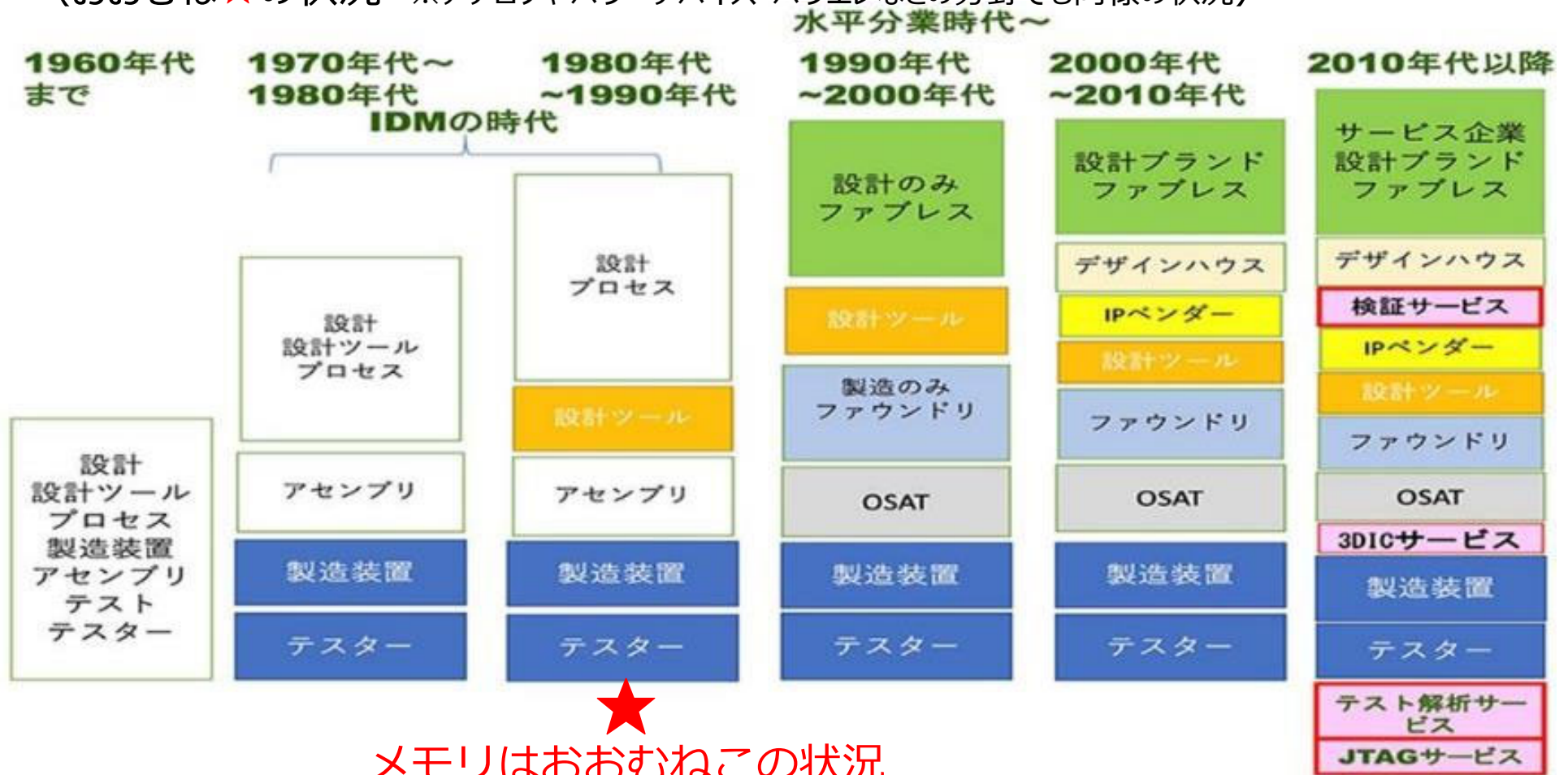
水平分業が進むロジック半導体に対して、半導体メモリは垂直統合

<半導体メモリの競争力の源泉>

★新規材料・物理等に立脚したメモリセル＋メモリセル特性を使いこなすシステム技術
 アカデミアによる半導体メモリの研究開発でも、
 材料・プロセス・デバイス・回路・実装等の総合技術力が大事！

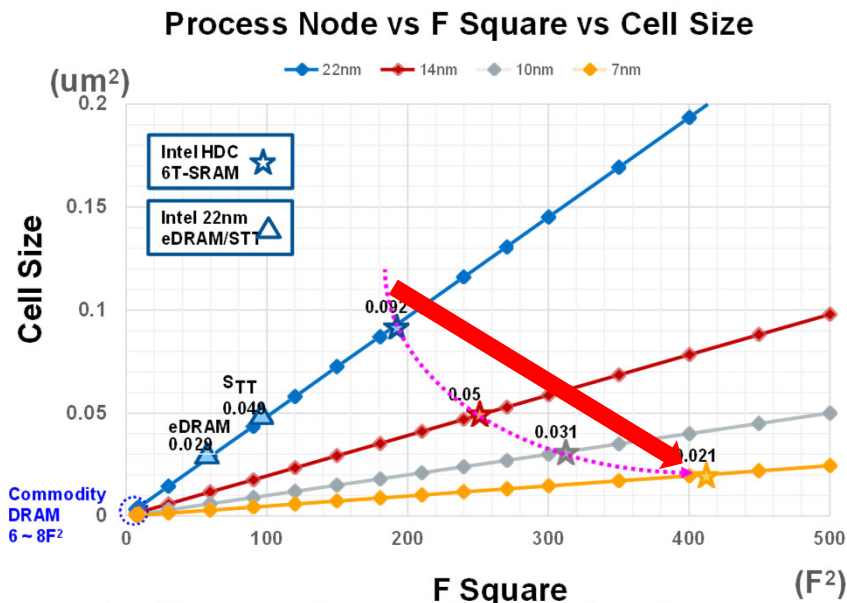
(おおむね★の状況 ※アナログやパワーデバイス・パワエレなどの分野でも同様の状況)

ロジック半導体の水平分業の推移



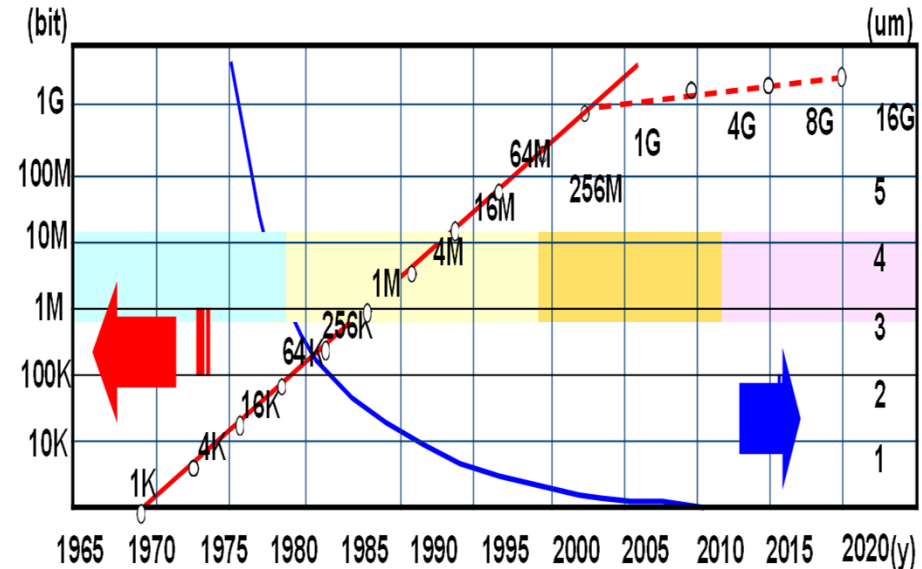
混載メモリ、メインメモリ、ストレージメモリにおける課題と 新材料・新製造技術の必要性

- 次世代計算基盤では、**大容量、高速、省電力の性能を低コストで実現するメモリ**が必要。
- 一方、混載メモリ（SRAM）やメインメモリ（DRAM）は、**微細化技術だけではその大容量化が実現困難**になってきており、高速性・省電力性能の向上が鈍化してきている。
- ストレージメモリ（3D-NANDメモリ）は、3次元構造化で大容量化を実現しているが、**数百段のメモリセルを積層する3Dメモリを低コストで製造することが困難**になってきている。
- **従来技術の延長では、この課題を解決することは困難であり、新材料技術・新原理動作メモリ・低コスト製造技術から回路技術等により、高速・大容量・省電力な半導体メモリを開発することが重要であり、まさにアカデミアが強く貢献できる技術領域でありフェーズである。**



混載メモリ（SRAM）の大容量化限界

微細化しても、メモリセルが比例して小さくならない



メインメモリ（DRAM）の大容量化限界

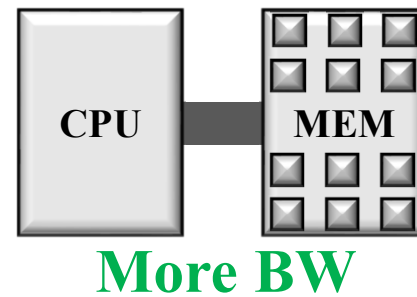
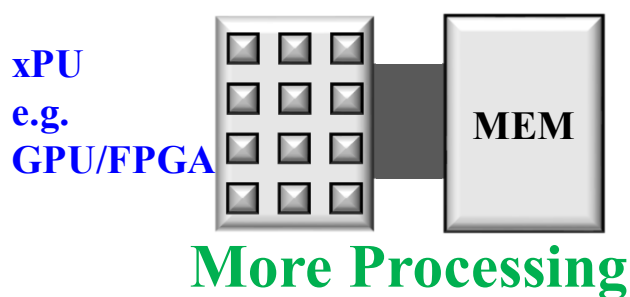
メモリセル特性を維持することが困難になり、微細化が進まない



市場の更なる拡大が期待されるAI半導体のトレンド

(1) HPC with APU such as GPU/FPGA

(2) Computing Near/In Memory



S. Tomishima, "Memory Talk,"
in CIES Seminar Tohoku University,
March 2018

Need Near-Logic Memory Innovations



O(1TBps)



O(10TBps)



- O(100TBps)
- Bytes/mm² > DRAM
- Low leakage

© 2018 IEEE
International Solid-State Circuits Conference

#3.1: A Shift Towards Edge Machine-Learning Processing

30

Google, Plenary Talk @ISSCC 2018.

[Ref]
O.Teman, "Hardware Accelerators:
Helping Deliver the AI Potential",
ISSCC, February 2018

AIコンピューティングの更なる高度化には、以下に示す新しい半導体メモリが不可欠

- ① ロジック半導体と半導体メモリの融合(Computing Near/In Memory)に
整合性の良い新しい半導体メモリ
- ② 低レイテンシーで大容量・低消費電力な新しい半導体メモリ

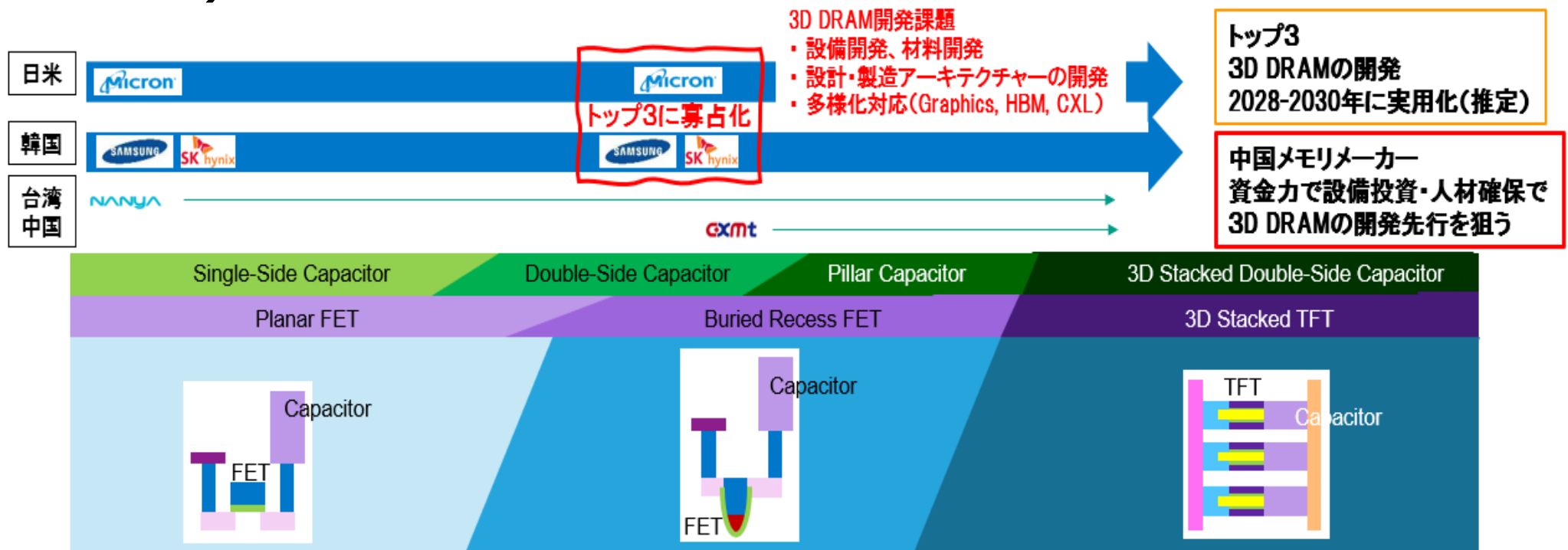


- ① ユースケースや国内外の研究動向からみたアカデミアによる半導体メモリ戦略の必要性
- ② **メインメモリ分野におけるアカデミアが取り組むべき研究開発課題**
- ③ ストレージメモリ・ストレージクラスメモリ分野におけるアカデミアが取り組むべき研究開発課題
- ④ ロジック向け混載メモリ分野におけるアカデミアが取り組むべき研究開発課題
- ⑤ 若手研究者、女性研究者を増やす方策
- ⑥ 文部科学省様に期待する産学連携による我が国の産学の強みを活かせる半導体メモリ技術研究開発拠点の国内構築
- ⑦ まとめ



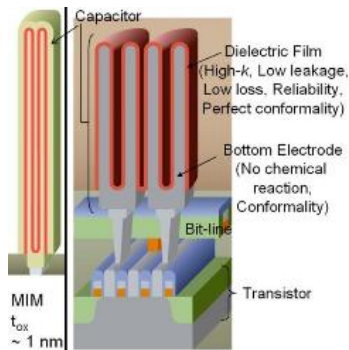
次世代メインメモリの研究開発の動向

- メモリメモリであるDRAMは、市場の90%以上を占める世界トップ3メーカーが技術開発を牽引。
日米連携の下で我が国にはその一角がある一方で、新企業による参入もある。
- 最先端DRAMは、多様なプロセッサ（CPU, IPU, DPU, GPU等）、各種アクセラレータ、AIシステムの性能を最大化し、データセントリックな時代に向けて、HBMなど更なる高速化・低消費電力化・大容量化に対応する最先端技術の研究開発が急務。
- 2D構造DRAMは微細化に向けて様々な物理限界に直面しており、近年、2D構造から3D構造への開発シフトが加速してきており、製造技術含めメインメモリ(デバイスレベルでの3次元構造DRAM)技術の大転換期であり、これを牽引するアカデミアによる新技術の創出が急務。



3次元構造DRAM等のメインメモリ技術の研究開発の方向性

- 先端DRAM技術は、**2Dセル構造から3Dセル構造へとメモリ構造が大きく変わる転換期**。
- そのため、従来技術の延長でない、**未整備の3Dセル構造DRAM技術とそれを加速するための新規材料・プロセス・デバイス・評価分析から回路技術等の研究開発をアカデミアが牽引することが必要**（基盤研究を支えるアカデミア拠点の早期国内構築も必要）
 - ✓ **先端3D構造DRAMに必要な3D構造製造技術、材料技術とそのスクリーニング技術、応力分布や微小リーク現象を含む3D構造内部解析技術等の要素技術**
- 加えて、アカデミアの成果を速やかに国内半導体メモリ企業及び半導体製造装置企業・材料企業に展開する**エコシステムを実現に対する取り組みが不可欠**。



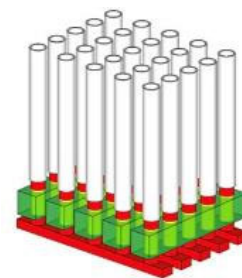
2D構造DRAMは微細化に向けて様々な物理限界に直面

https://www.researchgate.net/figure/Schematic-diagram-of-stacked-Dynamic-Random-Access-Memory-DRAM-cells-with-a-cylindrical_fig2_262996987

3D構造DRAM技術

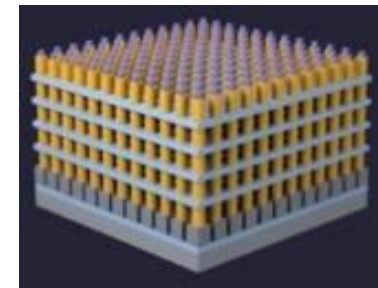


データセントリックな時代に向けて、更なる高速化・低消費電力化・大容量化に対応する3D構造DRAM技術の研究開発が急務。



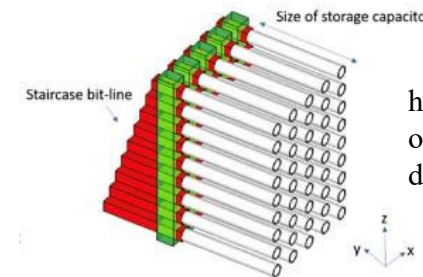
縦型 GAAMOSFET 技術導入によるクロスポイント型セル構造

<https://www.eetimes.com/why-3d-super-dram/>



3D-NANDセルと同様の積層構造による3D構造化

<http://www.businesskorea.co.kr/news/articleView.html?idxno=86318>



DRAMセルアレイの90度回転させた積層構造による3D構造化

<https://semiengineering.com/will-monolithic-3d-dram-happen/>

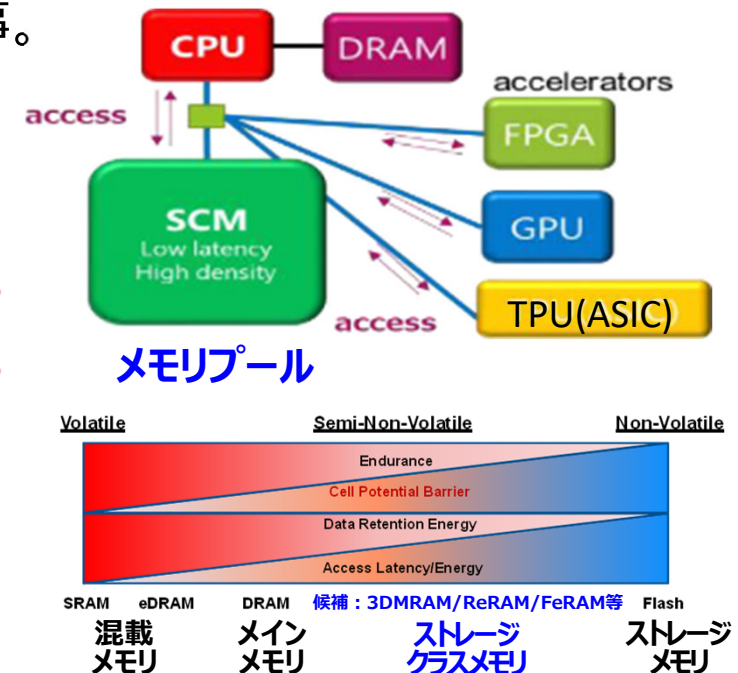
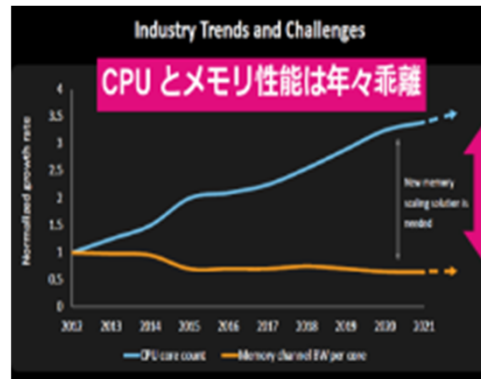
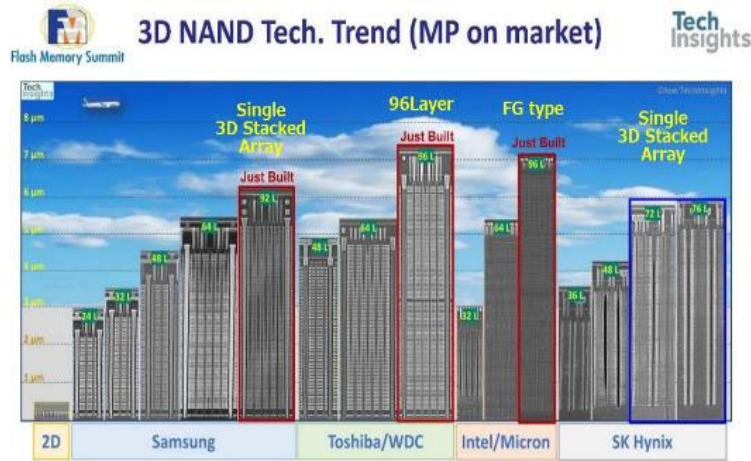


- ① ユースケースや国内外の研究動向からみたアカデミアによる半導体メモリ戦略の必要性
- ② メインメモリ分野におけるアカデミアが取り組むべき研究開発課題
- ③ **ストレージメモリ・ストレージクラスメモリ分野におけるアカデミアが取り組むべき研究開発課題**
- ④ ロジック向け混載メモリ分野におけるアカデミアが取り組むべき研究開発課題
- ⑤ 若手研究者、女性研究者を増やす方策
- ⑥ 文部科学省様に期待する産学連携による我が国の産学の強みを活かせる半導体メモリ技術研究開発拠点の国内構築
- ⑦ まとめ



次世代ストレージメモリ・ストレージクラスメモリの研究開発の動向

- DRAM等のメインメモリに加えて、**日本が世界の一角を担う3D-NANDメモリ等のストレージメモリの大容量化・高性能化**にかかる将来技術のアカデミアによる研究開発は喫緊の課題
- **膨大な情報処理を効率的に進めるには、情報処理自体よりも情報の移動や記憶に要する時間・消費電力が課題**。CPUが情報処理のハブとなり、メモリへの入出力を担う、現行の集積回路の構造では、性能向上に限界がある。AIやCPUの処理速度・容量とのメモリ容量・速度の乖離から、**CPUに支配されない共有メモリ空間(メモリプール)を実現するストレージクラスメモリが必要**。このためには、**NANDとDRAMの中間の性能（高速な書き込み、大きな保存容量）の革新的大容量3D不揮発性RAMの実現**が必要。
- 上記3DNANDメモリや3D不揮発性RAMによる次世代ストレージメモリ・ストレージクラスメモリで我が国が国際競争力を維持・強化するためには、**3次元積層数の増加を経済的に実現する新材料・新原理デバイス・新プロセス技術の研究開発**が大事。

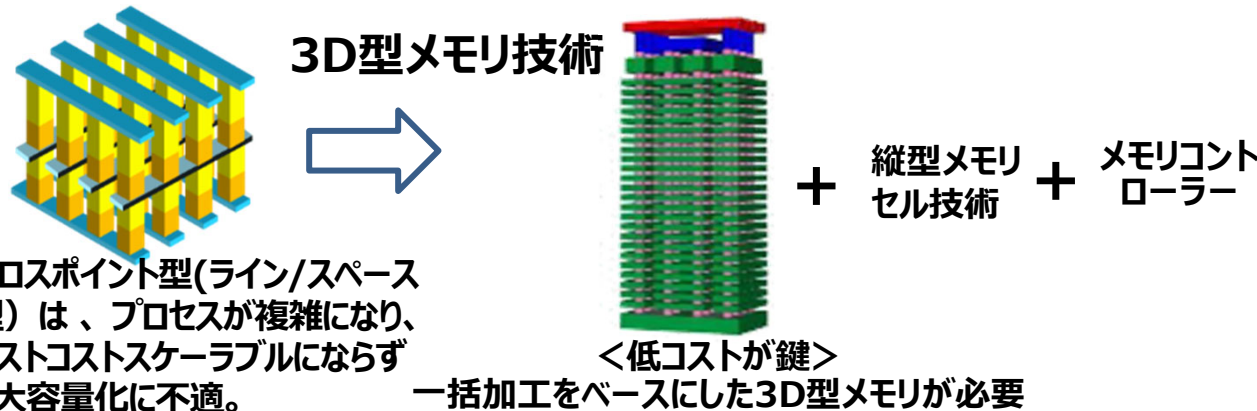


128段を超える3D-NANDメモリの出荷開始
IRDSロードマップで1000段超の技術が議論



ストレージメモリ・ストレージクラスメモリ技術の研究開発の方向性

- 先端ストレージ・ストレージクラスメモリは、**クロスポイント型メモリから一括加工をベースとした3D型メモリに構造が大きく変わる転換期**。今後成長が見込まれるメモリセントリックなコンピューティングのために、CPUに頼らない**新しい半導体メモリシステム（メモリプール）の黎明期**。
- 日本が更に次世代メモリ半導体で世界的地位を維持発展していくためには、**先端3D型メモリとメモリプールに必要となる従来技術の延長ではない、革新的な3D構造製造技術、新材料技術、新動作原理メモリ技術、設計技術等の研究開発を世界に伍してアカデミアが推進することが重要**。
- 加えて、アカデミアの成果を速やかに国内半導体メモリ企業及び半導体製造装置企業・材料企業に展開する**エコシステムを実現に対する取り組みが不可欠**。



ストレージクラスメモリのための
不揮発RAM技術(候補は、MRAM,FeRAM等)

	DRAM	NAND	不揮発RAM
速度	◎ (20nsec)	× (10usec)	○ (< 100nsec)
記憶保持	× (~ミリ秒)	○ (数年)	○ (数年)
耐久性	○	×	○

新材料技術・新原理動作セル技術と、そのコストスケラブルプロセス技術の開発が基盤技術となる。

◆ **新規材料の深耕**

3D構造での高性能化、
新原理による記録性能向上

◆ **グリーンプロセスの深耕**

3D構造製造プロセスの低電力化

◆ **プロセススケリングの深耕**

3D構造製造プロセスの短TAT化

◆ **3Dプロセスの深耕**

3D構造製造プロセスの高精度化
とそれを支える新規評価分析技術

◆ **3D型メモリ技術の高度集積化**

材料技術、3D構造製造技術、メモリセル技術、
回路技術の高度統合化

+

CXLインターフェース対応の回路技術、及び、
メモリモジュール・実装技術



- ① ユースケースや国内外の研究動向からみたアカデミアによる半導体メモリ戦略の必要性
- ② メインメモリ分野におけるアカデミアが取り組むべき研究開発課題
- ③ ストレージメモリ・ストレージクラスメモリ分野におけるアカデミアが取り組むべき研究開発課題
- ④ **ロジック向け混載メモリ分野におけるアカデミアが取り組むべき研究開発課題**
- ⑤ 若手研究者、女性研究者を増やす方策
- ⑥ 文部科学省様に期待する産学連携による我が国の産学の強みを活かせる半導体メモリ技術研究開発拠点の国内構築
- ⑦ まとめ



ロジック向け次世代混載メモリの研究開発の動向

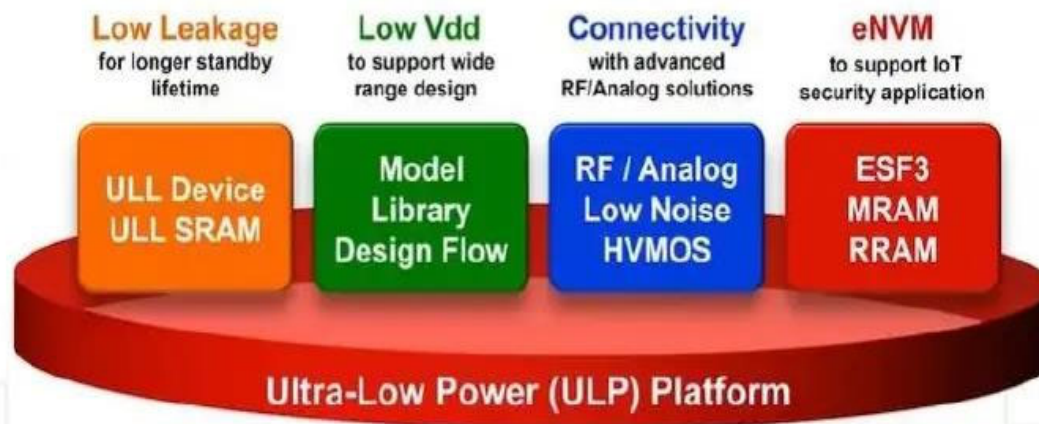
- 最先端ロジック半導体は、CMOS技術が平面型からFin型さらにGAA型に構造が大きく変わるため、これらの **3D構造-CMOS世代に対応した新しい混載メモリが必要**である。
- 日本が改めて次世代ロジック半導体に参入するためには、先端CMOS技術に対する取り組みに加えて、**当該先端ロジック半導体に整合した新しい混載メモリ技術の早期開発が急務**である。

実用化ロードマップ (★ : GAA構造)



ロジック半導体のスペシャリティ技術である 混載メモリ技術の研究開発の方向性

- CMOS技術はロジック半導体の基盤技術であるのに対して、混載メモリ技術は、キラーアプリケーションを獲得するためのスペシャリティ技術である。
- FINFET世代およびGAA世代の低消費電力キャッシュメモリとして、MRAM/ReRAM等の低消費電力不揮発性RAMの必要性が世界的にも標榜されている。
- FINFET世代及びGAA世代の混載メモリ技術（MRAM、ReRAM、FeRAM等）の研究開発は世界的に見ても先端研究開発であり、日本のアカデミアが貢献できる研究領域である。
- 国内ロジック戦略とのシナジーを出しながら、ロジック向けスペシャリティ技術である先端混載メモリを開発することで、IoT、AIシステム、自動車やセキュリティ等のキラーアプリ市場の獲得を目指す。



出典：TSMC提供

<https://www.anandtech.com/show/15557/globalfoundries-22fdx-mram>

<https://semiwiki.com/semiconductor-manufacturers/tsmc/299944-highlights-of-the-tsmc-technology-symposium-2021-silicon-technology/>



- ① ユースケースや国内外の研究動向からみたアカデミアによる半導体メモリ戦略の必要性
- ② メインメモリ分野におけるアカデミアが取り組むべき研究開発課題
- ③ ストレージメモリ・ストレージクラスメモリ分野におけるアカデミアが取り組むべき研究開発課題
- ④ ロジック向け混載メモリ分野におけるアカデミアが取り組むべき研究開発課題
- ⑤ **若手研究者、女性研究者を増やす方策**
- ⑥ 文部科学省様に期待する産学連携による我が国の産学の強みを活かせる半導体メモリ技術研究開発拠点の国内構築
- ⑦ まとめ



若手・女性の半導体人材（技術者・研究者）を増やす方策

	半導体人材の必要性		半導体人材を増やす方策	
	性別共通	なぜ若手・女性人材か	性別共通	特に若手・女性を増やすには
製造現場オペレーター	<ul style="list-style-type: none"> ● 実力ある現場技能者の大幅増強 		<ul style="list-style-type: none"> ● 機会提供と教育実践 	
技術者	<ul style="list-style-type: none"> ● 実力ある技術者の大幅増強 	<ul style="list-style-type: none"> ● 技術課題解決のため多様な視点・アプローチが必須 ● 高ポテンシャル人材の母数を増やす 	<ul style="list-style-type: none"> ● より多くの機関（大学・企業・団体）が多くの機会を通して「魅力的に」情報を伝える ● ターゲットは中・高・大・院生と家族・社会全体 ● メッセージ： <ul style="list-style-type: none"> ➢ 半導体は世界と日本の成長産業 ➢ 経済・教育の柱として注力されている ➢ 新しい技術開発の必要性が続き、働き甲斐がある ● 博士号の重要性を学部時代から伝える ● 中・高生に理工学の魅力を伝える 	<ul style="list-style-type: none"> ● 特に女性に情報・魅力を伝える ● ターゲットは中・高・大・院生と家族・社会全体（女性に限らない） ● メッセージ： <ul style="list-style-type: none"> ➢ 半導体は科学的素養を長く直接生かすことができる分野 ➢ 性別等に公平な産業風土がありDEIが徹底、昇格昇給は平等 ➢ 女性活躍支援の実績があり一層の強化が進む [例：業務機会・教育提供] ➢ 家族・個人状況に応じた働き方に許容度が大きく、選択の道はさらに広がる ● どう伝えるか <ul style="list-style-type: none"> ➢ 年齢が近い女性半導体人材が体験を共有しコミュニケーション ➢ 武勇伝ではないロールモデル各種経験を伝えコミュニケーション
博士号を有する技術者	<ul style="list-style-type: none"> ● 深い物理的思考力・課題解決力のある技術者を増やす ● 国際競争力アップには実力も博士タイトルも必須 			

出典：青砥なほみ氏資料にに加筆

人材育成の質量ともに劇的に改善する特效薬はない。

若手・女性に情報発信しながら、やるべきことをしっかりふれずに実施することが大事と考える。



- ① ユースケースや国内外の研究動向からみたアカデミアによる半導体メモリ戦略の必要性
- ② メインメモリ分野におけるアカデミアが取り組むべき研究開発課題
- ③ ストレージメモリ・ストレージクラスメモリ分野におけるアカデミアが取り組むべき研究開発課題
- ④ ロジック向け混載メモリ分野におけるアカデミアが取り組むべき研究開発課題
- ⑤ 若手研究者、女性研究者を増やす方策
- ⑥ **文部科学省様に期待する産学連携による我が国の産学の強みを活かせる半導体メモリ技術研究開発拠点の国内構築**
- ⑦ まとめ



垂直統合で展開されている先端メモリ技術の研究開発を担う 産官学金連携半導体メモリ研究開発拠点の構築

- 半導体メモリの競争力：新規材料・物理に立脚した新規メモリセル
+ セル特性を使いこなす回路・実装技術
- 半導体メモリの研究には、個別企業ではカバーしきれない**多種多様な新材料&新原理セルの研究**が必要なため、**アカデミアの英知の結集と産業界へのシームレスな技術展開が大事！**
モノづくり技術研究の基盤を担う既存クリーンルームや評価分析等の施設の強化と多様化は重要！



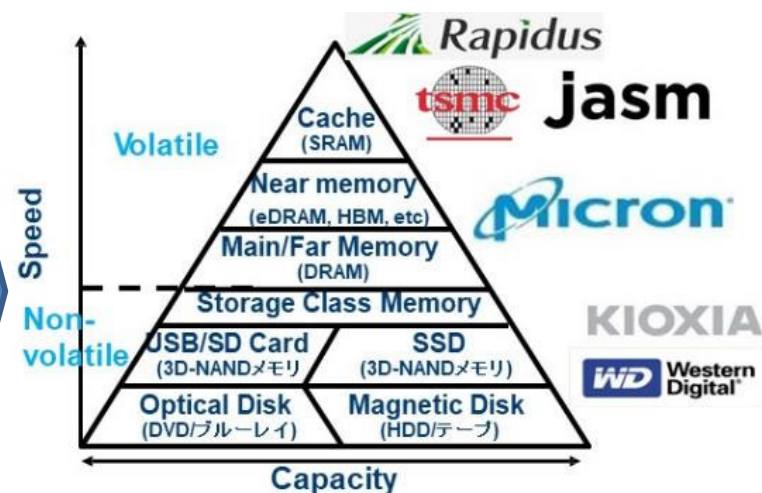
- 材料・プロセス・デバイス・回路・実装等の垂直統合型の先端半導体メモリ研究開発拠点の構築が急務**
- 次世代半導体メモリに不可欠な新材料技術・新原理動作メモリ技術・低コスト製造技術・回路実装技術等を**国内のアカデミアや公的研究機関に整備されている施設・拠点を増強強化し、産業界とも連携しながら、効率的に研究開発できるオープンバージョン拠点を構築**する。

先端メモリ技術研究開発拠点

我が国で構築してきた基盤拠点を最大限活用

- 海外学術研究機関・企業
 - ✓有志国の半導体メモリ企業、ファンドリー企業、研究コンソーシアムや大学・公的研究機関
- 国内学術研究機関・企業
 - ✓半導体ユーザー機関
 - ✓デジタル設計関係機関
 - ✓半導体生産、製造装置・材料関係機関
 - ✓計算科学・評価分析関係機関 等

混載メモリからストレージメモリまでの先端技術の国内研究開発拠点を構築することで、国内のAIデータセンタから自動車・エッジ分野への技術サプライチェーンを確保すると共に、データセントリックコンピューティング等の次世代コンピューティング分野を牽引する



- ① ユースケースや国内外の研究動向からみたアカデミアによる半導体メモリ戦略の必要性
- ② メインメモリ分野におけるアカデミアが取り組むべき研究開発課題
- ③ ストレージメモリ・ストレージクラスメモリ分野におけるアカデミアが取り組むべき研究開発課題
- ④ ロジック向け混載メモリ分野におけるアカデミアが取り組むべき研究開発課題
- ⑤ 若手研究者、女性研究者を増やす方策
- ⑥ 文部科学省様に期待する産学連携による我が国の産学の強みを活かせる半導体メモリ技術研究開発拠点の国内構築
- ⑦ まとめ



まとめ

● **DX・GX・AI等の進展により生成されるデータ量の拡大**が予想されており、**半導体メモリの更なる高性能化・大容量化・低消費電力化の社会ニーズにより、革新的半導体メモリ技術の創出が急務。**

● **AIコンピューティングの更なる高度化には、新しい半導体メモリが不可欠**

- ①ロジック半導体と半導体メモリの融合(Computing Near/In Memory)に整合性の良い新しい半導体メモリ
- ②低レイテンシーで大容量・低消費電力な新しい半導体メモリ

＜半導体メモリの競争力の源泉＞

★ **新規材料・物理等に立脚したメモリセル＋メモリセル特性を使いこなすシステム技術**

アカデミアによる半導体メモリの研究開発でも、
材料・プロセス・デバイス・回路・実装等の総合技術力が大事！

● 今後は、従来技術の延長では半導体メモリの課題を解決することは困難であり、**新材料技術・新原理動作メモリ・低コスト製造技術から回路技術が必要であり、アカデミアが強く貢献できる技術領域でありフェーズ**である。

● 加えて、半導体メモリの研究には、個別企業ではカバーしきれない**多種多様な新材料&新原理セルの研究が必要**なため、**アカデミアの英知の結集と産業界へのシームレスな技術展開が大事！**

● 次世代半導体メモリに不可欠な新材料技術・新原理動作メモリ技術・低コスト製造技術・回路実装技術等を**国内のアカデミアや公的研究機関に整備されているクリーンルームや評価分析施設・拠点を増強強化**し、次世代半導体メモリを効率的に研究開発できる**半導体メモリ研究開発の産学官金連携オープンイノベーション拠点を構築**しアカデミアの成果を速やかに展開するエコシステムを実現すると共に、この活動を通じて**若手・女性を含む半導体人材育成を推進**することが大事である。

