

- 課題名 「Nano-CMOS超低消費電力デバイス技術」
- 研究代表者名 「岩井 洋」
- 中核機関名 「東京工業大学」

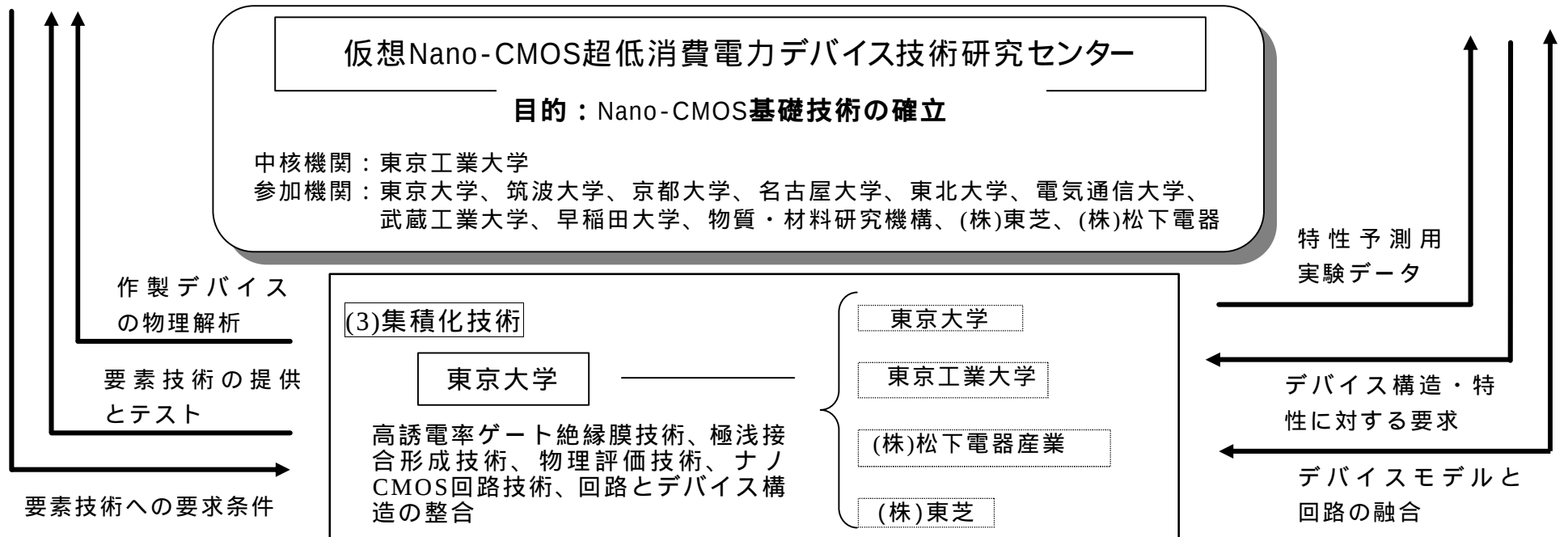
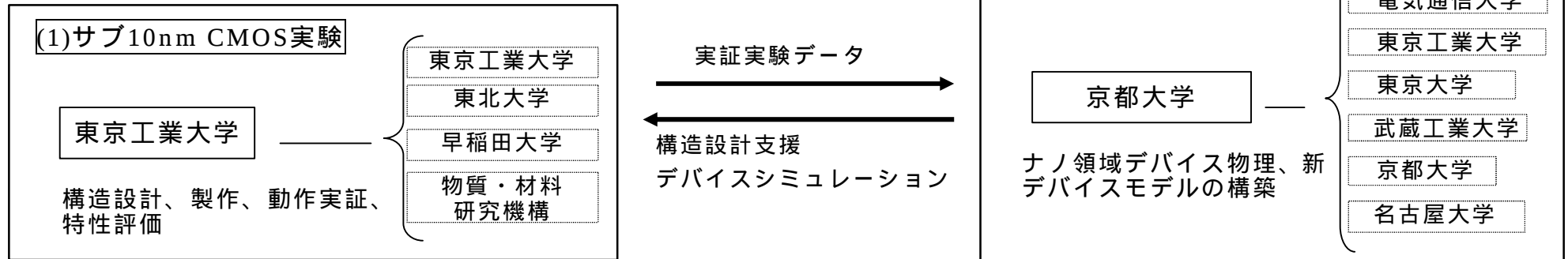
研究の目標・概要
1. 目標（期待できる成果を時系列に記述） ○ 研究開始後 1年目の目標 Nano-CMOS超低消費電力デバイスの企画 設計 解析 ○ 研究開始後 2年目の目標 デバイス作製プロセスの確立、要素技術と回路 デバイスモデルの構築 ○ 研究開始後 3年目の目標 Nano-CMOS超低消費電力デバイスの検証と基礎概念の確立 2. 内容：サブ10 nm CMOS技術に関して、トランジスタの実証実験、基礎物理に立ち返ったモデル構築、回路技術とデバイス技術の融合、要素技術開発にわたって緊密に連携推進することによって、来るべきNano-CMOSの低消費電力デバイスはどうかのコンセプトを確立する。 3. 緊急性：一昔前まで全く不可能と考えられていた10 nm以下のCMOSが十分動作する可能性が高まり、世界中で研究リソースの集中が急速に立ち上がっている。産業技術として緊急度の高い技術であり、今後急速な進歩とグローバルな競争激化が予想される。 4. 独創性：Nano-CMOSは従来の微細化の延長技術では到達し得ず、新概念に基づく技術領域と位置づけている。従来は階層的に分割されていた基礎物理・要素技術・デバイス構造・回路設計の各分野をNano-CMOSに特化して水平融合的に展開する。 5. 他の競争的資金等には馴染まない理由：大学間にまたがり産学連携も含んだ先導的な研究であり、本調整費が最適である。

諸外国の現状等
1. 現状（同様の分野における諸外国の研究（個別機関毎は不要）の現状を記述） 欧州、米国の産学に基づいた組織がNano-CMOSの研究に注力を始めている。米、欧、韓、台では、ナノ技術に向けて2004年に主要大学に巨大な新クリーンルームを建設することが決まった。 2. 我が国の水準 我が国にはこのようなNano-CMOSの領域の超低消費電力デバイス技術の研究を行うような機関は無い。最近数年代の間に欧米から報告された先進的成果に比べると、我が国の遅れは顕著である。

研究進展・成果がもたらす利点
1. 世界との水準の関係 Nano-CMOSを使用した超低電圧高速・高周波CMOS基礎技術が確立すると、世界に先駆けて今までとは桁違いの超低消費電力デバイスの実現が可能となる。超低消費電力デバイス技術で世界に先行することにより、日本のハイテク製品の付加価値、国際競争力を高め産業の空洞化を防ぐ。 2. 波及効果 Nano-CMOS研究開発は単なるデバイス技術に留まらず、新材料、新装置、新設計ソフトなど極めて広い技術分野に波及効果があり、これらの分野で技術のさらなる発展を期待できる。また広い分野での技術開発により日本のハイテク産業の復興及び経済の活性化に大いに貢献する。

研究体制図

- 課題名 「Nano-CMOS超低消費電力デバイス技術」
- 研究代表者名 「 岩井 洋 」
- 中核機関名 「 東京工業大学 」



平成 15年度
科学技術振興調整費
先導的研究等の推進

課題名「Nano-CMOS超低消費電力デバイス技術」

研究代表者名 : 岩井 洋 中核機関名 : 東京工業大学

1. 目的:

ハイテクの基盤として必要不可欠な低消費電力シリコン集積回路のナノ領域への微細化という未知の領域の先導的研究を行う

その結果を基に、この分野の技術開発で日本が勝って行けるように、その世代の技術コンセプトを早期に明確化し、その後の産業界の研究開発に繋げるようにする。

2. 経緯:

現在のハイテク社会は、銀行のコンピュータ、携帯電話、医療機器などシリコン集積回路の制御によって成り立っており、シリコン集積回路の重要性が益々高まっている。

シリコン集積回路の高速化と低消費電力化はトランジスタなどの素子の微細化によって達成されてきた。

一昔前まで全く不可能と考えられていた10 nm以下のCMOSが十分動作する可能性が高まり、世界中でNano-CMOSへの研究リソースの集中が大学を中心に急速に立ち上がっている。

この領域では例えば遮断周波数 数100 GHz、クロック周波数30 GHz、電源電圧 0.4 V (消費電力1/100以下) などの超高性能、超低消費電力が予想されている。

今は未だ未知の先導的な研究の領域であるが、産業技術として重要度の高い技術であり、今後急速な進歩とグローバルな競争激化が予想される。

3. 手法:

この分野は米、欧、韓、台諸国が最近注力を始めているように最先端の実験設備を集めた大規模な集中拠点を大学に設けて、研究を行う手法が理想的ではある。

然しながら、時間的・予算的制約もあり緊急の課題でもあるので、今回は分散研方式で、出来るところからスタートする。

右上の3つのサブテーマに関して研究を行い相互に緊密に連携推進することによって、来るべきNano-CMOSの低消費電力デバイスはどうかの道筋を確立する。

サブ10 nm CMOS実験 : ナノ領域超高性能 超低消費電力CMOS技術に関して、トランジスタ単体レベルでこの微細領域での製造と動作に対する可能性と問題点を実証実験的な面から明確化する。

基礎物理・モデル創出 : ナノ領域超高性能 超低消費電力CMOS技術に関して、新しい基本物理およびデバイスモデルを創出し、従来理論の踏襲では対応できない技術領域における理論的基礎を構築する。

集積化技術 : サブ10 nm CMOSを産業技術に育てるため、現実的なプロセスの要素技術を研究開発するとともに、回路構成および回路設計技術の基礎概念を構築する。

4. 体制:

サブテーマの下に東工大、東大、東北大、名古屋大、筑波大、電通大、早稲田大、武蔵工大、物材機構、東芝、松下からの世界トップレベルの研究者からなる延べ17人のリーダを置いて研究を実施する。相互のチーム間の連携を密に行い全体としての融合的效果を出す。

5. 成果:

Nano領域のシリコンデバイスの新たな基本物理、デバイスモデルを創出など学術的な成果を出す。

10-15年先に今までとは桁違いの超低消費電力デバイスの実現が可能となり例えば携帯電話は1年充電無しで持つようなNano-CMOSのデバイス構造、回路方式、要素製造技術の道筋をつける。

このようなナノ領域の高性能低消費電力シリコン集積回路技術のコンセプトを明確化し、産業界の研究開発に引き継ぐことにより、日本の将来のハイテク産業の国際競争力を高め、ハイテクのものづくりにおける産業の空洞化を防ぐ。

新材料、新装置、新設計ソフト、デバイス物理など極めて広い技術分野に波及効果が期待できる。

用語説明

CMOS: 相補型MOS集積回路のこと。伝導タイプの異なるN型及びP型のMOSトランジスタを組合せて(相補して)集積回路を形成する。他の方式と比べて低消費電力となるので、ほぼあらゆる種類の集積回路の本流、主流となっている。CMOSのCはComplementary (相補) の略

遮断周波数 : トランジスタが信号を増幅できる最大の周波数