

## ○「並列化コンパイラ向け共通インフラストラクチャの研究」

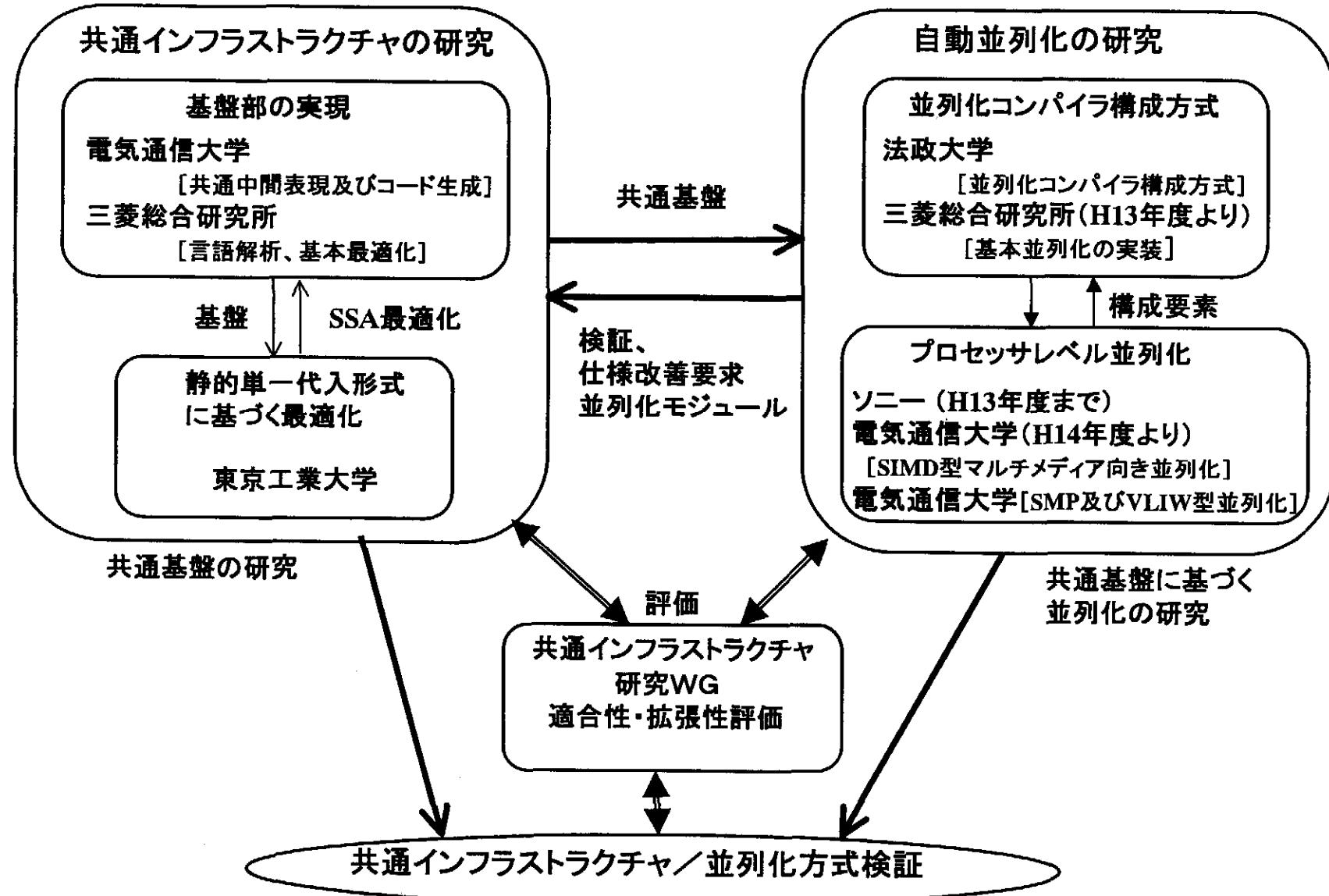
### 1. 研究概要

#### 「並列化コンパイラ向け共通インフラストラクチャの研究」

(H12年度?H16年度) 平成12年度予算額 1.2億円  
研究代表者: 中田育男 (図書館情報大学) 他4機関

研究の概要・目標	諸外国の現状等	研究進展・成果がもたらす利点
<p><b>1 何を目指しているのか</b> 新しいコンパイラ方式を容易に実験、評価できるような共通のコンパイラ・インフラストラクチャ（以下、共通インフラストラクチャ）を開発し、それに基づく並列化コンパイラを試作して、その有効性を実証する。</p> <p><b>3年後の目標:</b></p> <ul style="list-style-type: none"> <li>▫ 様々な言語、複数機種の共通インフラストラクチャの仕様の決定</li> <li>▫ 共通インフラストラクチャを用いたコンパイラのプロトタイプの実現</li> <li>▫ プロセッサレベル自動並列化方式の開発</li> </ul> <p><b>5年後の目標:</b></p> <ul style="list-style-type: none"> <li>▫ 異なった言語・機種に対し 70%以上の共有化率をもつ共通インフラストラクチャの開発</li> <li>▫ それを用いた複数のプロセッサレベル自動並列化コンパイラの試作による本方式の有効性確認</li> </ul> <p><b>2 何を研究しているのか</b></p> <ul style="list-style-type: none"> <li>・各種言語に対応しうる高水準共通中間表現の開発</li> <li>・各種機種に対応しうる低水準共通中間表現の開発</li> <li>・マルチメディア向き並列化方式、SMP並列化方式</li> </ul> <p><b>3 何が新しいのか</b></p> <ul style="list-style-type: none"> <li>・共通インフラストラクチャによる、個別のコンパイラ技術の相互利用可能化</li> <li>▫ 複数のアーキテクチャに対し、新方式の並列化コンパイラを共通インフラストラクチャの上に実現</li> </ul> <p>共通コンパイラ・インフラストラクチャ: コンパイラ開発の基盤となり、各機関で共有できる、言語や機種に依存しない共通的な中間表現とその上での基本的言語処理ツール。 プロセッサレベル並列化: SIMD 方式や VLIW 方式などのチップ内並列化ならびに SMP(対称型マルチプロセッサ)並列化</p>	<p><b>1 現状</b> 米国では共通コンパイラ・インフラストラクチャを国家プロジェクトとし、産官学共同で NCI (National Compiler Infrastructure) の構築を進めている。これの初期バージョンは、米国内外で研究用に使われており、コンパイラ研究が加速されている。現在はその大幅な改良バージョンの開発が進行中である。</p> <p><b>2 我が国の水準</b> ベクトル型のスーパーコンピュータに対するコンパイラの技術では、各企業などの努力により世界をリードしてきた。しかし、技術の重点はベクトル型でない並列コンピュータに移行しつつあり、それを実現するための並列化コンパイラは個々の企業の努力では解決できないほど問題が複雑である。そのため、これまでのような個別対応では技術的リーダーになれない。</p> <p>並列化コンパイラに対しては、国をあげての取り組みが必要であるが、日本ではその認識が遅れており、共同開発も行われていない。</p> <p>また、米国では実用的コンパイラを作れるソフトウェアハウスが幾つもあるが、日本にはまだない。コンピュータアーキテクチャの淘汰が進むことにより、我が国のコンパイラの研究者、技術者は、増えるというよりも減る傾向にある。</p> <p>製品化されているコンパイラでは我が国はトップ水準にあるが、上記のように、新しい技術を生み出す基盤が危うくなりつつある。</p> <p>コンパイラの技術はアーキテクチャの発展と切り離すことはできないので、これをしっかりとせないと、将来のコンピュータ産業発展の大きな障害になることが憂慮される。</p>	<p><b>1 世界との水準の関係</b> 我が国は、世界の水準と比べ、逐次処理型コンパイラでは高水準にあるが、新しい技術を生み出すための共通コンパイラ・インフラストラクチャの面や、今後重要な並列化コンパイラの技術では、取り組みが不充分である。</p> <p>本研究により、コンパイラアーキテクチャの上位に位置する並列コンパイラの基盤が整備され、それに従事する研究者、技術者の層を厚くすることができる。これにより、世界と対等に渡りあえるようになるための基礎ができる。</p> <p><b>2 波及効果</b> 高性能な並列化コンパイラを実現することによって、情報科学技術先導プログラムの重点領域「先端的計算によるフロンティアの開拓」にあげられている「統合シミュレーション技術」や「可視化技術」で開発されたプログラムの高速実行が実現できる。</p> <p>また、新方式のコンピュータはコンパイラ技術を一つの軸として設計されるようになってきているので、「アーキテクチャ技術」へも波及する。</p> <p>日本はベクトル型のスーパーコンピュータでは、ハードウェアとコンパイラの技術により世界をリードした。並列化コンパイラの技術を確立することによって、並列コンピュータでもアーキテクチャ技術の進歩とあいまって、ふたたび世界をリードできるようになる。</p>

# 「並列化コンパイラ向け共通インフラストラクチャの研究」 研究体制



2. 所要経費一覧

研究項目	担当機関等	担当者	平成12年度	平成13年度	平成14年度
1. 共通インフラストラクチャの研究					
(1) 基盤部の実現方式に関する研究	電気通信大学電気通信学部 株式会社三菱総合研究所	渡辺 担 三嶋 良武	25,455 39,576	28,493 35,879	24,261 41,357
(2) 静的单一代入形式に基づく最適化に関する研究	東京工業大学大学院情報理工学研究科	佐々 政幸	5,947	11,067	10,016
2. 自動並列化の研究					
(1) 並列化コンパイラ構成方法に関する研究	法政大学情報科学部	中田 育男	8,389	9,103	9,558
(2) プロセッサレベル並列化に関する研究	株式会社三菱総合研究所 電気通信大学大学院情報システム学研究 ソニー株式会社	藤瀬 哲朗 弓場 敏嗣 藤波 順久	0 6,447 17,157	11,394 16,949 18,983	5513 15,617 0
3. 研究の推進					
4. 研究の運営	株式会社三菱総合研究所 文部科学省 研究振興局		355 596	497 434	497 434
合計			103,922	132,799	107,253

### 3. 研究成果の概要

#### 【研究目標の概要】

新しいコンパイラ方式を容易に実験、評価できるようなコンパイラの共通インフラストラクチャ（以下、共通インフラストラクチャと略す）を開発する。

#### ・第Ⅰ期目標（平成12年～14年）

- 複数言語、複数機種の組合せに対応可能な共通インフラストラクチャの仕様を決定
- 上記仕様に基づく1つの言語・機種のプロトタイプコンパイラを実現

#### ・第Ⅱ期目標（平成15年～16年）

言語・機種の3つの組み合わせに対しコンパイラを開発し、共通インフラストラクチャによる開発の容易性を実証

- マシン記述言語を開発し、リターゲットブルなコード生成および最適化変換を実現
- 並列化方式の異なる2つのプロセッサレベル自動並列化コンパイラの試作により本方式を実証

この共通インフラストラクチャはコンパイラに関する教育用基盤、研究用基盤、ならびに企業でも利用可能な基盤となることを目指す。

#### 【研究成果の概要】

- ・共通インフラストラクチャの中核となる高水準中間言語（HIR）と低水準中間言語（LIR）の仕様を定め実現した。HIRは、手続き型言語の各種機能を基本的なレベルで表現するものとして、複数言語への適応性を高めた。LIRは、リターゲットブルで信頼性の高い処理系を実現可能とするために、表示的意味論で意味を厳密に定義した。
- ・C言語からSPARCマシン語へのコンパイラを開発し、HIRとLIRの実用性を実証した。
- ・HIRとLIR双方でのデータフロー解析に基づく最適化の基本部分を実現した。
- ・LIRでの静的单一代入（SSA）形式に基づく最適化の基本部分を実現した。
- ・最内側ループの基本並列化変換を実現した。
- ・Intel x86、PowerPC、SPARCのSIMD命令を含む各命令の機能を詳細に記述し、LIR表現からSIMD命令を生成するシステムのプロトタイプを実現した。
- ・逐次プログラム表現（HIR）からSMP型並列計算機上で粗粒度並列処理を行う並列プログラム表現（HIR+OpenMP）を自動的に生成するシステムの基本部分を実装した。
- ・以上をJava言語のプログラム約12万行で実現した。

#### 4. 研究成果公表等の状況<課題全体>

##### 【研究成果発表等】

	原著論文による発表	左記以外の誌上発表	口頭発表	合 計
国内	3 件	1 件	15 件	19 件
国外	0 件	0 件	0 件	0 件
合計	3 件	1 件	15 件	19 件

(注：既発表論文について記載し、投稿中の論文については括弧書きで記載のこと)

その他に以下のワークショップにて研究成果発表を行った。

- ・2002年並列/分散/協調処理に関するサマー・ワークショップ  
(2002年8月21日～23日、電子通信情報学会・情報処理学会共催)  
「COINSコンパイラワークショップ」(2002年8月21日)

##### 【特許出願等】 2 件 (国内 2 件、国外 0 件)

① 出願日：2002年1月8日

出願番号：2002001092

名称：プログラム処理装置及びプログラム処理方法、記憶媒体、並びにコンピュータ・プログラム

出願人：ソニー株式会社

発明者：藤波順久

② 出願日：2002年6月14日

出願番号：2002173598

名称：プログラム処理装置及びプログラム処理方法、並びにコンピュータ・プログラム

出願人：ソニー株式会社

発明者：阿部正佳、藤波順久

##### 【受賞等】 0 件 (国内 0 件、国外 0 件)

##### 【主要雑誌への研究成果発表】 なし