

○「科学技術計算専用ロジック組み込み型プラットフォーム・アーキテクチャに関する研究」

1. 研究概要

## 「科学技術計算専用ロジック組み込み型 プラットフォーム・アーキテクチャに関する研究」

(H12年～H16年)  
H14年度予算額：1.35(億円)  
研究代表者：村上和彰(九州大学)  
他 4機関

研究の概要・目標	諸外国の現状等	研究進展・成果がもたらす利点
<p><b>1. 何を目指しているか？</b></p> <p>先端的なシステムLSI技術、並列分散処理技術を駆使することにより、科学技術計算に適した計算機システム構築のためのプラットフォーム及び専用ロジックのアーキテクチャを確立し、実際の各種科学技術計算に提供、実証する。</p> <p>(2年後の目標)</p> <ul style="list-style-type: none"><li>● プラットフォームのプロトタイプ開発</li><li>● プラットフォームに組み込む専用ロジックの設計開発</li></ul> <p>(4年後の目標)</p> <ul style="list-style-type: none"><li>● 「プラットフォーム+専用ロジック」で計算機アーキテクチャを構築し、物質設計等の設計開発現場での科学技術計算に提供、実証</li></ul> <p><b>2. 何を研究しているのか？</b></p> <ul style="list-style-type: none"><li>● 専用ロジック組み込み型プラットフォーム・アーキテクチャの開発</li><li>● 科学技術計算向け専用ロジック・アーキテクチャの開発</li><li>● 分子軌道法、密度汎関数法プログラムのアルゴリズム解析、組み込みソフトウェア化</li></ul> <p><b>3. 何が新しいのか？</b></p> <ul style="list-style-type: none"><li>● 最新的半導体技術、計算機科学技術に立脚し、科学技術計算に適した新規な計算機アーキテクチャを確立</li><li>● 新規な計算機アーキテクチャに対応したプログラムの構成、設計法を確立</li></ul>	<p><b>1. 現状</b></p> <p>米国では、2000年度より、大統領の指揮の下、IT<sup>2</sup>と銘打った情報科学技術分野への大規模な政府投資拡大が行われており、こうした中、高性能計算科学分野では、クラスター・コンピューティングをベースにしたASCIプロジェクト等がDOD、DOE、NSF等の政府機関のサポート下で進行している。</p> <p>欧州にはスパコン開発メーカーもなく、計算機アーキテクチャ開発については比較的遅れている。</p> <p>その他、韓国などで萌芽的な試みが行われている。</p> <p><b>2. 我が国の水準</b></p> <p>我が国においては、スパコンメーカー3社が比較的健闘しており、これをベースとした高度な数値シミュレーションの研究ポテンシャルは向上しつつあるところ。</p> <p>ただし、設計・研究現場でのパーソナル・ユースとして高性能計算を浸透させようという試みは不十分であり、この点からの配慮及び施策が必要となっている。</p>	<p><b>1. 世界との水準の関係</b></p> <p>本研究は、米国のASCIプロジェクト等とは異なる、「プラットフォーム+専用ロジック」という、科学技術計算のための新しい計算機アーキテクチャを確立するもの。かかる新しいアーキテクチャ技術を世界に向けて発信することで、我が国が当該分野における研究開発をリードできることが期待される。</p> <p><b>2. 波及効果</b></p> <p>パーソナル・ユースを視野においた科学技術計算に適した計算機システム、及び、その上で稼動するユーザ・フレンドリーナ組み込み型の科学技術計算ソフトウェアを各分野の技術者/研究者が利用可能となる。</p> <p>これにより、我が国における科学技術計算の活用可能性が広がり、設計開発現場における設計試作期間の短縮、研究開発コストの低減などが期待される。</p> <p>また、本研究で開発したプラットフォーム・アーキテクチャを公開することにより、各分野における新たな専用ロジック開発へのインセンティブを付与する。</p>

# 「科学技術計算専用ロジック組込み型 プラットフォーム・アーキテクチャに関する研究」 研究体制

## 1. プラットフォームおよび専用ロジックのアーキテクチャ開発(九州大学)

### (1) プラットフォーム・アーキテクチャの開発

- プロトタイプシステムの設計開発
- プラットフォーム上での並列分散計算環境の構築
- 専用ロジック組込み型プラットフォームの設計開発
- 全体統括

○九州大学  
(株)富士総合研究所

### (2) 科学技術計算用途向け専用ロジック・アーキテクチャの開発

- 専用ロジック用ライブラリの設計
- 専用ロジック開発CAD環境の構築
- シミュレーションによるアーキテクチャの論理検証
- 専用ロジックの設計、製作

○九州大学  
(株)富士総合研究所  
セイコーエプソン

- コア計算部分の提供  
●性能要求仕様提示

- プロトタイプシステム提供  
●専用数値シミュレータ提供

## 2. 科学技術計算プログラムのプラットフォーム向き並列分散化及び組込みソフトウェア化に関する研究 (独立行政法人産業技術総合研究所)

### (1) 分子軌道法プログラムに関する研究

- 分子軌道法プログラムのコア計算部分抽出
- 分子軌道法プログラムのプラットフォーム上での並列分散化
- 分子軌道法プログラムのコア計算部分を専用ロジック上に組込みソフトウェア化
- 専用ロジック組込みプラットフォーム上での実証研究

○(独)産業技術総合研究所  
九州大学  
(株)富士総合研究所

### (2) 密度汎関数法プログラムに関する研究

- 密度汎関数法プログラムのコア計算部分抽出
- 密度汎関数法プログラムのプラットフォーム上での並列分散化
- 密度汎関数法プログラムのコア計算部分を専用ロジック上に組込みソフトウェア化
- 専用ロジック組込みプラットフォーム上での実証研究

○東京大学  
(株)富士総合研究所

## 2. 所要経費一覧

研究項目	担当機関等	担当者	平成12年度	平成13年度	平成14年度
1. プラットフォームおよび専用ロジックのアーキテクチャ開発					(千円)
(1) プラットフォーム・アーキテクチャの研究	株式会社富士総合研究所 九州大学大学院システム情報科学研究院 独立行政法人産業技術総合研究所	大谷 泰昭 村上 和彰 長嶋 霊兵	55908 100 10,162	74,626 769 5,881	12,841 1,406 0
(2) 科学技術計算用途向け専用ロジック・アーキテクチャの開発	株式会社富士総合研究所 セイコーエプソン株式会社 九州大学大学院システム情報科学研究院	小原 繁 上原 正光 村上 和彰	9,480 20,953 100	9,780 8,019 3,165	14,645 8,390 1,407
2. 科学技術計算プログラムのプラットフォーム向き並列分散化および組込みソフトウェア化に関する研究					
(1) 分子軌道法プログラムに関する研究	株式会社富士総合研究所 九州大学大学院システム情報科学研究院 独立行政法人産業技術総合研究所	福垣祐一郎 村上 和彰 長嶋 霽兵	36,336 100 226	41,564 339 314	47,576 342 5,872
(2) 密度汎関数法プログラムに関する研究	株式会社富士総合研究所 東京大学理学部 独立行政法人産業技術総合研究所	大谷 泰昭 塙田 捷 長嶋 霽兵	17543 697 141	17,654 1,000 196	41,147 650 0
3. 研究の推進	株式会社富士総合研究所		5,465	5,513	676
4. 研究の運営	文部科学省 研究振興局		607	367	502
合計			157,818	169,187	135,454

### 3. 研究成果の概要

#### 【研究目標の概要】

本研究は、「科学技術計算に対して多様な研究開発現場において増大する一方の性能向上要求、それに反して、主役不在の高性能計算サーバー市場」という社会的、技術的事情を背景に、以下の項目を目標に定めて平成12年度から実施しているものである。

(1) 産業界の様々な研究開発現場において、研究開発者個々のパーソナル・ユースに供することが可能な程度にコスト・パフォーマンスに優れ、かつ、ユーザ・フレンドリーなインターフェースを備えた『科学技術計算用途向け専用数値シミュレータ』を開発する。つまり、「ASCIプロジェクトや地球シミュレータに代表されるビッグ・サイエンス」用途システムではなく、企業内部門レベルで設計者や研究者が手軽に利用することの出来る、実用性重視、現場指向型の言わば『プラグマティズム・サイエンス』用途システムを開発し、実用に供する。具体的には、計算化学および計算物理学のあるアプリケーションを対象に、既存の汎用コンピュータ・システムの1桁から2桁上のコスト・パフォーマンスを狙う。これにより、

- ・ 科学技術計算活用の機会増大（ビッグ・サイエンスからプラグマティズム・サイエンスへ）
- ・ 科学技術計算ユーザの裾野拡大（計算科学者から産業界の設計開発現場の技術者へ）
- ・ 科学技術計算適用分野の拡大
- ・ 産業界のあらゆる研究開発（R&D）現場におけるR&Dの短TAT（Turn Around Time）化、低コスト化、国際競争力強化

に貢献することを目指す。

(2) 上記の目標実現のために、以下の図式から成る「コスト・パフォーマンスに優れた科学技術計算用途向けコンピュータ・システム構築のためのアーキテクチャ技術」の確立を目指す。

- ・ 当該システムの「プラットフォーム（架台）」となるハードウェアおよびソフトウェアには、現在のPCクラスタと同じく、努めて汎用のCOTS（commercially off-the-shelf）部品を用いる。これにより、低コスト化を狙うと同時に、コンスタントな成長が期待できる汎用品の高性能性を活用する。ただし、下記の「専用ロジック」をプラットフォームの上に組み込むためのインターフェースを備える。
- ・ 対象とするアプリケーション・プログラムの核となる計算部分（計算コア部分）の高速実行に適した構造、機能を有する「専用ロジック（専用のハードウェアおよびソフトウェア）」は別途、専用に開発し、上記プラットフォームに組み込む。そして、計算コアは汎用のマイクロプロセッサで実行するのではなく、当該専用ロジックで実行させる。これにより、汎用マイクロプロセッサで計算コアを実行するのに比べて、より高い実効性能をユーザに提供する。

上記のアーキテクチャを従来の高性能計算サーバーのアーキテクチャであるベクトルプロセッサ、MPP (massively parallel processor)、SMP (symmetric multiprocessor) クラスタ、PCクラスタと比較すると以下のようになる。

	ベクトル プロセッサ	MPP	SMPクラスタ	PCクラスタ	本研究の 提案方式
プロセッサ	専用ベクトル プロセッサ	汎用マイクロ プロセッサ	汎用マイクロ プロセッサ	汎用マイクロ プロセッサ	汎用マイクロ プロセッサ+ 専用ロジック
メモリシステム	専用	専用	専用	汎用	汎用
ネットワーク	専用	専用	ローカル:専用 バス グローバル:専 用/汎用	汎用 (Ethernet, 等)	汎用 (Ethernet, 等)

第Ⅰ期（平成12～14年度）の研究目標は以下の通り。

- ・ 100台規模の汎用マイクロプロセッサから成る「プラットフォーム・システム」を構築する。この段階ではまだ「専用ロジック」は搭載せず、一種のPCクラスタと同じ構成を探る。
- ・ 我々が有する計算化学、計算物理学分野のアプリケーション・プログラムのコア計算部分を抽出し、それを並列化、分散化して上記プラットフォーム・システムに搭載し、稼動させる。
- ・ また、上記の計算コア部分の「専用ロジック」化を検討し、その性能向上度ならびにコスト・パフォーマンスを評価する。
- ・ 上記の検討の結果、専用ロジック化が適当であると判断したコア計算に対して、具体的な専用ロジック（専用ハードウェアおよびソフトウェア）の開発を行う。また、一部の専用ロジックに対しては、実際に専用LSIを設計開発する。

また、第Ⅱ期（平成15～16年度）の研究目標は以下の通り。

- ・ 第Ⅰ期で開発したプラットフォーム・システムならびに専用ロジックを統合し、「各種科学技術計算用途向け専用数値シミュレータ」として完成させる。すなわち、プラットフォーム・システムに各種専用ロジックを組み込み、対応するアプリケーション・プログラムを稼動させる。
- ・ さらに、上記の専用数値シミュレータを対応する各計算分野での実用に供し、実際の大規模科学技術計算シミュレーションに用いることでその有効性を実証する。

## 【研究成果の概要】

計算科学（計算化学、計算物理学）および計算機科学の研究者、技術者が縦断的かつ横断的に協力し合いながら研究を遂行している。平成12年度の研究開始から今までに以下の成果を挙げてきた。

- ・ プラットフォーム・システムとして、以下の仕様を有するものを開発し、その稼動に成功した。

構成レベル	仕様
汎用CPUボード	<ul style="list-style-type: none"> <li>CompactPCI規格プリント基板ボード</li> <li>汎用マイクロプロセッサSH-4（クロック周波数200MHz）を4台搭載</li> </ul>
シャーシ	<ul style="list-style-type: none"> <li>上記汎用CPUボードを7枚、ならびに、PCボード（Pentium II搭載）を1枚それぞれ装備</li> <li>ボード間はPCIバス接続</li> </ul>
システム全体	<ul style="list-style-type: none"> <li>上記シャーシを4筐体接続</li> <li>シャーシ間はEthernet接続</li> </ul>

- ・ 上記プラットフォーム・システムに以下のアプリケーション・プログラムを移植し、下記の性能を得ることに成功した。

分野	プログラム	性能
分子軌道法	非経験的分子軌道法プログラム GAMESS	移植前のプログラム（P III-750MHz×1台）に比べて4倍の性能（汎用CPUボード×1枚）
	フラグメント分子軌道法プログラム AB INIT-MP	Gaussian98（P III-750MHz×1台）に比べて10倍の性能（汎用CPUボード×1枚）
	分子力場法プログラムXsi	P III-750MHz×1台に比べて30倍の性能（シャーシ×4筐体）
密度汎関数法	CP法プログラムKAPPA	P III-750MHz×1台と同等性能（汎用CPUボード×2枚）
	DV法プログラムDVX- $\alpha$	（性能評価中）

- ・ 上記のアプリケーション・プログラムを対象に、以下の通りそのコア計算部分の抽出を行い、専用ロジック化の可否を検討した。

分野	プログラム	コア計算部分	専用ロジック化の可否
分子軌道法	非経験的分子軌道法プログラム GAMESS	二電子積分計算	可（専用LSI化）
	フラグメント分子軌道法プログラムAB INIT-MP		
密度汎関数法	CP法プログラムKAPPA	FFT	可（FPGAで実装）

- ・ 上記の検討結果に従って、以下の仕様を有する二電子積分計算専用LSIの設計開発を行った。実際の製作は第Ⅱ期で実施する。また、上記のFFTを始めとする各種のコア計算部分の専用ロジック化に関するラピッド・プロトタイピングを可能とするために、汎用CPUボードと同サイズのFPGA搭載ボードを製作した。

	二電子積分計算専用LSI	(参考) Intel P4
マイクロアーキテクチャ	非均質CMP（チップ・マルチプロセッサ） <ul style="list-style-type: none"> <li>初期積分計算エンジン×1</li> <li>漸化計算エンジン×4</li> </ul>	シングルプロセッサ スーパースカラ・プロセッサ
クロック周波数	200MHz（最低達成目標）	2.8GHz（2002年9月時点最速モデル）
倍精度浮動小数点演算性能（ピーク値）	10演算／クロックサイクル	1演算／クロックサイクル

#### 4. 研究成果公表等の状況

##### 【研究成果発表等】

	原著論文による発表	左記以外の誌上発表	口頭発表	合 計
国内	5件 (他に投稿中1件)	0件	21件	26件 (他に投稿中1件)
国外	3件 (他に投稿中1件)	0件	6件	9件 (他に投稿中1件)
合計	8件 (他に投稿中2件)	0件	27件	35件 (他に投稿中2件)

(注：既発表論文について記載し、投稿中の論文については括弧書きで記載のこと)

【特許出願等】 0件 (国内 0件、国外 0件)

【受賞等】 1件 (国内 1件、国外 0件)

・電子情報通信学会業績賞（平成14年5月） 九州大学 村上和彰

##### 【主要雑誌への研究成果発表】

Journal	Impact Factor	サブテーマ1	サブテーマ2	合計
主要雑誌小計		0件	0件	0件
発表論文合計		0件	0件	0件