

科学技術計算専用ロジック組込み型

プラットフォーム・アーキテクチャに関する研究

(研究期間：第 期 平成12年～14年)

研究代表者：村上 和彰 (九州大学)

研究課題の概要

超高速の数値シミュレーションが産業界の設計開発現場でツールとして低価格かつ簡便に利用できるという状況の実現を目指し、「非経験的分子軌道法による巨大分子電子状態計算」「密度汎関数法による物質・材料設計計算」を主な対象として、計算物理・計算化学等の各計算科学分野毎の共通性に立脚すると同時に独自性をも反映可能とした「専用LSI組込み型並列分散処理プラットフォーム(土台, 共通基盤)」のアーキテクチャを開発してプラットフォームにプラグインすることで、従来は汎用のスーパーコンピュータで実装していたため非常に高価についた高速かつ大規模な数値シミュレーションを飛躍的に優れたコスト・パフォーマンスにて実現可能とする。

(1) 総 評

設計アーキテクチャおよび開発アプリケーションの成果の進捗状況と計算物理・計算化学等の計算科学分野に対する波及効果、ハードとソフトの各研究現場の密接な連携体制は高く評価できる。しかし、「科学技術計算専用～アーキテクチャに関する研究」という包括的なテーマ名は明らかに本研究内容との整合性に欠ける印象がある。さらに、アーキテクチャ開発が完了していないために計算機科学分野の論文発表が極端に少ない点は非常に残念である。以上の長所と短所の両面を勘案して、総合評価はb評価とした。

<総合評価：b>

技術進展の著しい本研究分野においても、第 期終了時点での本課題の成果の優位性とその波及効果には十分期待出来る。当該分野における他の研究開発プロジェクトの動向にも注視しながら、第 期に予定しているアーキテクチャ開発をきちんと実施して、研究価値を確立する必要がある。しかし一方で、現在の包括的なテーマ名は研究内容を必ずしも的確に表現出来ていないため、適切なテーマ名の検討を行うべきである。また、成果の優位性を示し、それを対外的にアピールするためにも、特にアーキテクチャ成果に関する情報発信をより積極的に行うことも必要である。<今後の進め方：b>

(2)各テーマにおける評価結果

プラットフォームおよび専用ロジックのアーキテクチャ開発

まずプラットフォームとしては、汎用マイクロプロセッサSH-4(クロック周波数200MHz)4台と組込み用途向けリアルタイムOS μ ITRONを汎用CPUボード上に搭載し、ボード7枚とPC/AT互換CompactPCIボード(Pentium 搭載)1枚をPCIバス接続にて装備したシャーシを、Ethernetで4筐体接続したプラットフォーム・システムを開発し、その稼動に成功した。

また、下記のアプリケーション・プログラムを対象に、専用ロジック化を検討し、専用ロジックの開発方針を以下の通り決定した。

- ・ 分子軌道法では、「非経験的分子軌道法プログラムGAMESS」「フラグメント分子軌道法プログラムAB INIT-MP」について検討を行い、コア計算部分の「二電子積分計算」が専用ロジック化に向けた設計であるため、第 期において専用LSI化を実施する予定。
- ・ 密度汎関数法では、「CP法プログラムKAPPA」について検討を行い、コア計算部分で

- ・ ある「FFT」は専用ロジック化に向けた設計であるため、第 期においてFPGAにて実装を行う予定。また、「DV法プログラムDVX-」については、コア計算部分が「行列要素算出」であるため、高速化の効果が小と判断し、専用ロジック化は実施しない。
- ・ 有限要素法では、「実空間有限要素法プログラムFEMTECK」について検討を行ったが、専用ロジック化すべきコア計算部分の特定自体が困難なため、専用ロジック化は実施しない。

さらに、上記の検討結果に従って、二電子積分計算を対象に、マイクロアーキテクチャは非均質CMP(チップ・マルチプロセッサ)にて、「初期積分計算エンジン×1」「漸化計算エンジン×4」を実装したスーパースカラ・プロセッサとし、クロック周波数は200MHzを最低達成目標、「積和演算×(1+4)」「除算/開平逆数×1」「指数関数/誤差関数×1」が同時実行可能である倍精度浮動小数点演算器を実装し、ピーク性能10演算/クロックサイクルの倍精度浮動小数点演算性能を持つ、二電子積分計算専用LSIの設計開発を行った。実際の製作は第 期で実施する。

なお、上記の二電子積分計算以外のコア計算に関して、その専用ロジック化に関するラビッド・プロトタイプングを可能とするために、CompactPCI規格準拠の基板上に、汎用マイクロプロセッサSH-4(200MHz)1つと300万ゲート相当FPGA4つを実装し、FPGA当たり512MB(来年度、1GBに拡張予定)のメモリを搭載した、FPGA搭載ボードを試作し、設計システムの検証を行った。

以上の通り、本サブテーマでは、本研究プロジェクトの基盤技術となる「プラットフォーム・システム」を構築し、計算化学、計算物理学分野のアプリケーション・プログラムのコア計算部分を抽出し、その「専用ロジック」化を検討してその性能向上度ならびにコスト・パフォーマンスを評価するなど、当該分野専用のプラットフォーム・システム構築の基盤となる研究開発について十分な成果を得ており、概ね評価できる。今後は、プラットフォーム・アーキテクチャのより広い分野への適用の可能性についても検討してほしい。

科学技術計算プログラムのプラットフォーム向き並列分散化および組込みソフトウェア化に関する研究

まず、研究開発対象として、分子軌道法および密度汎関数法の複数のアプリケーション・プログラムについて、そのアルゴリズムの高速化、並列分散化、等の改良を施すとともに、このレベルの最適化において、たとえば分子軌道法では従来の直接法(full direct SCF)に比べてスケラビリティに優れ、性能でも約1桁高速な新しい解法(buffered direct SCF)の開発に成功した。

また、各種プログラムの一部をプラットフォーム・システム上に移植し、下記の高速化を実現した。

- ・ 分子軌道法では「非経験的分子軌道法プログラムGAMESS」において、オリジナルのプログラム(P-750MHz×1台)に比べて4倍の高速化を実現(汎用CPUボード×1枚)。
また、「フラグメント分子軌道法プログラムAB INIT-MP」では、「Gaussian98」(P-750MHz×1台)に比べて10倍の高速化を実現(汎用CPUボード×1枚)。
- ・ 分子力場法プログラム「Xsi」では、P-750MHz×1台に比べて30倍の高速化を実現(シャーシ×4筐体)
- ・ 密度汎関数法では「CP法プログラムKAPPA」において、P-750MHz×1台と同等性能を実現(汎用CPUボード×2枚)。

また、下記のアプリケーション・プログラムを対象に、以下の通りそのコア計算部分の抽出を行った。

- ・ 分子軌道法:すべてのプログラムに共通して、二電子積分計算がコア計算部分となる。本計算は分子の規模の4乗に比例した計算量を要し、総プログラム実行時間の90%以上の時間を占める。二電子積分計算の各計算は互いに独立して並列化が容易であり、また個々の計算も倍精度浮動小数点数の積和演算を主体としており専用ロジック化が容易である。なお、現在主流の二電子積分計算アルゴリズムである小原法をベースに、専用ロジック化に適した新しい二電子積分計算アルゴリズム(新「小原法」)

を開発した。

- ・ 密度汎関数法：第一原理分子動力学法（CP法）に関して、all-band法に基づいて直交化と高速フーリエ変換（FFT）にのみコア計算部分を集約したプログラムKAPPAを新規に開発した。ベンチマークの結果、数百原子まではFFTが最も支配的な計算であること、また、本手法はスケーラビリティに優れていることが判明したことから、本FFTを専用ロジック化することにした。他のディスクリット・バリエイショナル法（DV法）、実空間有限要素法に関しては、検討の結果、専用ロジック化による高速化が望めないことが判明した。

以上の通り、本サブテーマでは、本研究プロジェクトの対象とする、分子軌道法および密度汎関数法の複数のアプリケーション・プログラムについて、そのアルゴリズムの高速化、並列分散化、等の改良を施すとともに、その「専用ロジック」化を検討するためのコア計算部分を抽出や性能向上度ならびにコスト・パフォーマンスを評価するなど、プラットフォーム応用の基盤となる研究開発について十分な成果を得ており、非常に高く評価できる。

(3) 第 期にあたっての考え方

実施体制は概ね計画通りでよいと思われるが、成果の波及対象などを十分に吟味し、適切なテーマ名を再検討した上で実施すべきである。

(4) 評価結果

総合	今後の進め方	1.進捗状況		2.目標設定		3.研究成果			4.研究体制	
		1.達成度	2.進捗状況	1.設定	2.最終	1.科学価値	2.波及効果	3.情報発信	1.指導性	2.連携性
b	b	b	a	b	b	b	a	c	b	a

第 期以降の考え方（体制移行図）

第 期

第 期

