



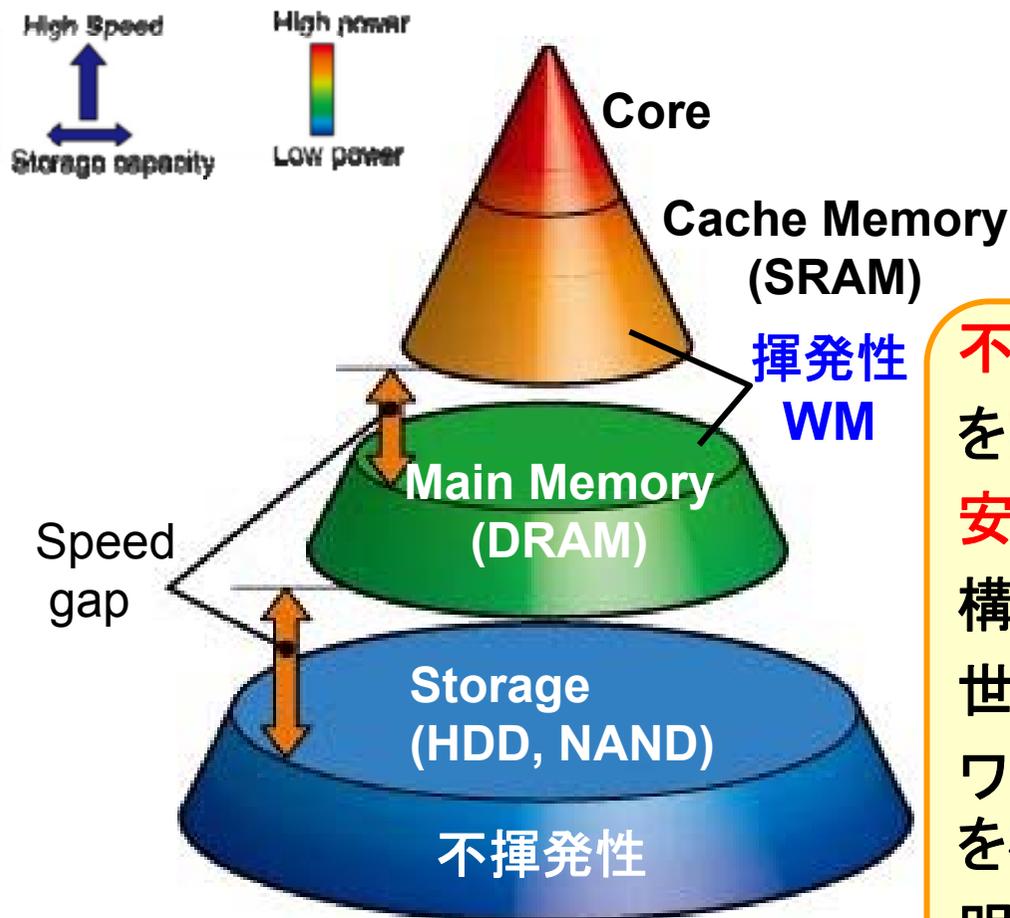
# 「耐災害性に優れた安心・安全社会のためのスピントロニクス材料・デバイス基盤技術の研究開発」 プロジェクト概要・代表成果説明

研究代表者  
大野英男  
東北大学電気通信研究所

ホームページ <http://www.it-spintronics.riec.tohoku.ac.jp>

# 研究開発の目的

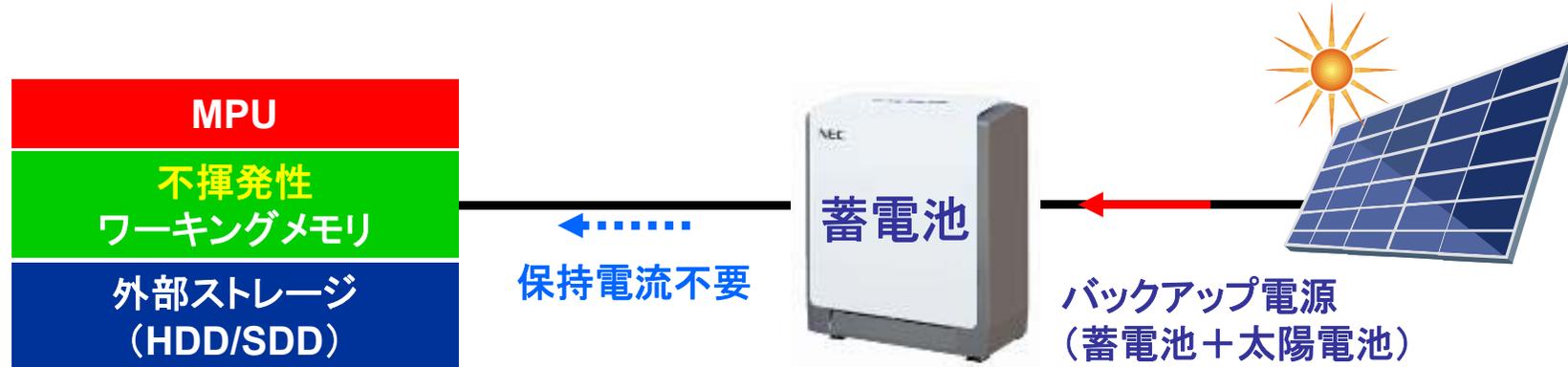
## 現在のコンピュータシステム



不揮発性スピントロニクスワーキングメモリを実現することで、耐災害性に優れた安心・安全社会のためのコンピュータシステムの構築が可能となる。本研究開発では、20 nm 世代以下の不揮発性スピントロニクスワーキングメモリの材料・デバイス基盤技術を構築し、その適用法をシミュレーションで明らかにする。

# 不揮発性ワーキングメモリの効果

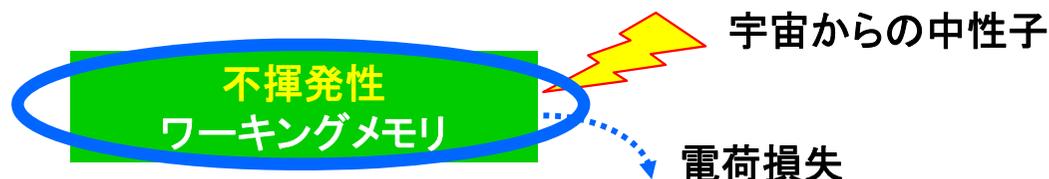
1) ワーキングメモリの保持電力不要のため、バックアップ電源の**維持時間は長い**



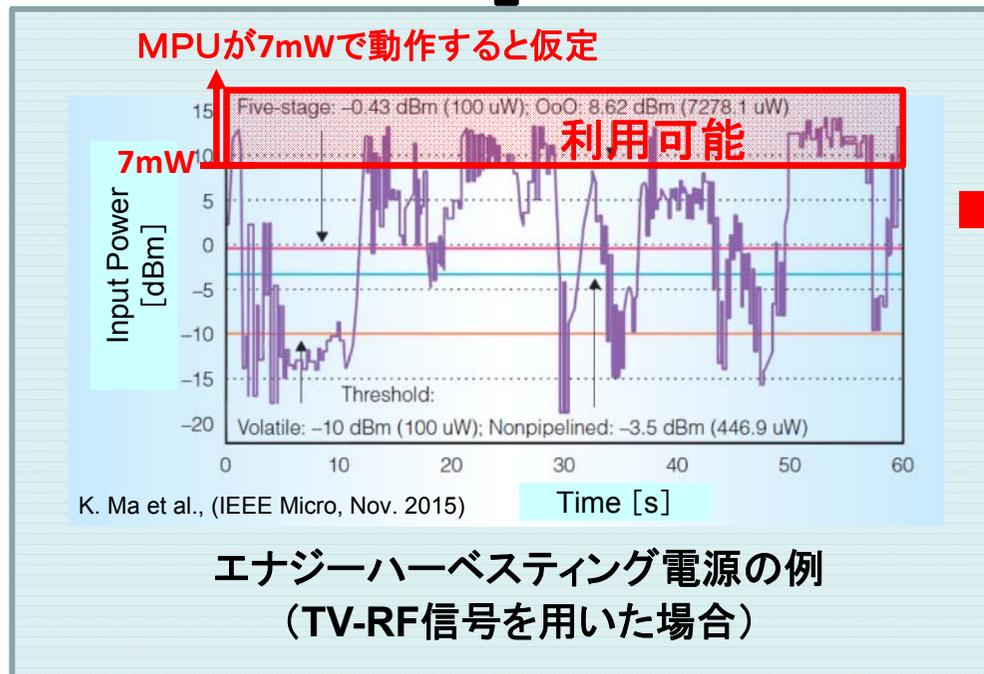
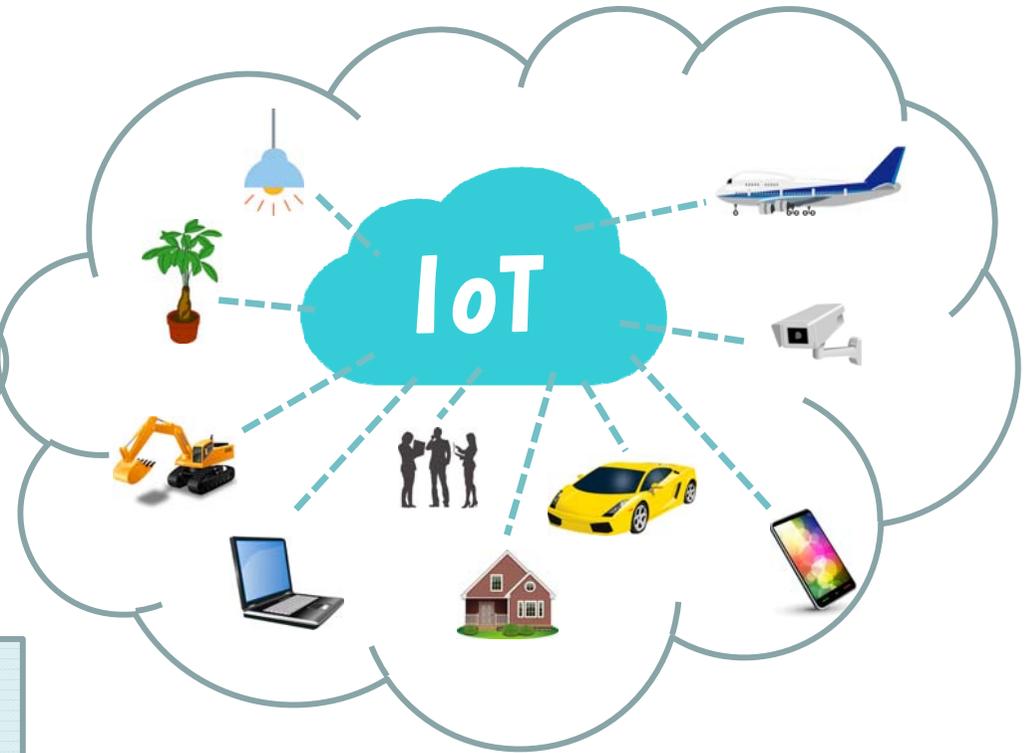
2) 全電源喪失時も基本的にデータ再ロードが不要で、**短時間に完全復帰可能**



3) 電荷での保持ではないため、**ソフトエラー率低減**



# IoT(モノのインターネット)への応用



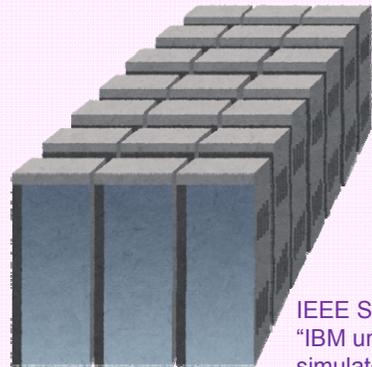
不安定電源下で突発的電源喪失が発生

**IoTでは、頻繁なバックアップおよびリカバリ処理、つまりチェックポイント処理が必要**

# AI(人工知能)への応用

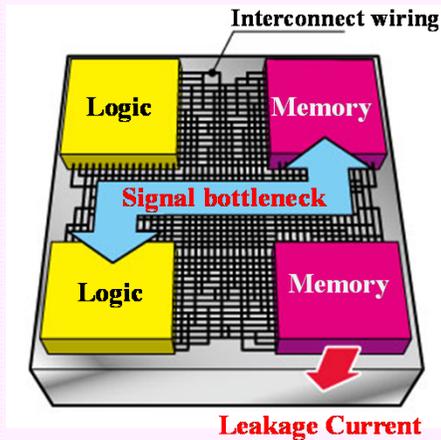
## 従来のコンピューティング

### スーパーコンピュータ



**1.4MW**  
**500sec**  
(処理単位)

IEEE Spectrum, Nov. 2009  
"IBM unveils a new brain simulator"



- ・ ノイマン型
- ・ デジタル
- ・ 逐次処理

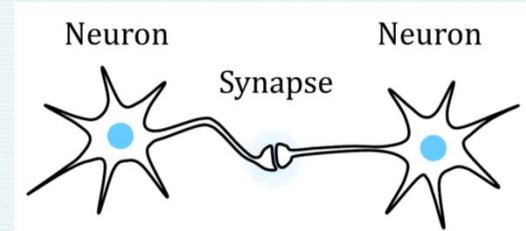
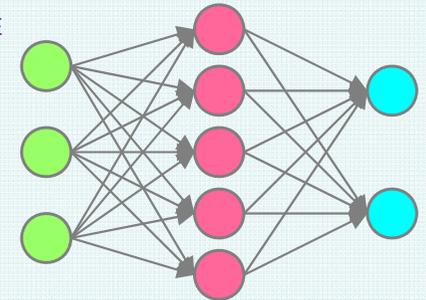
## 未来のニューロコンピューティング

### 人間の脳



**10W**  
**5sec**  
(処理単位)

J. Grollier et al. Proc. IEEE  
(2016)



- ・ 非ノイマン型
- ・ アナログ
- ・ 並列処理

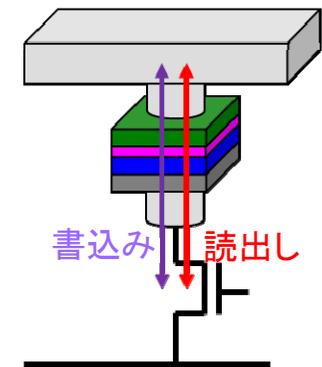
スピントロニクス アナログ SOTデバイスを人工知能のニューロネットワークに応用

# 不揮発性スピントロニクス素子の優位性

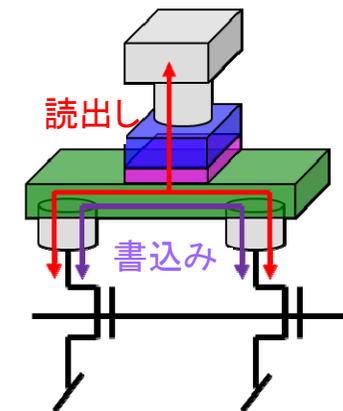
スピントロニクス素子：  
“磁化”の方向で不揮発記憶を実現

不揮発性素子の特徴	フラッシュメモリ	強誘電体素子	スピントロニクス素子
アクセス時間	△	○	○
非破壊読出し	○	△	○
書込み耐性	×	△	○
微細化	○	△	○
低電圧	×	△	○

2端子素子



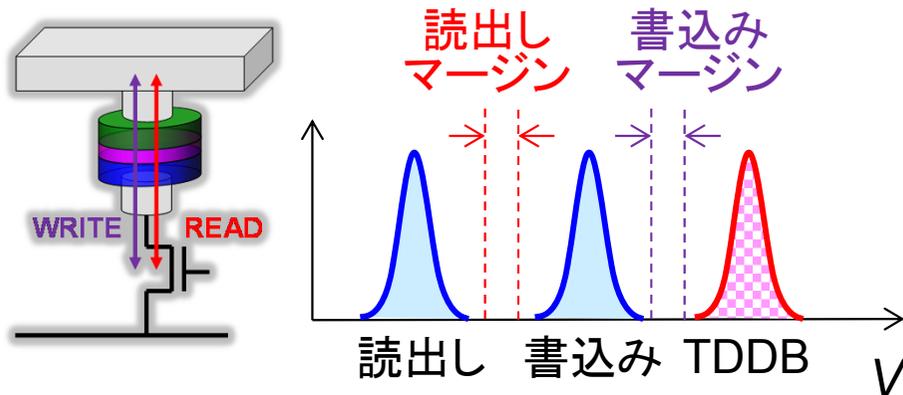
3端子素子



# 動作ウィンドウの2端子・3端子比較

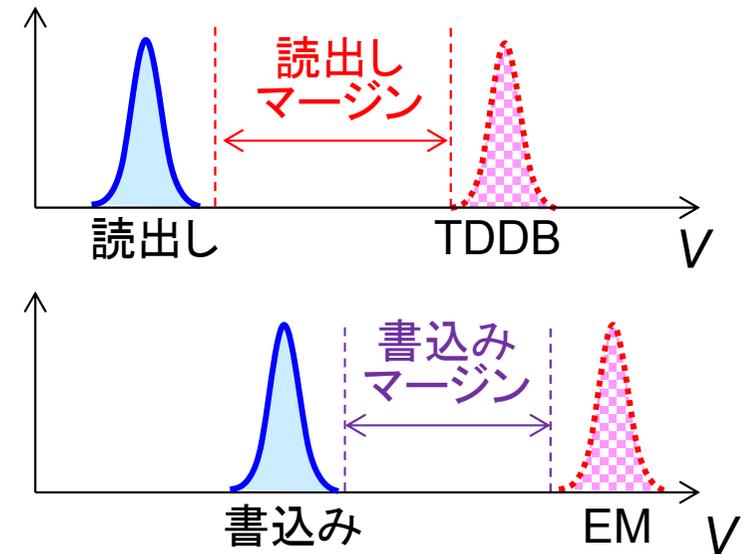
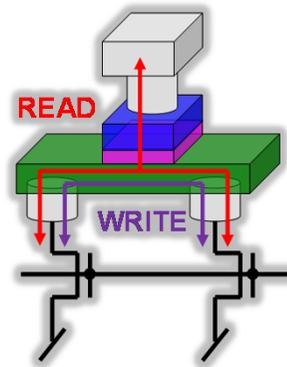
## 2端子

(磁気トンネル接合)



**6-8  $F^2$**

## 3端子



**12  $F^2$**

### ◆ 3端子: 読出しと書込みで電流経路が異なる

➤ 高速動作、単純・小面積周辺回路

← 動作ウィンドウを大きくするための波形耐性向上

➤ 長寿命 ← トンネル障壁上のストレス低減

➤ 低エラーレート ← 読出し擾乱なし、オーバードライブ可能

- TDDB : Time-dependent dielectric breakdown
- EM : Electromigration

S. Fukami et al. IEEE Trans. Magn. 50, 3401006 (2014).

# 要求されるデバイス性能

(コンピュータシステムの性能維持機能・自動復帰機能を実現)

## 研究開発ターゲット

SRAM代替仕様：不揮発性**高速**スピントロニクスWM

- 超微細セルサイズ **20 nm SRAM**
- 高速書き込み動作 **1 ns**
- 耐環境(放射線)性 **1 FIT (@地上中性子線)**

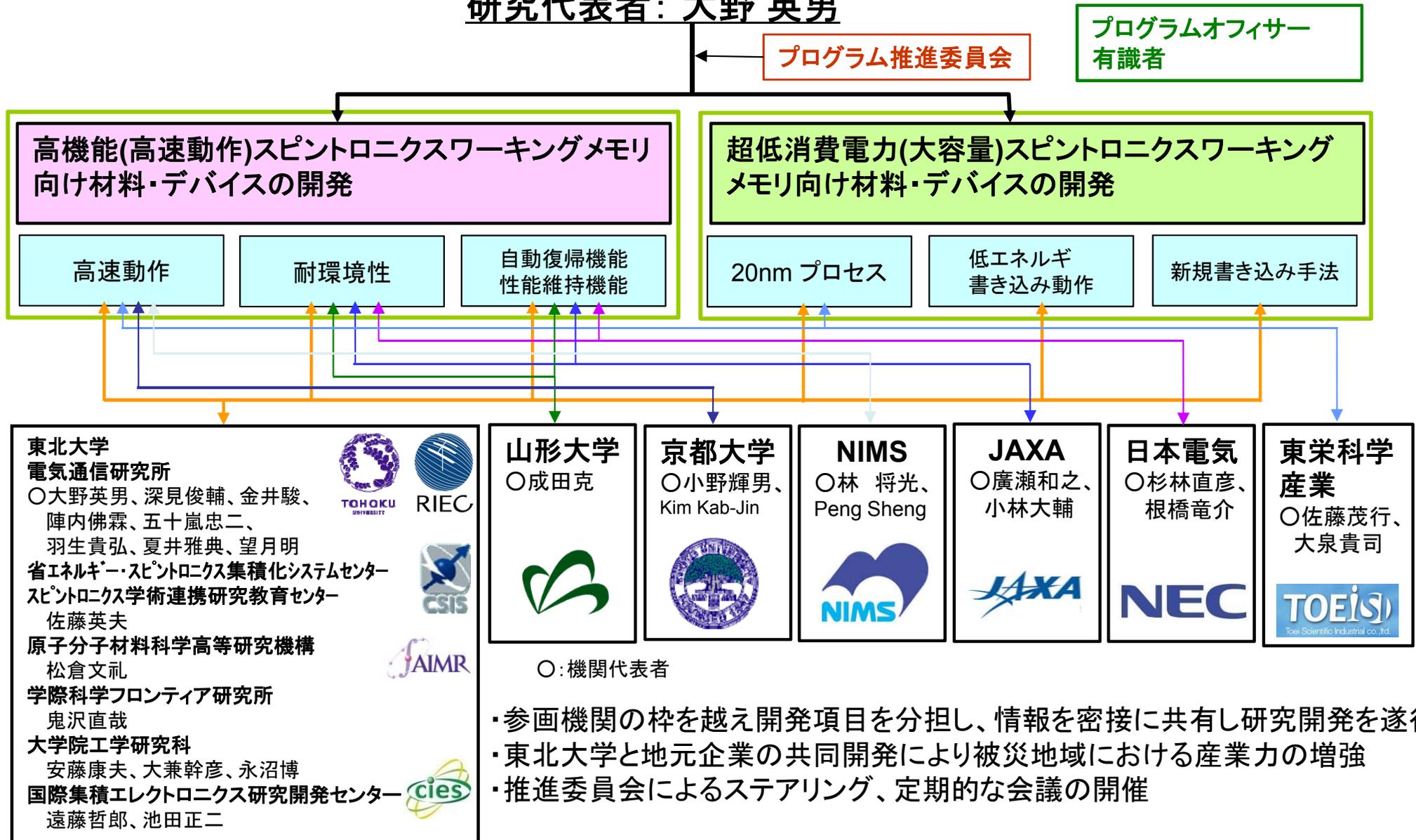
DRAM代替仕様：不揮発性**大容量**スピントロニクスWM

- 超微細セルサイズ **20 nm DRAM**
- 低電力書き込み動作 **25 fJ**

# 実施体制および参画研究者

耐災害性に優れた安心・安全社会のための  
スピントロニクス材料・デバイス基盤技術の研究開発

研究代表者：大野 英男



# 研究経費

(単位:百万円)

年度	H24	H25	H26	H27	H28	総額
予算額	160.07	121.77	121.77	115.78	106.77	626.17
物品費	95.13	43.04	43.59	32.99	22.72	237.46
人件費・謝金	7.81	34.92	26.21	33.13	34.10	136.17
旅費	5.62	3.49	7.88	6.87	7.46	31.31
その他	51.52	40.32	44.10	42.79	42.49	221.22
執行額	159.79	111.11	121.77	115.77	106.77	615.22
物品費	107.70	55.32	48.08	35.14	34.79	281.03
人件費・謝金	5.10	15.75	22.90	30.77	24.65	99.17
旅費	0.45	2.84	7.64	4.54	3.78	19.24
その他	46.55	37.20	43.16	45.31	43.56	215.77

# 大容量スピントロニクスメモリ

## 微細化

- デバイス寸法  $\leq 20 \text{ nm}$
- 微細化用材料
  - $K_u \geq 1 \text{ MJ/m}^3$
  - $\alpha \leq 0.01$

## 反転消費電力 $\leq 25 \text{ fJ}$

- スピントランスファートルク反転
- 電界効果反転

## 高感度磁気特性測定システム

# 大容量スピントロニクスメモリ

## 微細化

- デバイス寸法  $\leq 20 \text{ nm}$

- 微細化用材料

$$K_u \geq 1 \text{ MJ/m}^3$$

$$\alpha \leq 0.01$$

反転消費電力  $\leq 25 \text{ fJ}$

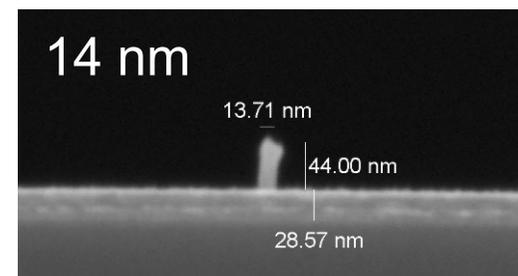
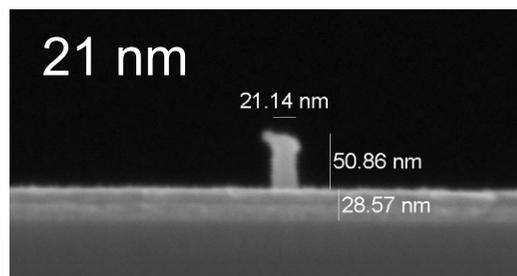
- スピントランスファートルク反転

- 電界効果反転

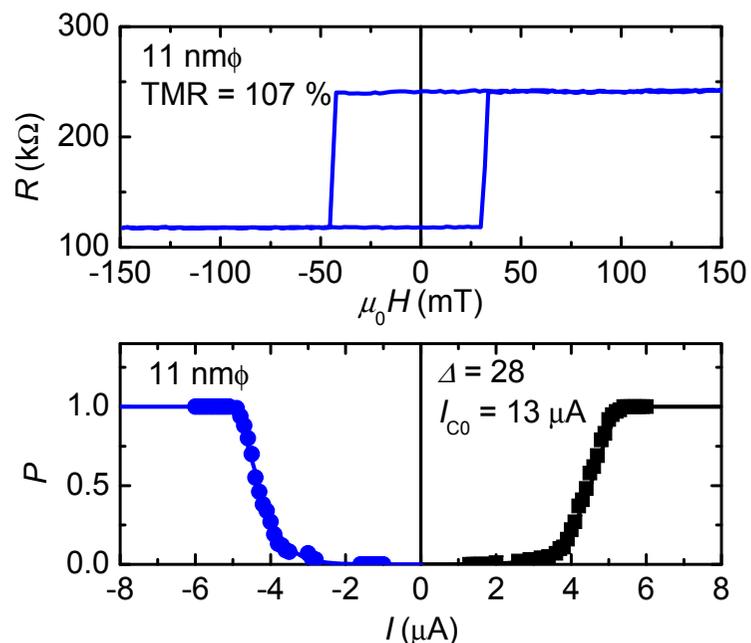
高感度磁気特性測定システム

# 高性能微細磁気トンネル接合

## ■ ハードマスクプロセスを用いた微細MTJ素子の作製



## ■ 直径11 nmまでの微細MTJ素子の作製に成功



2013 IEDM highlight論文に選定

世界最小となる直径 11 nm の磁気トンネル接合の作製並びに動作実証に成功

➡ プロジェクト目標を達成

# 大容量スピントロニクスメモリ

## 微細化

- デバイス寸法  $\leq 20 \text{ nm}$

- 微細化用材料

$$K_u \geq 1 \text{ MJ/m}^3$$

$$\alpha \leq 0.01$$

反転消費電力  $\leq 25 \text{ fJ}$

- スピントランスファートルク反転

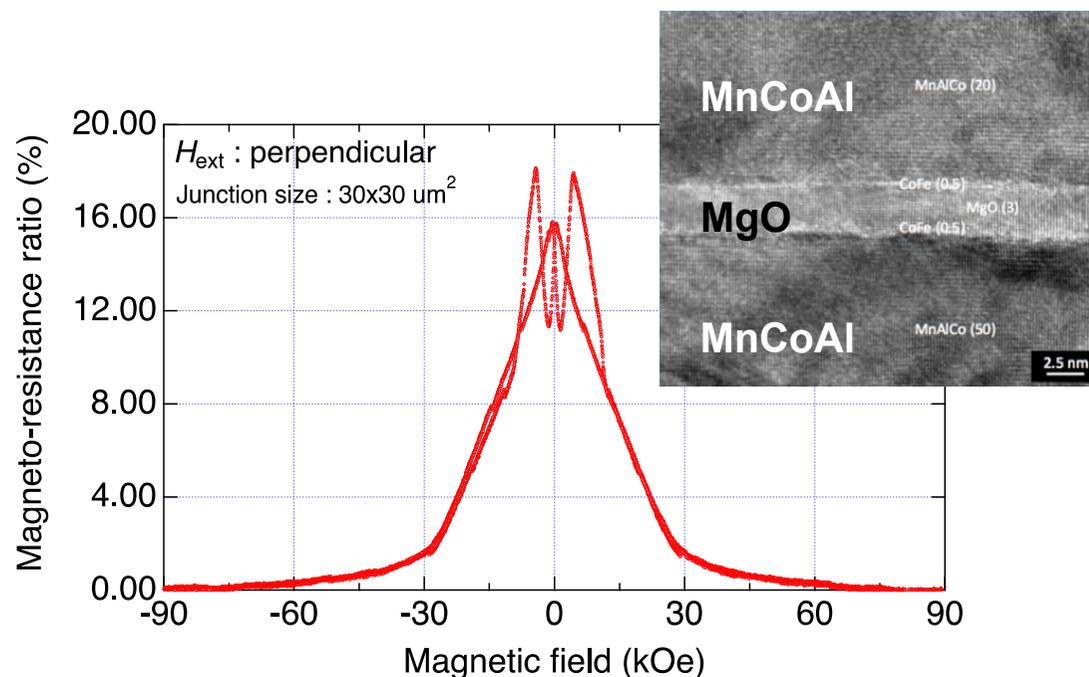
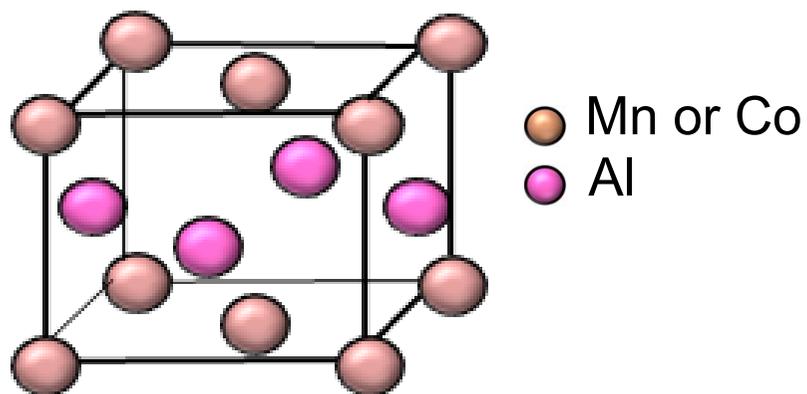
- 電界効果反転

高感度磁気特性測定システム

# 新規Mn系垂直磁性材料

## Mnベース垂直磁化材料の創成

### $L1_0$ 型 $(Mn_{1-x}Co_x)Al$ 合金



- 高  $K_u > 10 \text{ Merg/cc}$  ・ 低  $\alpha < 0.01$  (目標達成)
  - Co微量添加による規則化温度低減、表面粗さ劇的改善に成功(特許出願)
  - MnAl-MTJ素子においてTMR観測(世界初)
  - MnAl 配向多結晶薄膜の作製に成功(特許出願)
- ➡ 20 nm $\Phi$ 素子に応用可能な材料を創成

➡ プロジェクト目標を達成

# 大容量スピントロニクスメモリ

## 微細化

- デバイス寸法  $\leq 20 \text{ nm}$
- 微細化用材料
  - $K_u \geq 1 \text{ MJ/m}^3$
  - $\alpha \leq 0.01$

## 反転消費電力 $\leq 25 \text{ fJ}$

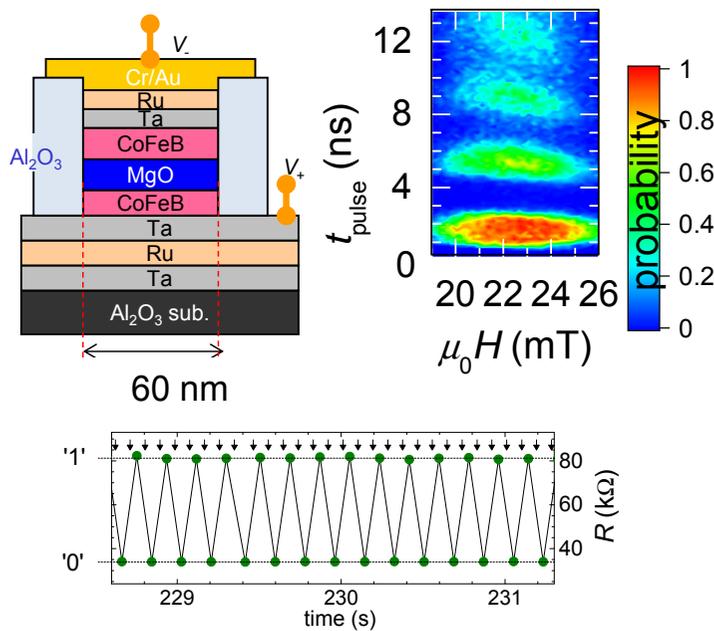
- スピントランスファートルク反転
- **電界効果反転**

## 高感度磁気特性測定システム

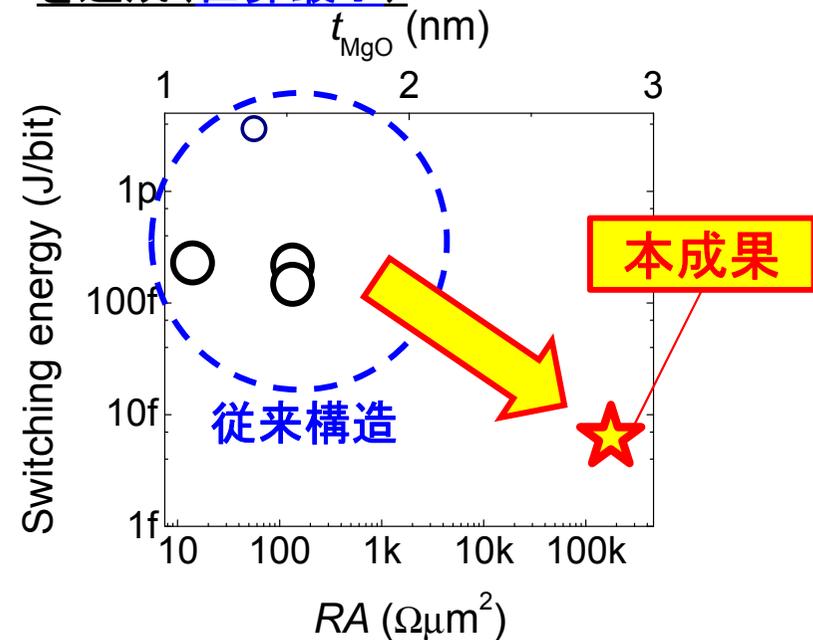
# 電界効果を用いた磁気トンネル接合の 低消費電力書き込み

低エネルギー書き込み動作

垂直MTJでの電界による連続書き換えの達成  
およびその基礎物理特性の解明



新規構造素子にて**6fJ/bit**での磁化書き込み  
を達成(世界最小)



- 電界効果を用いた書き込みの達成とその基礎物理の解明(左図)
- 開発開始当初のSTT磁化反転消費電力(90 fJ)の**1/15の消費電力6 fJ**で書き込み達成(右図) → **世界最小**

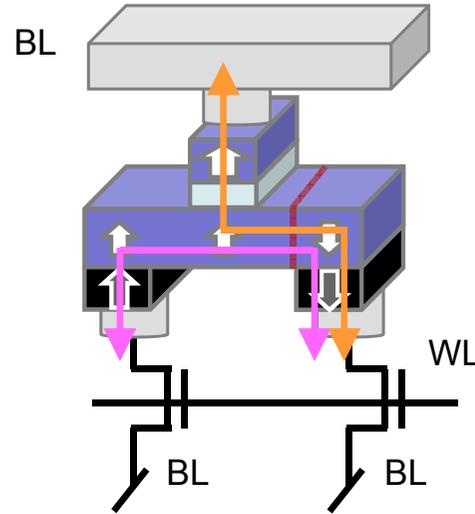
➡ **プロジェクト目標を達成**

# 高速スピントロニクスメモリ

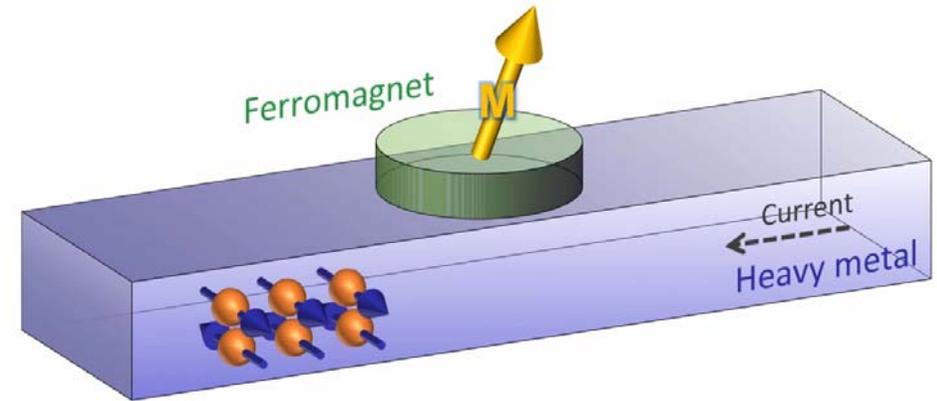
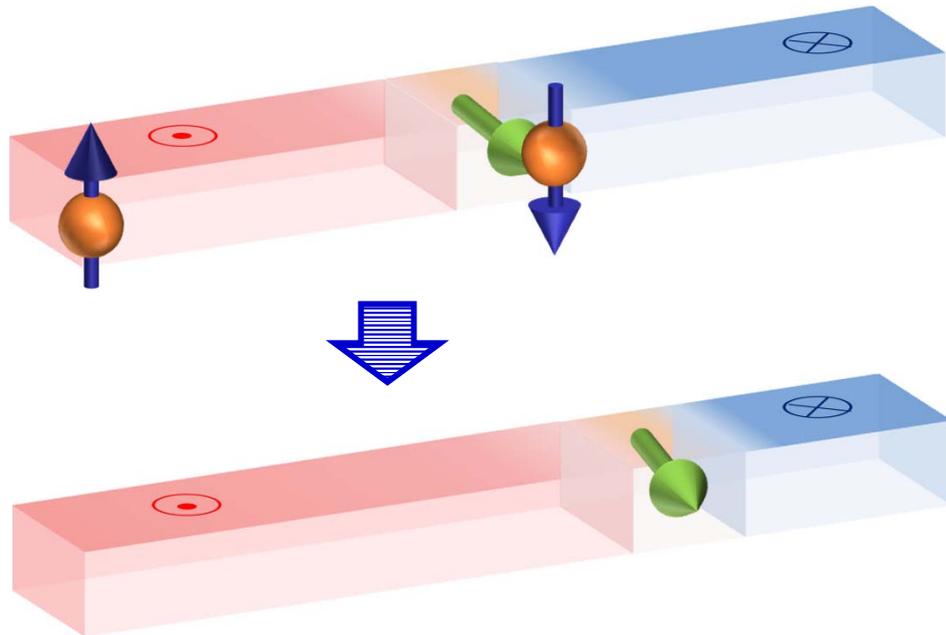
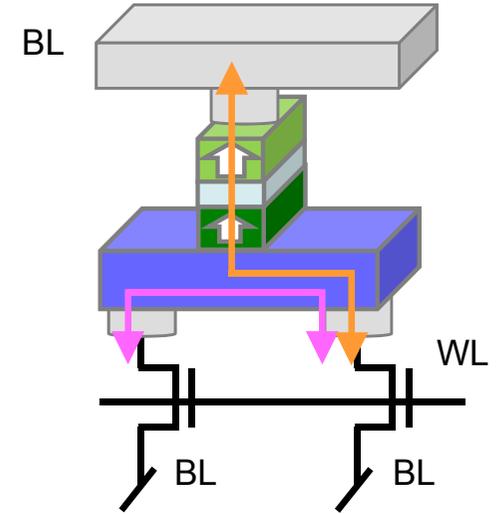
- 2端子
- 3端子
  - 磁壁移動
  - スピン軌道トルク
- 測定および評価
- 放射線耐性
- システムへの展開

# 磁壁移動およびスピン軌道トルク

- 電流誘起磁壁移動



- スピン軌道トルク反転



# 高速スピントロニクスメモリ

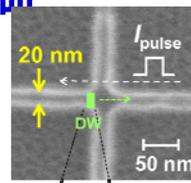
- 2端子
- **3端子**
  - **磁壁移動**
  - スピン軌道トルク
- 測定および評価
- 放射線耐性
- システムへの展開

# 3端子スピントロニクスデバイス

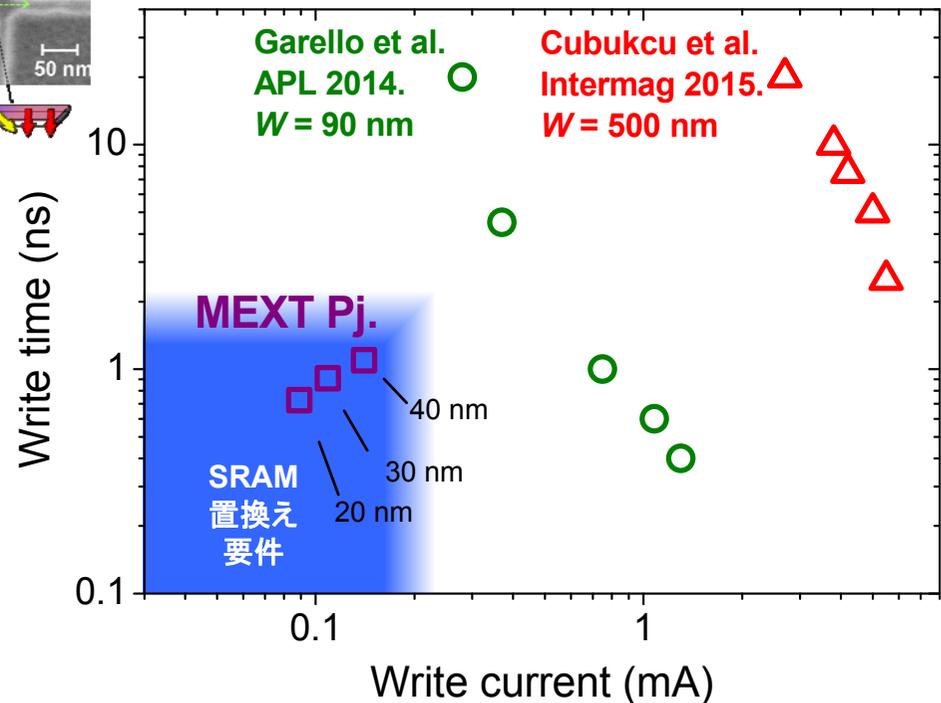
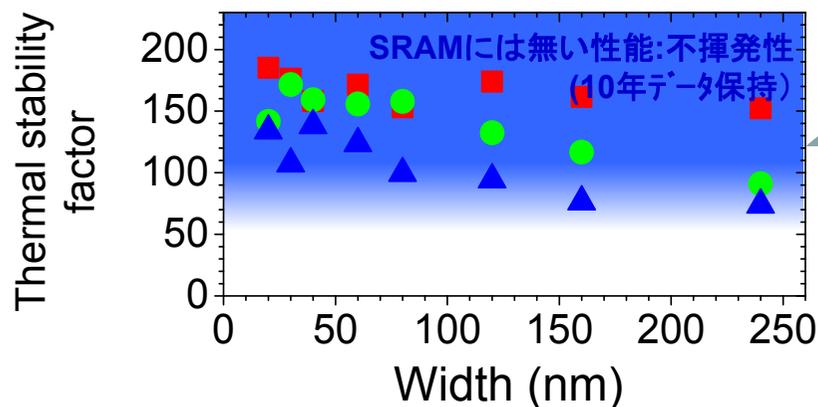
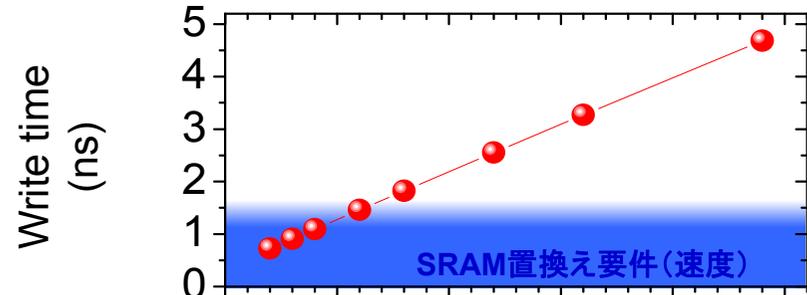
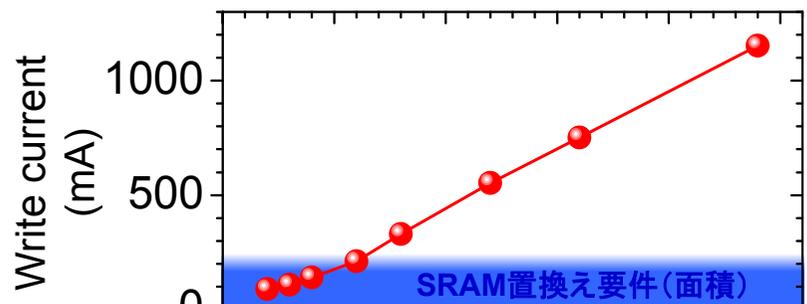
## ◆ 微細磁壁移動素子の作製と特性評価

S. Fukami et al. IEEE Trans. Magn. **50**, 3401006 (2014).  
 S. Fukami et al. Phys. Rev. B **91**, 235401 (2015)

### ベンチマーク



### 素子特性のサイズ依存性



■ **20nm細線幅**までの優れたスケーラ  
 ビリティーと**1ns以下**での高速動作確認  
 ■ SRAM置き換えの仕様を満足  
**世界に先駆け実証**

➡ **プロジェクト目標を達成**

# 高速スピントロニクスメモリ

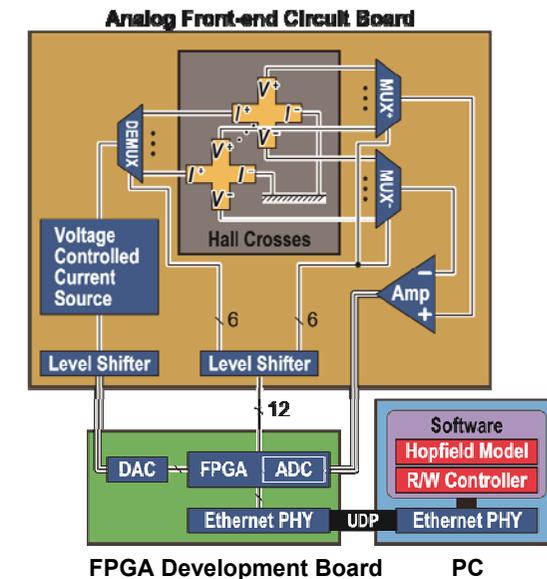
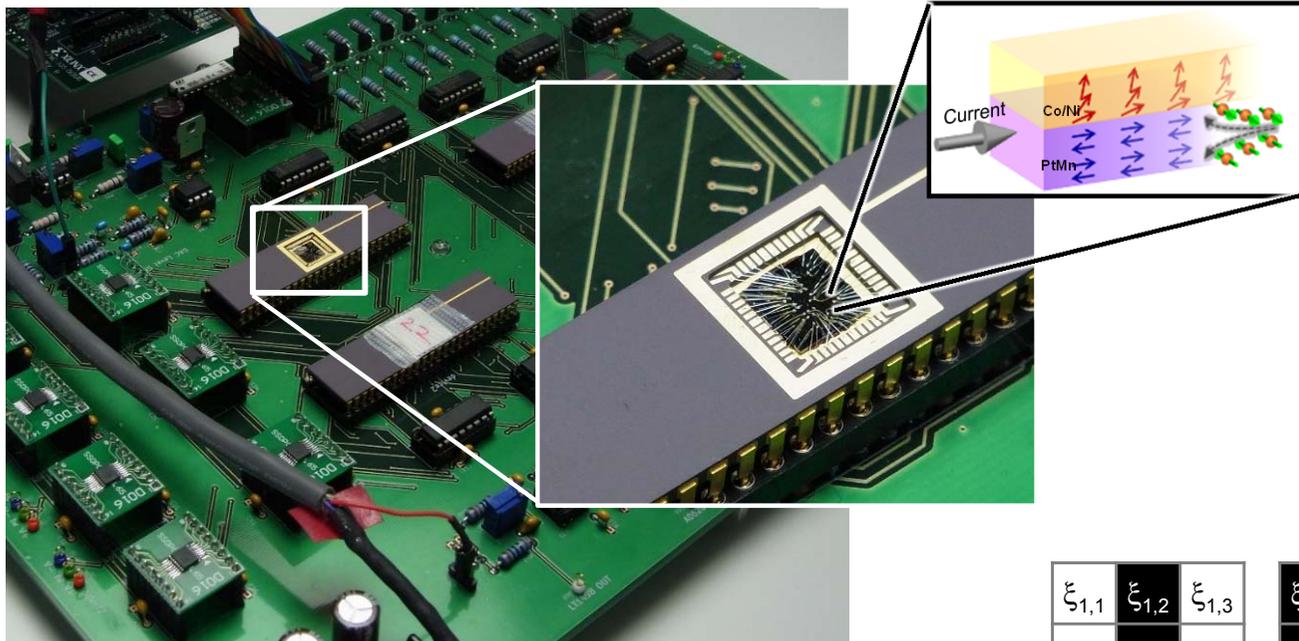
- 2端子
- 3端子
  - 磁壁移動
  - **スピン軌道トルク**
- 測定および評価
- 放射線耐性
- システムへの展開



# スピントロニクス人工知能に向けて

## ◆ アナログSOT素子を用いた人工知能の原理実証

W. A. Borders et al., Appl. Phys. Express 10, 013007 (2017).



$\xi_{1,1}$	$\xi_{1,2}$	$\xi_{1,3}$	$\xi_{2,1}$	$\xi_{2,2}$	$\xi_{2,3}$	$\xi_{3,1}$	$\xi_{3,2}$	$\xi_{3,3}$
$\xi_{1,4}$	$\xi_{1,5}$	$\xi_{1,6}$	$\xi_{2,4}$	$\xi_{2,5}$	$\xi_{2,6}$	$\xi_{3,4}$	$\xi_{3,5}$	$\xi_{3,6}$
$\xi_{1,7}$	$\xi_{1,8}$	$\xi_{1,9}$	$\xi_{2,7}$	$\xi_{2,8}$	$\xi_{2,9}$	$\xi_{3,7}$	$\xi_{3,8}$	$\xi_{3,9}$

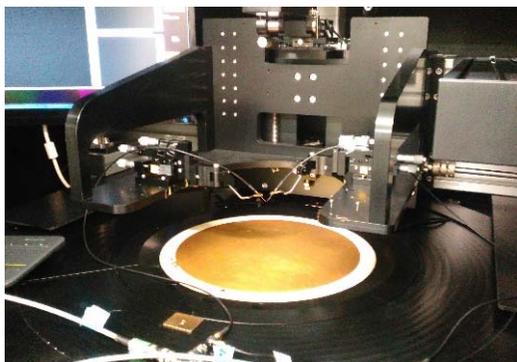
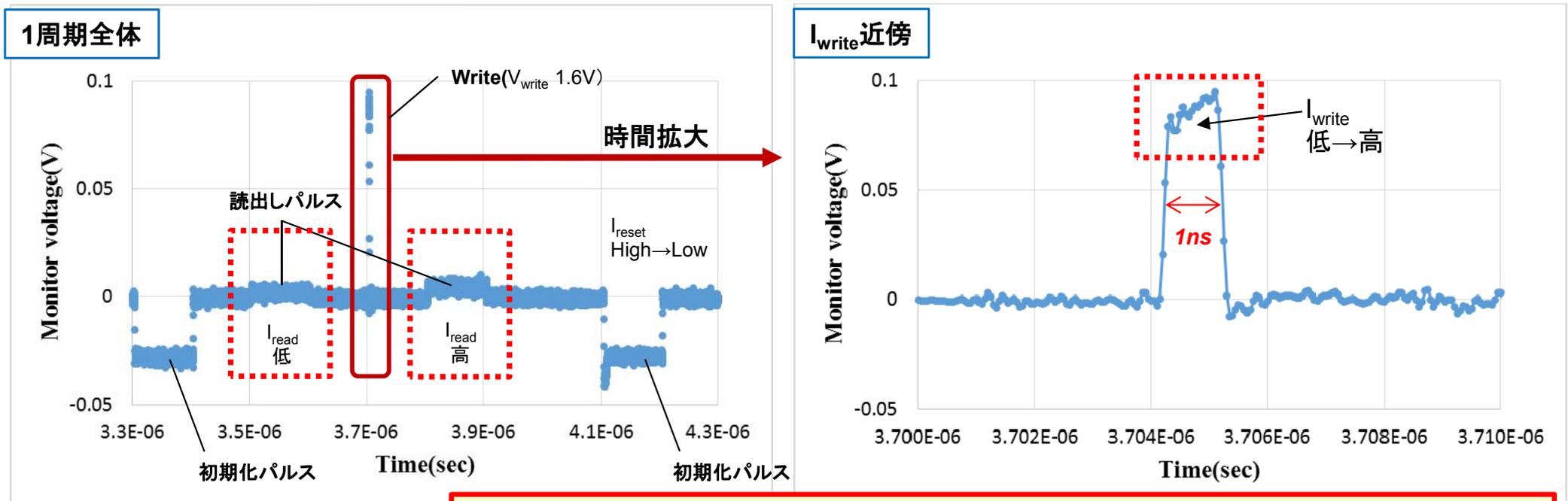
- アナログSOT素子をシナプスとして用いて人工神経回路網を構築し、人工知能のコンセプト実証に世界に先駆け成功
- 低消費電力人工知能ハードウェアの実現が期待

# 高速スピントロニクスメモリ

- 2端子
- 3端子
  - 磁壁移動
  - スピン軌道トルク
- **測定および評価**
- 放射線耐性
- システムへの展開

# スピントロニクス材料・デバイスの計測及び評価技術

開発した磁場印加可能な低リークチャックを使用した1nsパルスにおけるMTJ反転動作の測定例



磁場中で使用可能な低リークチャック開発

1nsパルス印加前後の読み出し電流をモニタ

- ➡ 磁化反転に伴う明確な書き込み電流変化を確認
- ➡ **1ns以下**の高速書き込み動作が評価可能

独創的かつ世界最先端の技術の開発

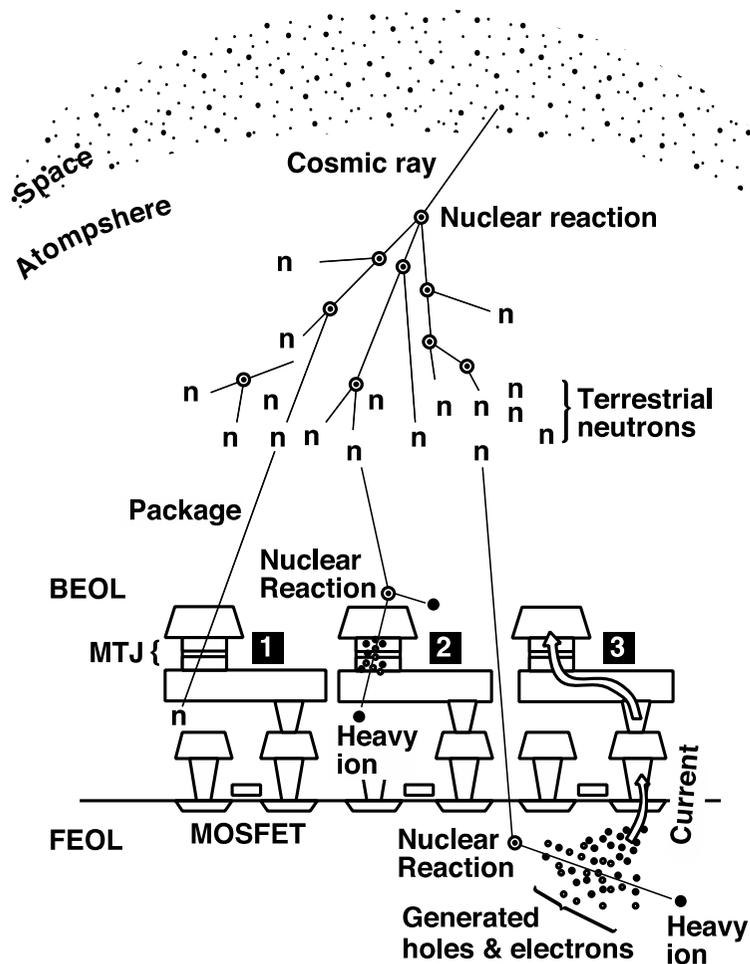
➡ プロジェクト目標を達成

# 高速スピントロニクスメモリ

- 2端子
- 3端子
  - 磁壁移動
  - スピン軌道トルク
- 測定および評価
- **放射線耐性**
- システムへの展開

# 磁気トンネル接合の放射線耐性

- 地上中性子は社会インフラを支えるエレクトロニクスを脅かしている
- スピントロニクスを用いた耐災害性に優れたコンピュータシステム構築のためにも、中性子に対するp-MTJの信頼性を“頻度”×“未知の影響”の観点で評価する必要あり
- 核反応シミュレーションと中性子/重イオン照射実験を実施



## 1 中性子によって欠陥は発生するか？

- p-MTJ貫通頻度をシミュレーション
- 中性子照射実験でR-H特性への影響を測定

## 2 中性子との核反応でデバイス内に生成する2次イオン(重イオン)によってスピン状態は反転するか？

- 核反応生成イオン/p-MTJ貫通頻度をシミュレーション
- 重イオン照射実験でスピン状態への影響を測定

p-MTJ は微細化すると磁化反転が起こるが、SRAMデータ保持要素と比べて極めて高い信頼性を有することを世界に先駆け明らかにした

$1 \times 10^{-6}$  FIT / p-MTJ

▶ プロジェクト目標を達成

# 高速スピントロニクスメモリ

- 2端子
- 3端子
  - 磁壁移動
  - スピン軌道トルク
- 測定および評価
- 放射線耐性
- システムへの展開

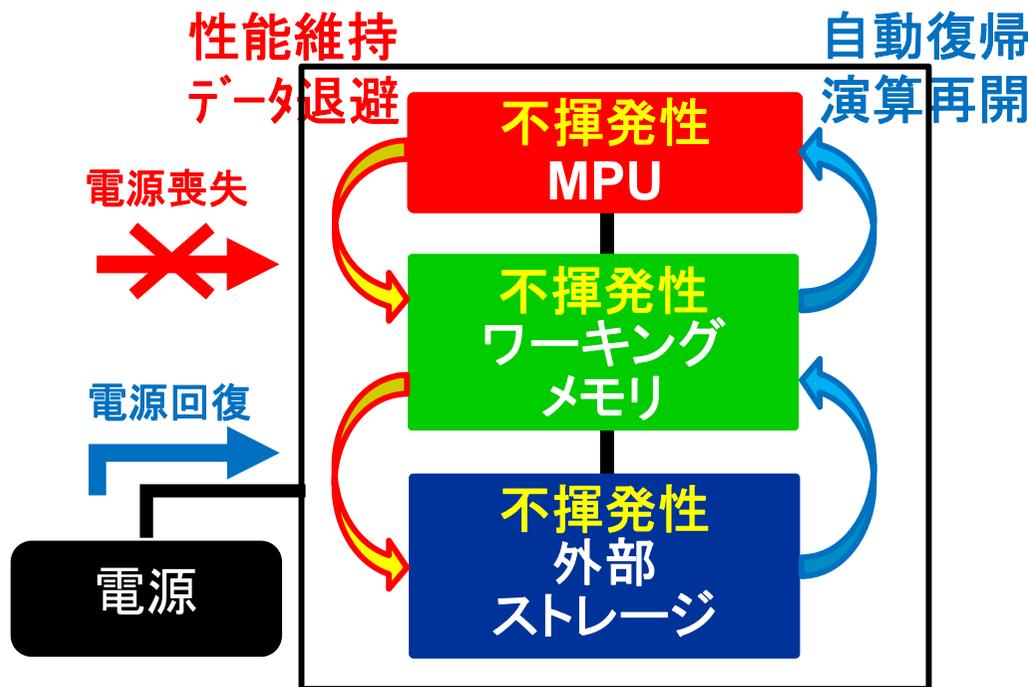
# 自動復帰・性能維持機能を有する 不揮発プロセッサ

自動復帰機能・  
性能維持機能

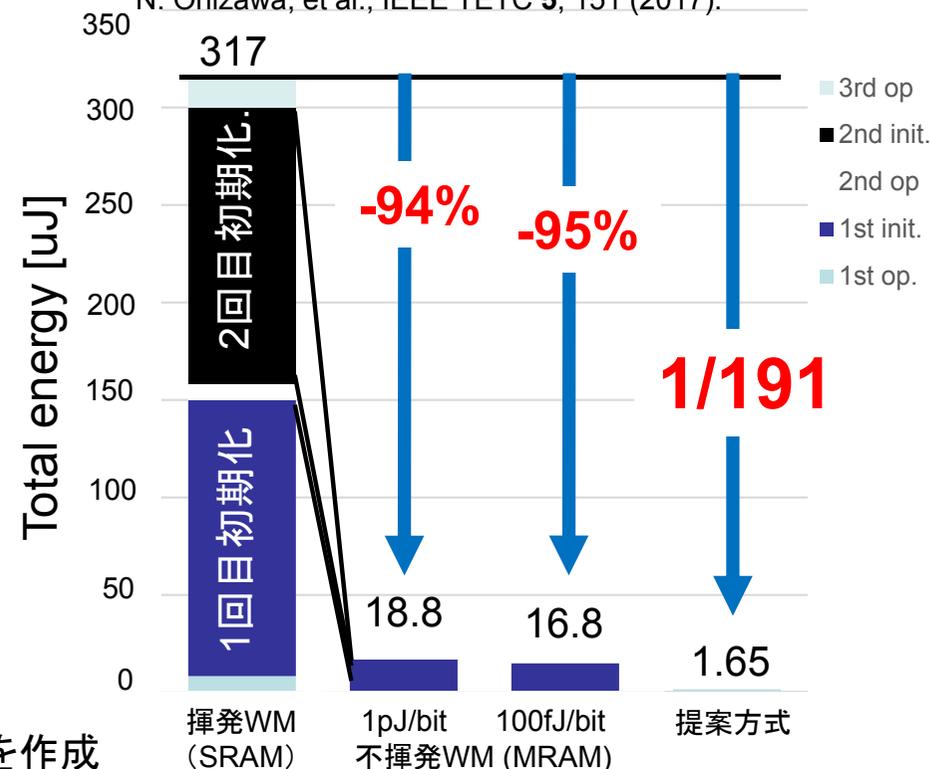
## 突発電源喪失に対応する性能維持・自動復帰回路の実現

N. Onizawa, et al., Proc. 11th NANOARCH, pp. 39-44, July 2015.

N. Onizawa, et al., IEEE TETC 5, 151 (2017).



突発的電源喪失時、高速な不揮発メモリにチェックポイントを作成



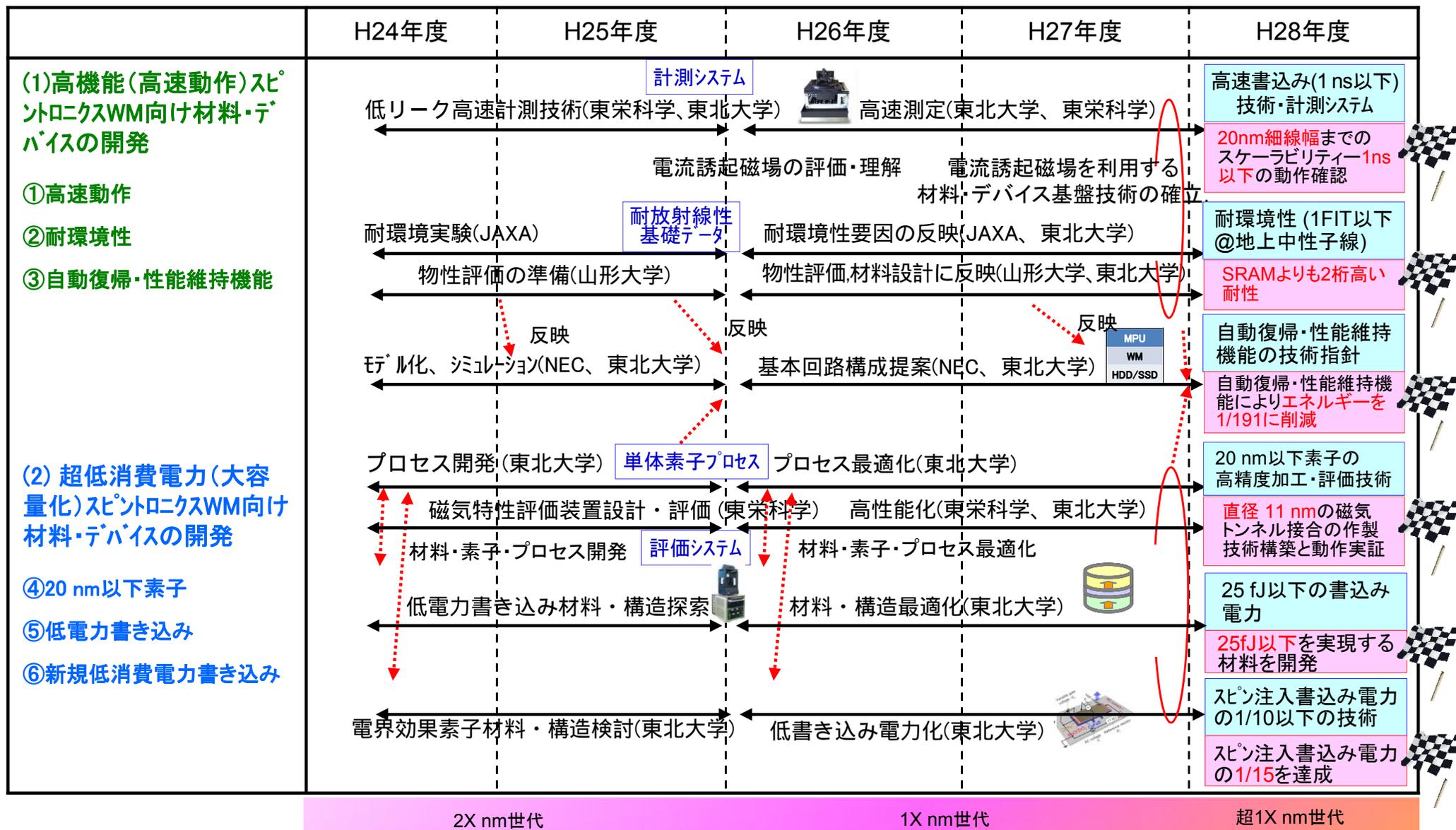
【目的】突発電源喪失時においても初期化不要でエネルギー効率の良い回路が必要

【成果】不揮発メモリにチェックポイントを作成することで1/191にエネルギーを削減

プロジェクト目標を達成

# 研究開発成果

## ・有機的連携により研究開発を効率的に推進



全ての開発項目でプロジェクト目標を達成

# 成果

平成29年9月30日

## 学会発表、学術論文、特許出願等の件数

	H24	H25	H26	H27	H28	計
国際会議等 招待講演	26	48	43	58	65	240
学会発表 一般講演	45	83	55	47	82	312
学術論文	5	17	18	28	30	98
特許出願	5	17	11	11	18	62
受賞	10	11	14	5	10	50
新聞報道等	39	48	10	48	65	210

# 代表的な学術論文

2017.10.16現在 Web of Science 調べ  
【 】・・・カッコ内 被引用回数

1. F. Matsukura, Fumihiro; Y. Tokura, H. Ohno, “Control of magnetism by electric fields,” Nature Nanotechnology 1, 209, 2015. 【163】
2. H. Sato, E. C. I. Enobio, M. Yamanouchi, S. Ikeda, S. Fukami, S. Kanai, F. Matsukura and H. Ohno, “Properties of magnetic tunnel junctions with a MgO/CoFeB/Ta/CoFeB/MgO recording structure down to junction diameter of 11 nm”, Appl. Phys. Lett, 105, 062403 , 2014. 【68】
3. S. Fukami, C. Zhang, S. DuttaGupta, A. Kurenkov and H. Ohno, “Magnetization switching by spin–orbit torque in an antiferromagnet–ferromagnet bilayer system”, Nature Materials 15, 535, 2016. 【64】
4. H. Sato, M. Yamanouchi , S. Ikeda , S. Fukami , F. Matsukura , and H. Ohno, “MgO/CoFeB/Ta/CoFeB/MgO Recording Structure in Magnetic Tunnel Junctions With Perpendicular Easy Axis”, IEEE Trans. Magn. 49, 4437, 2013. 【51】
5. M. Yamanouchi, L. Chen, J. Kim, M. Hayashi, H. Sato, S. Fukami, S. Ikeda, F. Matsukura and H. Ohno, “Three terminal magnetic tunnel junction utilizing the spin Hall effect of iridium-doped copper”, Appl. Phys .Lett. 102 212408 2013. 【45】
6. L. Chen, F. Matsukura, H. Ohno, “Direct-current voltages in (Ga,Mn)As structures induced by ferromagnetic resonance“, Nature communications 4, 2055, 2013. 【43】
7. S. Kanai, Y. Nakatani, M. Yamanouchi, S. Ikeda, H. Sato, F. Matsukura, and H. Ohno, “Magnetization switching in a CoFeB/MgO magnetic tunnel junction by combining spin transfer torque and electric field-effect”, Appl. Phys. Lett. 104, 212406 2014. 【36】
8. S. Kanai, Y. Nakatani, M. Yamanouchi, S. Ikeda, F. Matsukura and H. Ohno, “In-plane magnetic field dependence of electric field-induced magnetization switching”, Appl. Phys. Lett. 103, 072408, 2013. 【27】
9. S. Ishikawa, H. Sato, M. Yamanouchi, S. Ikeda, S. Fukami, F. Matsukura, H. Ohno, “Magnetic properties of MgO-[Co/Pt] multilayers with a CoFeB insertion layer”, J. Appl. Phys. 113, 17C721, 2013. 【23】
10. D. Kobayashi, Y. Kakehashi, K. Hirose, S. Onoda, T. Makino, T. Ohshima, S. Ikeda, M. Yamanouchi, H. Sato, E. C. Enobio, T. Endoh, and H. Ohno, “Influence of Heavy Ion Irradiation on Perpendicular-Anisotropy CoFeB-MgO Magnetic Tunnel Junctions”, IEEE Trans. Nuclear Science 61, 1710, 2014. 【8】

# 代表的な学会発表

発表日	タイトル	著者名	投稿先
2012/12/8	Tutorial: Spintronics for Embedded Non-volatile Electronics	T. Endoh, T. Ohsawa, H. Koike, T. Hanyu, H. Sato, S. Ikeda, H. Ohno	International Electron Devices Meeting (IEDM)
2013/5/28	A 1-Mb STT-MRAM with Zero-Array Standby Power and 1.5-ns Quick Wake-Up by 8-b Fine-Grained Power Gating	T. Ohsawa, S. Ikeda, T. Hanyu, H. Ohno, and T. Endoh	2013 International Memory Workshop (IMW)
2013/6/10	Spintronics Based NV-Memory/Logic for High Performance & Low Power Systems	T. Endoh	2013 Symposium on VLSI Technology
2013/6/13	Fabrication of a 99%-Energy-Less Nonvolatile Multi-Functional CAM Chip Using Hierarchical Power Gating for a Massively-Parallel Full-Text-Search Engine	S. Matsunaga, N. Sakimura, R. Nebashi, Y. Tsuji, A. Morioka, T. Sugibayashi, S. Miura, H. Honjo, K. Kinoshita, H. Sato, S. Fukami, M. Natsui, A. Mochizuki, S. Ikeda, T. Endoh, H. Ohno, and T. Hanyu	2013 Symposium on VLSI Circuits
2013/6/13	A 1.5nsec/2.1nsec Random Read/Write Cycle 1Mb STT-RAM Using 6T2MTJ Cell with Background Write for Nonvolatile e-Memories	T. Ohsawa, S. Miura, K. Kinoshita, H. Honjo, S. Ikeda, T. Hanyu, H. Ohno, and T. Endoh	2013 Symposium on VLSI Circuits
2013/12/9	Comprehensive study of CoFeB-MgO magnetic tunnel junction characteristics with single- and double-interface scaling down to 1X nm	H. Sato, T. Yamamoto, M. Yamanouchi, S. Ikeda, S. Fukami, K. Kinoshita, F. Matsukura, N. Kasai, and H. Ohno	2013 IEEE International Electron Devices Meeting (IEDM)
2013/12/9	20-nm magnetic domain wall motion memory with ultralow-power operation	S. Fukami, M. Yamanouchi, K.-J. Kim, T. Suzuki, N. Sakimura, D. Chiba, S. Ikeda, T. Sugibayashi, N. Kasai, T. Ono, and H. Ohno	2013 IEEE International Electron Devices Meeting (IEDM)
2013/12/10	Is there life beyond conventional CMOS? (Evening Panel)	T. Endoh	2013 IEEE International Electron Devices Meeting (IEDM)
2014/2/11	A 90-nm 20-MHz Fully Nonvolatile Microcontroller for Standby-power Critical Applications	N. Sakimura, Y. Tsuji, R. Nebashi, H. Honjo, A. Morioka, K. Ishihara, K. Kinoshita, S. Fukami, S. Miura, N. Kasai, T. Endoh, H. Ohno, T. Hanyu, and T. Sugibayashi	International Solid-State Circuits Conference (ISSCC 2014)
2014/4/30	dc voltages in (Ga,Mn)As based structures under ferromagnetic resonance	F. Matsukura	4th International Conference on Superconductivity and Magnetism (ICSM2014)
2014/11/4	Spin orbit torques and chiral magnetism in ultrathin magnetic heterostructures	M. Hayashi	59th Annual Magnetism & Magnetic Materials Conference (MMM2014)
2014/12/17	Perpendicular-anisotropy CoFeB-MgO based magnetic tunnel junctions scaling down to 1X nm	S. Ikeda, H. Sato, H. Honjo, E. C. I. Enobio, S. Ishikawa, M. Yamanouchi, S. Fukami, S. Kanai, F. Matsukura, T. Endoh and H. Ohno	2014 International Electron Devices Meeting (IEDM)
2014/12/17	Challenge of MOS/MTJ-Hybrid Nonvolatile Logic-in-Memory Architecture in Dark-Silicon Era	T. Hanyu, D. Suzuki, A. Mochizuki, M. Natsui, N. Onizawa, T. Sugibayashi, S. Ikeda, T. Endoh, and H. Ohno	2014 International Electron Devices Meeting (IEDM)
2015/2/26	Nonvolatile Logic-in-Memory Architecture for Ultra-Low Power VLSI Systems	T. Hanyu	2015 International Solid-State Circuits Conference (ISSCC)
2015/5/15	Three-terminal spintronics memory devices with perpendicular anisotropy	H. Ohno and S. Fukami	IEEE International Magnetism Conference (INTERMAG)
2015/6/18	10 nm $\phi$ perpendicular-anisotropy CoFeB-MgO magnetic tunnel junction with over 400°C high thermal tolerance by boron diffusion control	H. Honjo, H. Sato, S. Ikeda, S. Sato, T. Watanebe, S. Miura, T. Nasuno, Y. Noguchi, M. Yasuhira, T. Tanigawa, H. Koike, M. Muraguchi, M. Niwa, K. Ito, H. Ohno and T. Endoh	2015 Symposium on VLSI Technology
2016/4/28	Spintronics Nano-Devices for VLSIs	H. Ohno	5th International Conference on Superconductivity and Magnetism (ICSM)
2016/6/14	A sub-ns three-terminal spin-orbit torque induced switching device	S. Fukami, T. Anekawa, A. Ohkawara, C. Zhang, and H. Ohno	2016 Symposium on VLSI Technology
2016/6/20	Current induced asymmetric magnetoresistance in ferromagnet/heavy-metal bilayer structures	T. Ono	The 9th International Symposium on Metallic Multilayers
2016/10/12	Tunnel magneto-resistance using ferromagnetic ordered alloys	M. Oogane, Y. Ando	Energy Materials Nanotechnology 2016 (EMN2016)

# 成果の波及効果

- 1) 本事業で得られたスピントロニクス基盤技術のノウハウ・知財等の成果は、**東北大学国際集積エレクトロニクス研究開発センター(CIES)**で管理・運用し、**材料、装置、半導体、ソリューションに至るまでの全産業領域の産学連携活動に活用**されており、スピントロニクス技術の普及・標準化とともに早期実用化、多種多様なニーズ・シーズの創出に資する取り組みを進めている。
- 2) 本事業に参加している我が国を代表するICT企業である**NEC**との共同研究開発・協議に加えて、上記CIESでの産学連携事業を通じて、半導体企業とスピントロニクス技術の活用について協議機会を設けるなど、社会貢献に向けての活動を加速している。
- 3) 地元企業である**東栄科学産業**と共同開発により、スピントロニクス材料・デバイス用の付加価値の高い計測・評価システムの製品化を行っており、被災地域における産業力の増強に寄与している。
- 4) 本事業の成果を発展させ、**一桁nm世代までの実用レベルでの高熱安定性とスピン注入書き込みの実証に世界に先駆けて成功した**。究極のスケーリングが可能となったことで、産業界の一層の投資を呼び込むことができる。

# 今後の展望

## (1) 研究結果を踏まえた今後の展望、予想される効果・効用

東北大学国際集積エレクトロニクス研究開発センター(CIES)は、スピントロニクス集積回路対応として**世界初となる、ワールドクラスの企業と互換性のある先端300nmプロセス試作評価**ラインを整備し、材料、装置、半導体、ソリューションに至るまでの全産業領域の産学共同研究を推進している。**本CIESでの産学連携事業の中に、本事業の成果ならびにそこから派生した一桁nm世代までのMTJのスケーリング技術を取り込み**、スピントロニクス集積回路の動作実証を進めることで、技術が標準化され、材料、装置、半導体、ソリューションに至るまでの全産業領域の実用化の展開が進むことから、**大きな経済波及効果**が期待される。

## (2) 事業終了後の実用化や自立的な取組の継続に向けた方策

本事業の成果を基盤とする実用化に向けた継続取り組みとして、産学共同研究を展開している**東北大学国際集積エレクトロニクス研究開発センターにおいて**、本事業により蓄積してきた**知財を活用し、産学連携共同研究を推進し、早期実用化をめざす**。

加えて、東北大学は指定国立大学法人として、スピントロニクス領域の世界トップレベル研究拠点を形成して研究力強化を進めており、本事業で得られた技術を取り込み、新規技術の研究開発を進めることで、**この研究領域における世界に対する優位性が維持され**、日本を軸として世界を巻き込んで回り続けることによって、**日本の関連産業の発展に貢献する**。

