

研究課題構想・概要

課題名 「次世代 LSI 用高機能 Si ウェーハの開発」
経費受給機関代表者名(所属機関名) 「宮尾正信(九州大学・システム情報科学研究所)」
共同研究機関代表者名(所属機関名) 「中前正彦(三菱住友シリコン株式会社)」

研究の目標・概要

1. 共同研究の主旨

高度情報社会の要である Si 集積回路(LSI)がスケーリング(素子微細化)による性能限界に直面しつつある。この限界を打破し、次世代 LSI を早期実現するには Si ウェーハの高機能化が必須である。申請者達は、「文科省・科学技術振興調整費・先導的研究等の推進」で「高速 LSI 用歪 SOI ウェーハの研究開発」を推進(2003 年度終了)した。この中で培われた基礎技術を集結すると共に、新しい技を導入し展開すれば新構造(歪 Si-SGOI)の高機能 Si ウェーハが創出でき、LSI 性能の飛躍的向上(3 倍化)が可能となる。企業サイドからの「大学の独自シーズを活用し、挑戦的な共同研究を新たに開始したい」との熱意有る呼びかけの基、日本半導体の再興を目指し、結晶成長・欠陥評価・デバイス試作で世界的シーズを有する大学 3 グループと Si ウェーハの世界的製造企業による産学共同研究を提案する。

2. 目標

1 年目の目標: ヘテロ界面の構造制御技術及び欠陥評価技術の確立

2 年目の目標: 8 インチ歪 Si-SGOI ウェーハの開発及び MOS デバイス試作による高機能性(性能:3 倍化)の実証

3. 内容

九大・宮尾研究室が保有する独自技術(ヘテロ界面の構造制御技術)を原子レベルの精密制御技術へと発展させる。これを 8 インチウェーハの量産試作に適用すると共に、欠陥の高感度評価・制御及びデバイス試作を行い、「キャリアの高移動度化」と「トランジスタの寄生容量低減化」の両機能を有する歪 Si-SGOI 構造からなる高機能 Si ウェーハ(LSI 性能:3 倍化)を実現する。

4. 共同研究体制

本共同研究の基本技術(ヘテロ界面の原子レベル構造制御)を九大・システム情報科学・宮尾研究室で開発し、それをベースに三菱住友シリコン(株)で 8 インチの歪 Si-SGOI ウェーハを試作する。ウェーハの結晶欠陥評価を九大・産学連携センター・中島研究室で行うと共に九工大・マイクロ化総合技術センター・浅野研究室で MOS デバイスの試作を行い、歪 Si-SGOI ウェーハの高機能性を実証する。

研究開発の現状等

次世代 LSI の早期実現を目指し、デバイスメーカーが歪 Si、歪 SOI を用いたデバイス試作を始めている。米国 IBM 社(2001/6)、米国 Intel 社(2002/8)、東芝(2003/12)と高性能デバイスの発表が続き、国内外から最も注目されるホットな研究分野となっている。

歪 Si を量産対応の 8 インチウェーハで供給できるメーカは米国 AmberWave 社と三菱住友シリコン社のみである。科学技術振興調整費 PJ(2003 年度終了)で培った強み技術を本提案 PJ で飛躍的に発展させ、高機能 Si ウェーハを実現する事が、差別化技術の創出となり日本半導体産業の再興の鍵となる。

研究進展・成果がもたらす利点

高機能 Si ウェーハ(歪 Si-SGOI 構造)の実現は、スケーリングによる LSI 高性能化の限界を打破し、次世代 LSI の早期実現を可能とする。我が国の半導体産業の興隆に貢献すると共に、IT 機器(パソコン、携帯情報端末、デジタル家電など)の高機能化を促し、高度情報社会の実現を加速する。

2010 年には歪 Si、歪 Si-SGOI の市場規模は Si ウェーハ(市場規模:1 兆円)の 20%に達するものと予想される。即ち、本プロジェクトの成功は 2,000 億円規模の産業創出に直結する。

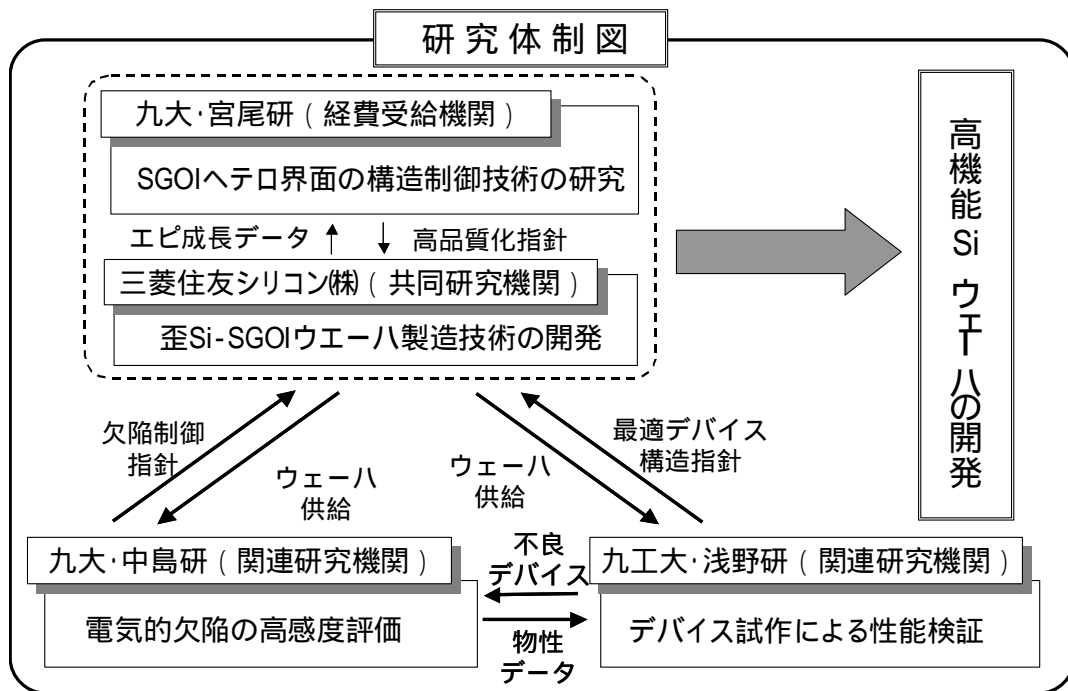
共同研究体制

課題名 「次世代 LSI 用高機能 Si ウェーハの開発」
経費受給機関代表者名 (所属機関名) 「宮尾正信(九州大学・院システム情報科学研究院)」
共同研究機関代表者名 (所属機関名) 「中前正彦(三菱住友シリコン株式会社)」

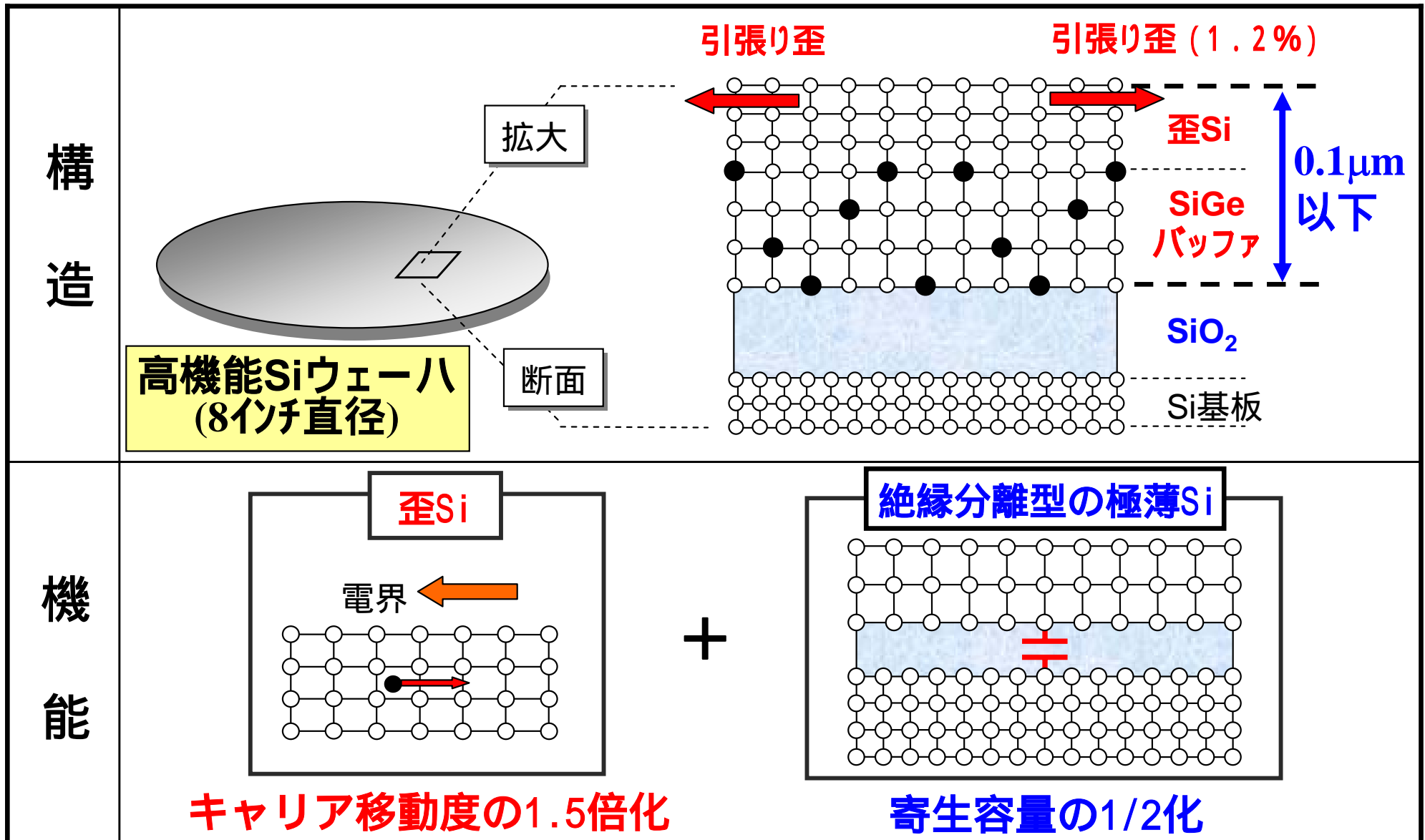
本研究の要となる「ヘテロ界面の構造制御技術」を経費受給機関(九大・宮尾研)で研究し、それをベースとし、共同研究機関(三菱住友シリコン(株))で「高機能 Si ウェーハを試作」する。それらに関連研究機関(九大・中島研、九工大・浅野研)に提供し、欠陥の高感度評価を行うと共にデバイス試作を行い、新型ウェーハの高機能性を実証する。各グループの有する主要設備(下表)を有効活用し、研究を効率的に推進する。

研究代表者の九大・宮尾は各グループの責任者からなる「研究推進委員会」を開催し、開発課題・開発スケジュールの明確化及び進捗状況のフォローアップを行うと共に特許取得を積極的に推進する。半導体研究の外部有識者(小柳教授(東北大), 高木教授(東大), 中川教授(山梨大), 財満教授(名大), 前田教授(京大)等)に材料物理からデバイス応用に渡る広範囲な御指導を頂き、厳密な外部評価を加えながら研究開発を推進する。

研究開発機関 / 【責任者】	主 要 設 備
九大・システム情報科学研究院 宮尾研究室 【宮尾正信 教授】	<ul style="list-style-type: none"> ・ Si, Ge 用分子線エピタキシャル成長装置 ・ 界面構造変調用イオン線照射装置 ・ 歪評価用マイクロプローブ・ラマン分光装置
九大・産学連携センター 中島研究室 【中島寛 教授】	<ul style="list-style-type: none"> ・ 断面構造観察用高分解能電子顕微鏡装置 ・ 点欠陥評価用過渡電流分光システム ・ 絶縁膜低温形成用 ECR スパッタリング装置
九工大・マイクロ化総合技術センター 浅野研究室 【浅野種正 教授】	<ul style="list-style-type: none"> ・ デバイス・マスク作成用電子線描画装置(最小描画寸法 100nm) ・ 不純物導入用イオン注入装置 ・ 半導体回路試作設備(ドライエッチング装置, 高速熱処理装置等)
三菱住友シリコン(株) 【中前正彦 技監】	<ul style="list-style-type: none"> ・ Si, Ge 用減圧 CVD エピタキシャル成長装置(8インチウェーハ対応) ・ 水素イオン注入装置(8, 12インチウェーハ対応) ・ 酸化炉(8インチウェーハ対応)



次世代LSI用高機能Siウェーハの開発



- ・ 高機能Siウェーハを量産対応(8インチ直径)で実現
- ・ MOSデバイス・回路を試作し、高速化(3倍)を実証