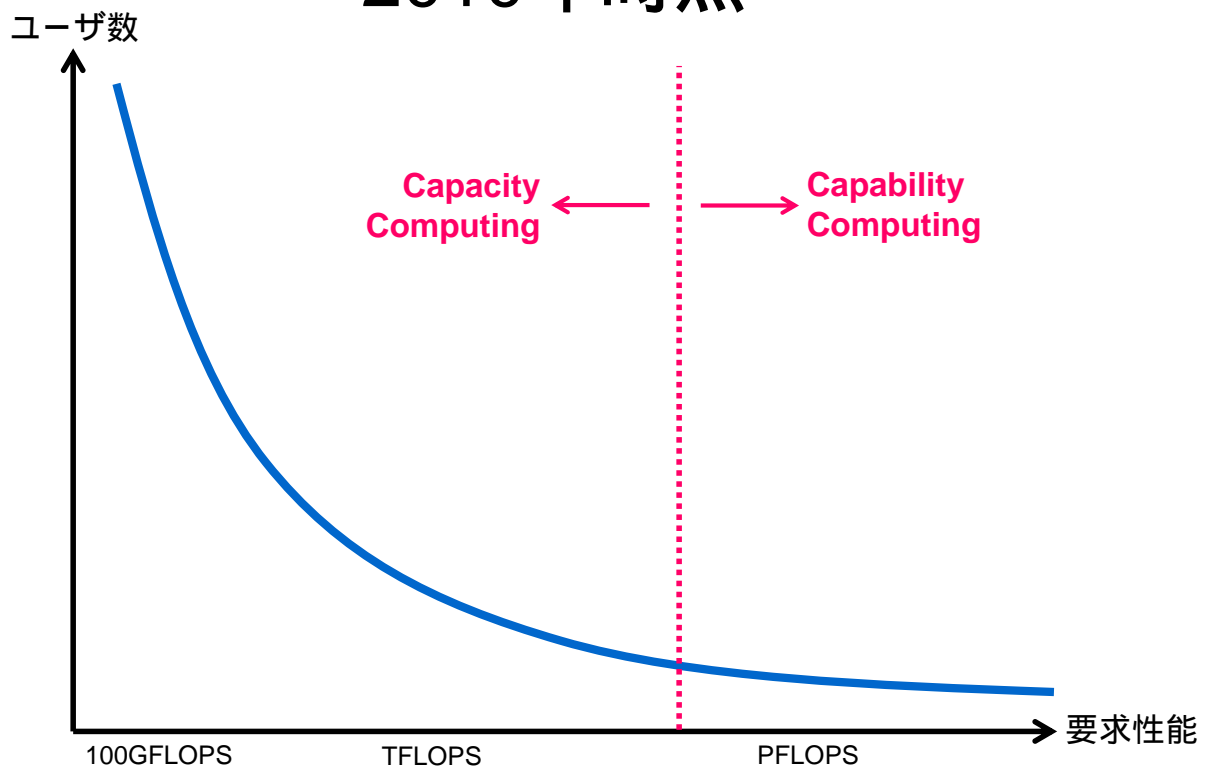


将来(2010年前後を想定)の ペタフロップス超級スパコンセンター との連携について

平成17年3月8日
九州大学 情報基盤センター
センター長 村上和彰

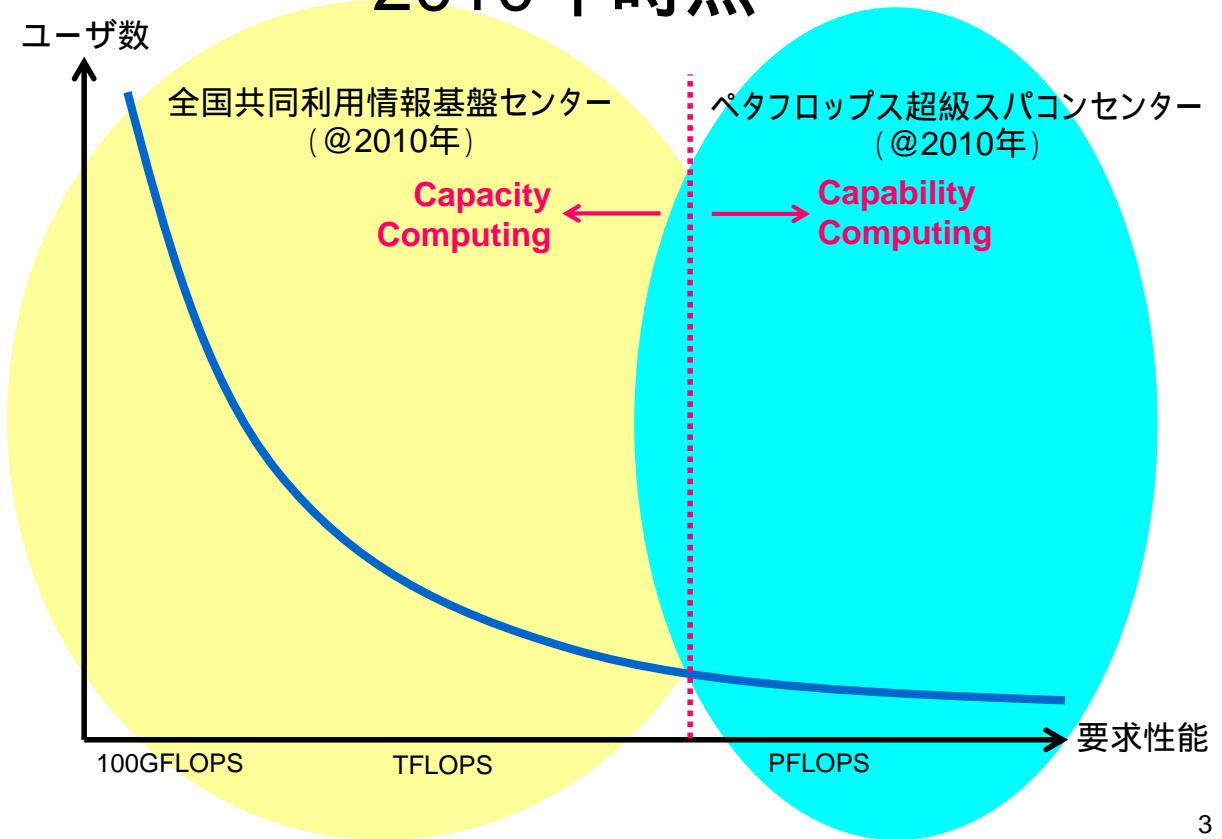
1

HPCに対する私的ビジョン ~ 2010年時点 ~



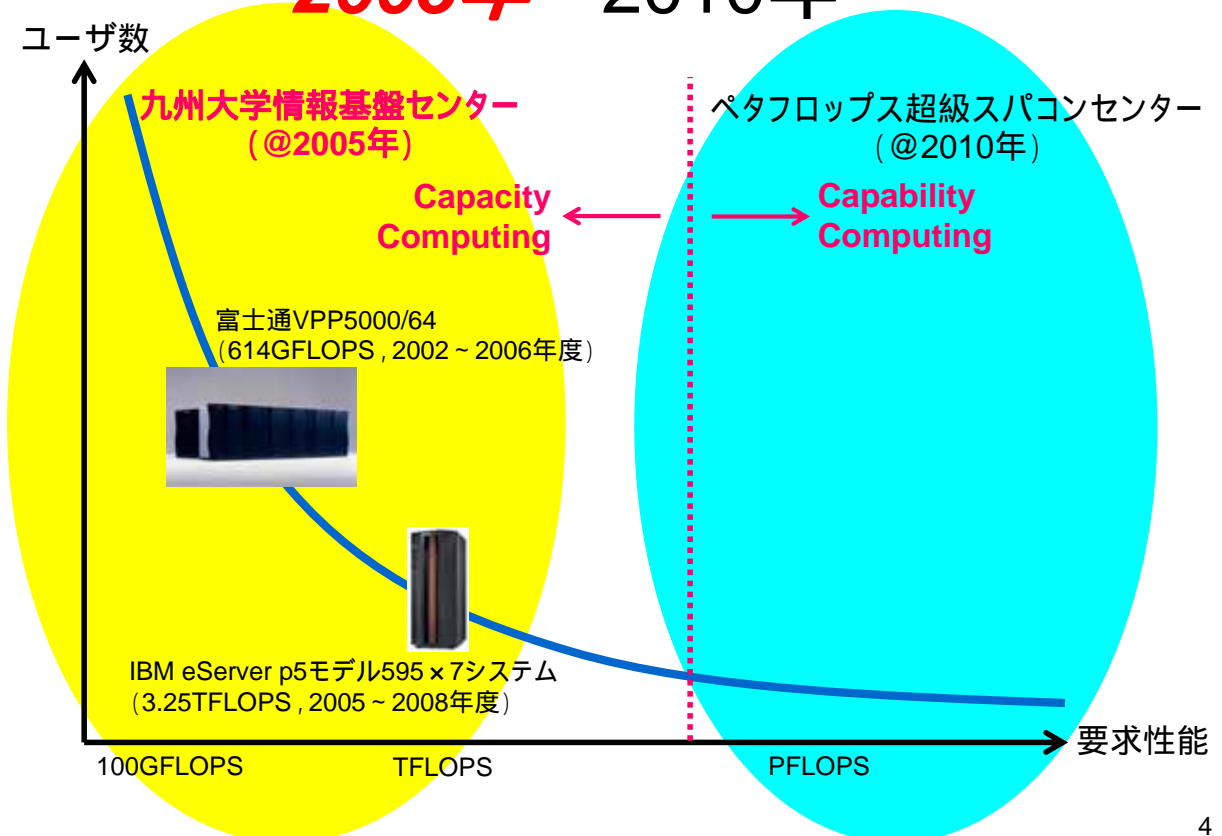
2

スパコンセンターに関する私的ビジョン ~ 2010年時点 ~



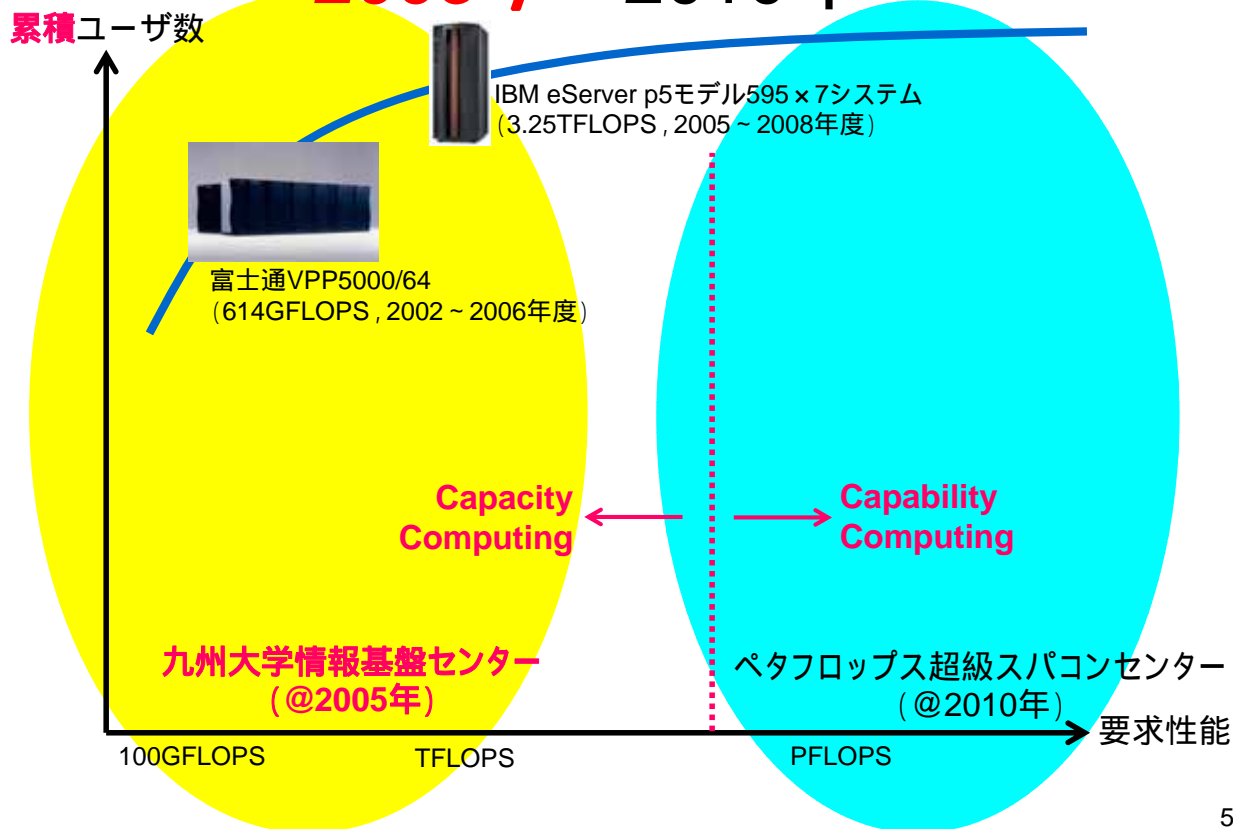
3

九州大学情報基盤センターの現状と将来 ~ 2005年 2010年 ~



4

九州大学情報基盤センターの現状と将来 ～ 2005年 2010年～



5

九州大学情報基盤センターの 現行コンピュータシステム



スーパーコンピュータ

(2002年度～2006年度)

- 富士通VPP5000/64
 - ベクトル並列型スーパーコンピュータ
 - 1PE当りのピーク演算性能9.6GFLOPS × 64PE
= 合計614.4GFLOPS
- ハードウェア
 - メモリ: 1PE当り8GB/16GB (合計704GB)
 - インターコネク: クロスバーネットワーク
- ソフトウェア
 - OS: UXP/V Ver.20
 - 言語処理系および並列プログラミング環境:
Fortran, HPF (High-Performance Fortran),
C/C++, DPCE (データ並列版C),
MPI (Message Passing Interface), PVM
(Parallel Virtual Machine)
 - 数値計算ライブラリおよびアプリケーション:
SSL II, NUMPACK, BLAS, LAPACK,
ScaLAPACK, IMSL Cライブラリ, MSC.Nastran,
Gaussian, MOPAC, LS-DYNA, 他



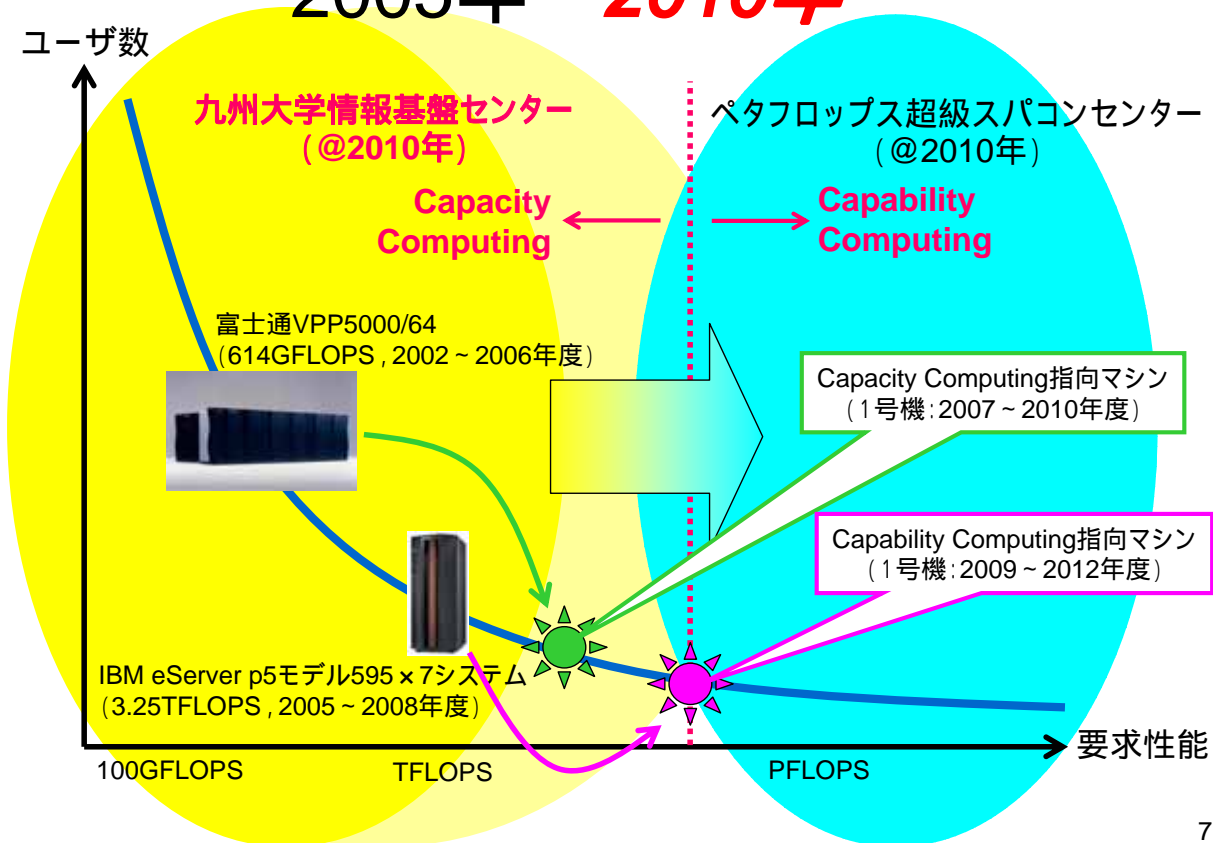
高性能演算サーバ

(旧称: 汎用コンピュータ, 2005年度～2008年度)

- IBM eServer p5モデル595
 - 共有メモリ型スカラー並列コンピュータ
 - POWER5プロセッサ1.9GHzを搭載した最新機種(第1号機)
 - 理論演算性能の総和: 3.25TFLOPS
- ハードウェア
 - 64CPU・512GBメモリ × 1システム
 - 64CPU・256GBメモリ × 5システム
 - 32CPU・128GBメモリ × 1システム
- ソフトウェア
 - OS: AIX 5L
 - 言語処理系および並列プログラミング環境:
Fortran, C/C++, MPI, OpenMP
 - 数値計算ライブラリおよびアプリケーション:
IBM ESSL, IMSL C/Fortranライブラリ,
Gaussian, 他

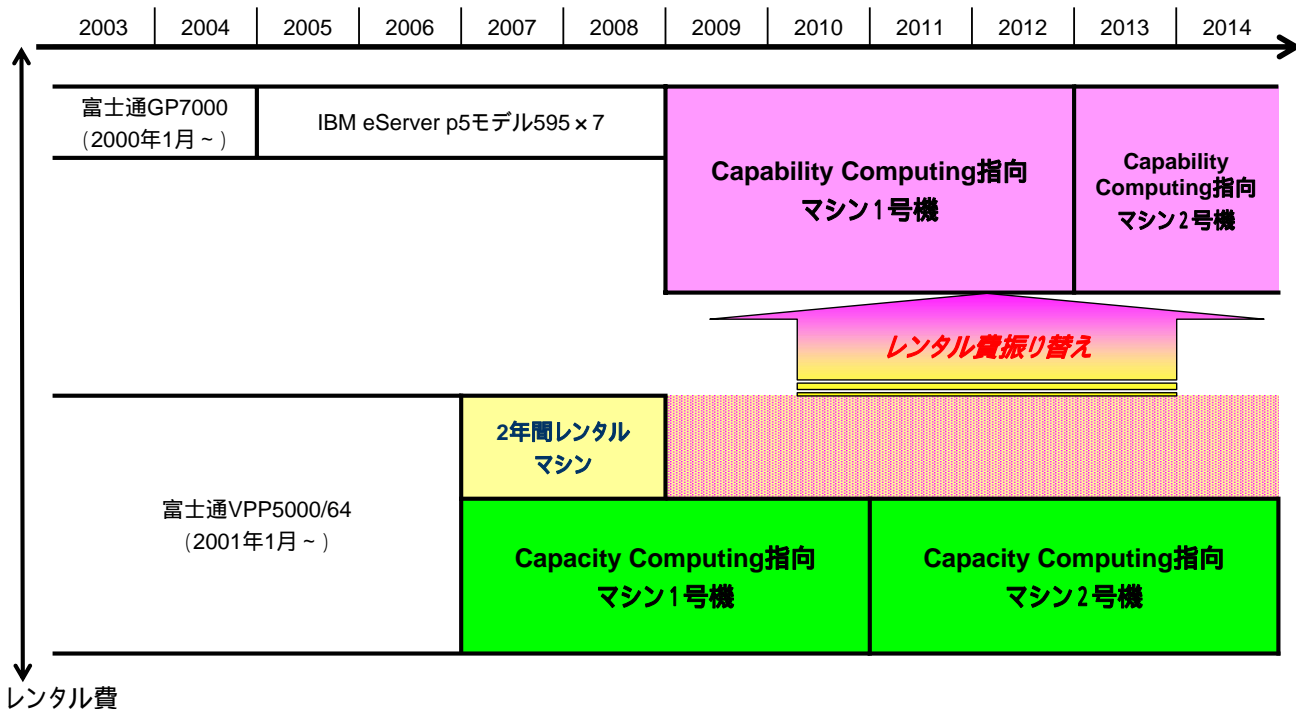
6

九州大学情報基盤センターの現状と将来 ~ 2005年 2010年 ~



7

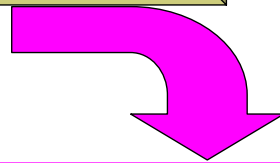
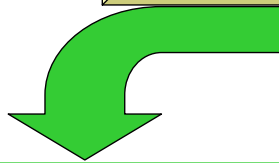
九州大学情報基盤センター 今後のコンピュータ調達スケジュール



8

九州大学情報基盤センターの 今後のコンピュータシステム

レンタル費は両マシンにほぼ均等配分！



Capacity Computing指向マシン

(1号機:2007年度～2010年度)

- 大半のユーザの計算要求に応えることを目的とした、スループット指向のスパコン
- 基本的に従来型のスパコン調達方法を踏襲

Capability Computing指向マシン

(1号機:2009年度～2012年度)

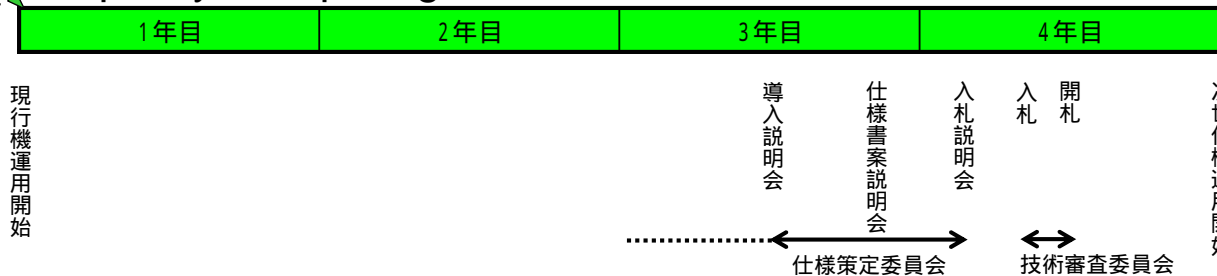
- ピーキーな計算要求を有するユーザの需要に応えることを目的とした、レスポンスタイム(レイテンシ)指向のスパコン
- 調達の前に「共同研究フェーズ」を設定して、ベンダーと共同して「capability」開拓のための方策を共同開発
- ペタフロップス超級スパコンのサブシステム、あるいは、次世代ペタフロップス超スパコンのプロトタイプ機としての位置付け

両マシンを連結して、マルチフィジックス対応の連成計算を可能に！

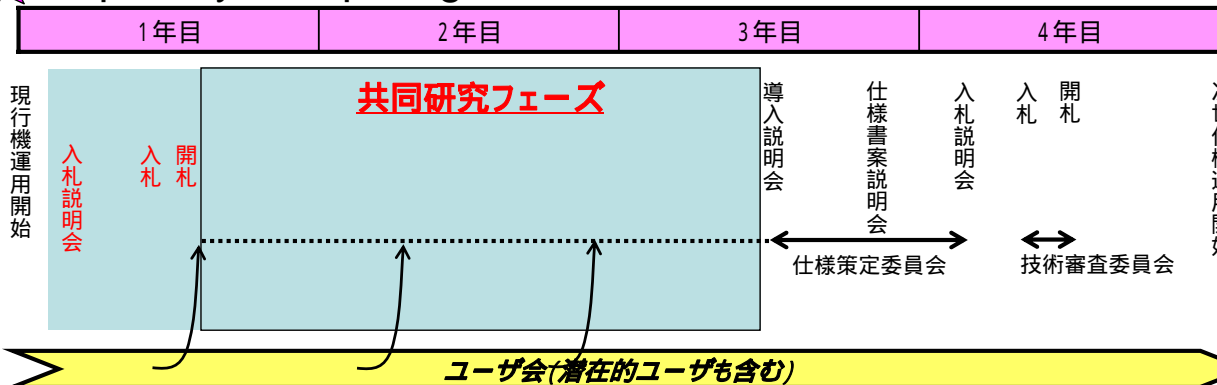
今後のコンピュータ調達タイムテーブル (4年レンタルを仮定した場合)



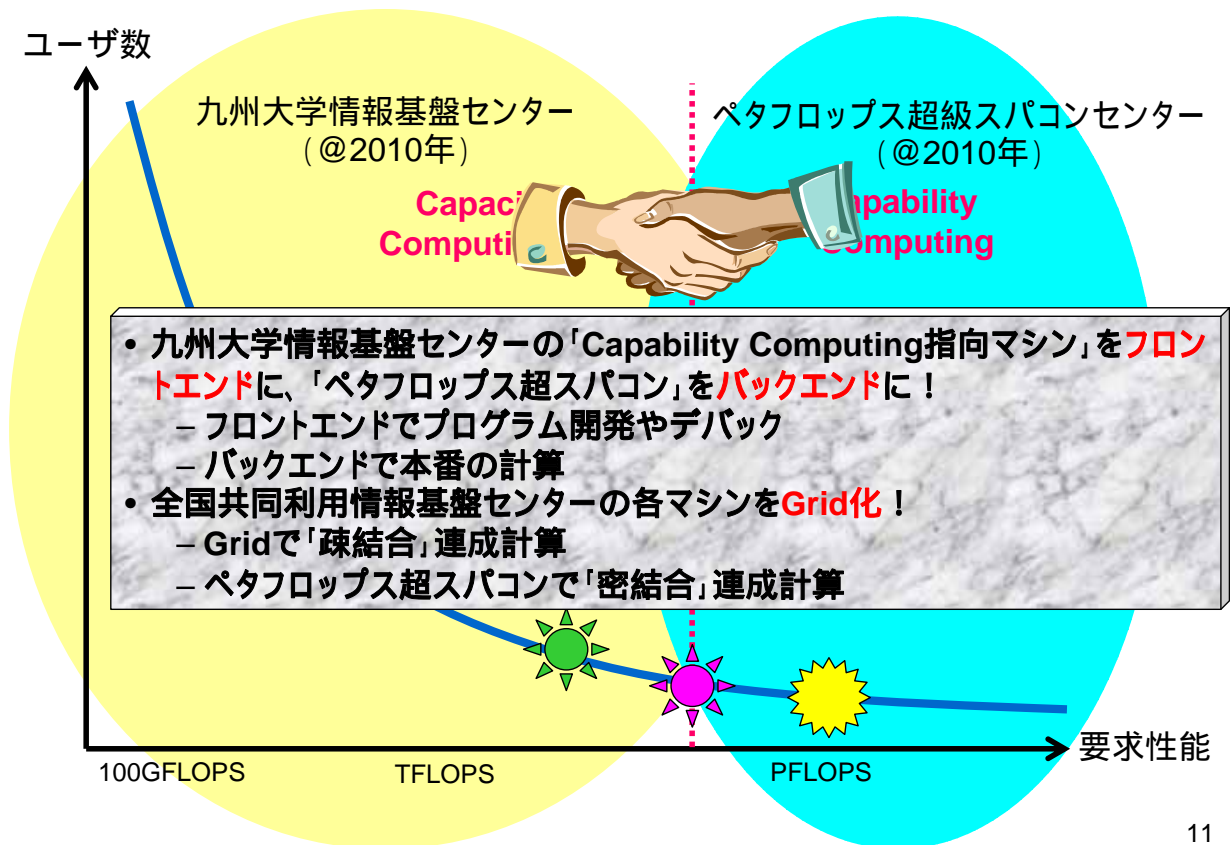
Capacity Computing指向マシン(従来型スパコン)導入手続き



Capability Computing指向マシン導入手続き



ペタフロップス超級スパコンセンターとの連携

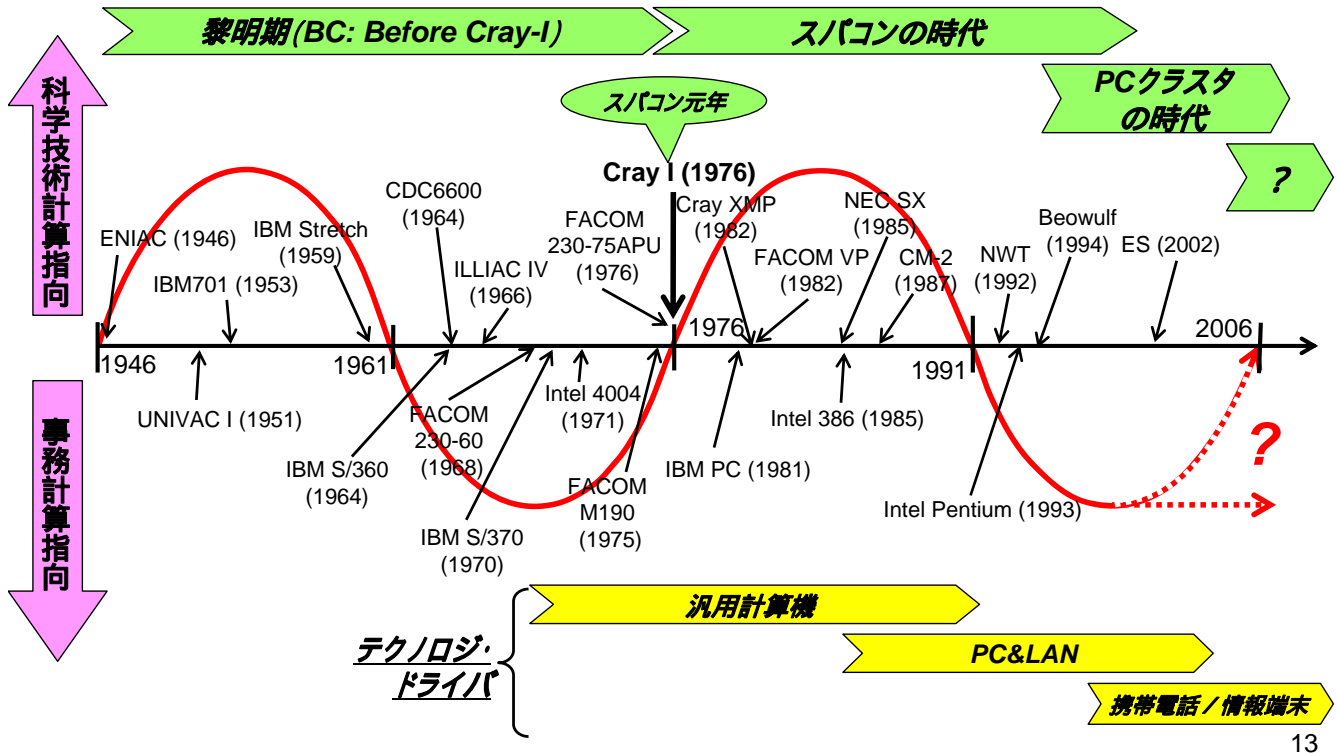


11

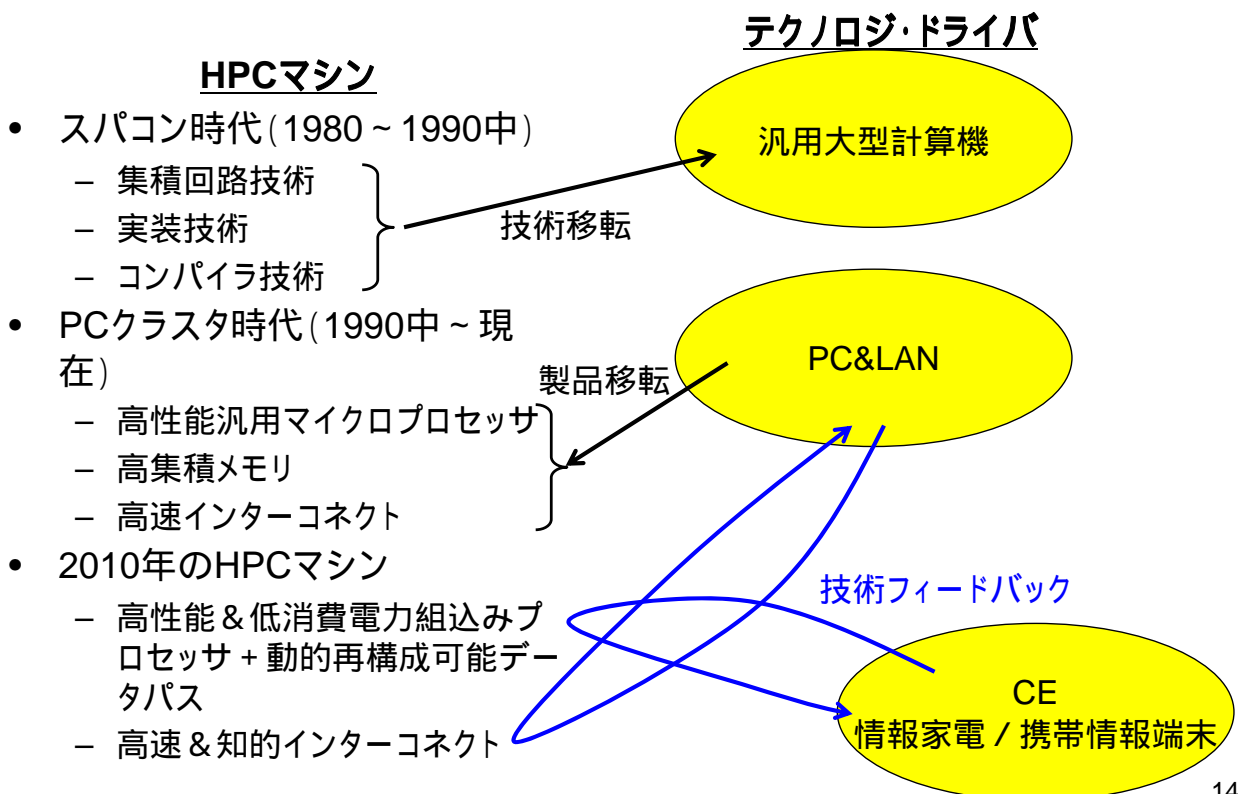
ペタフロップス超級スパコンの 実現に向けて

12

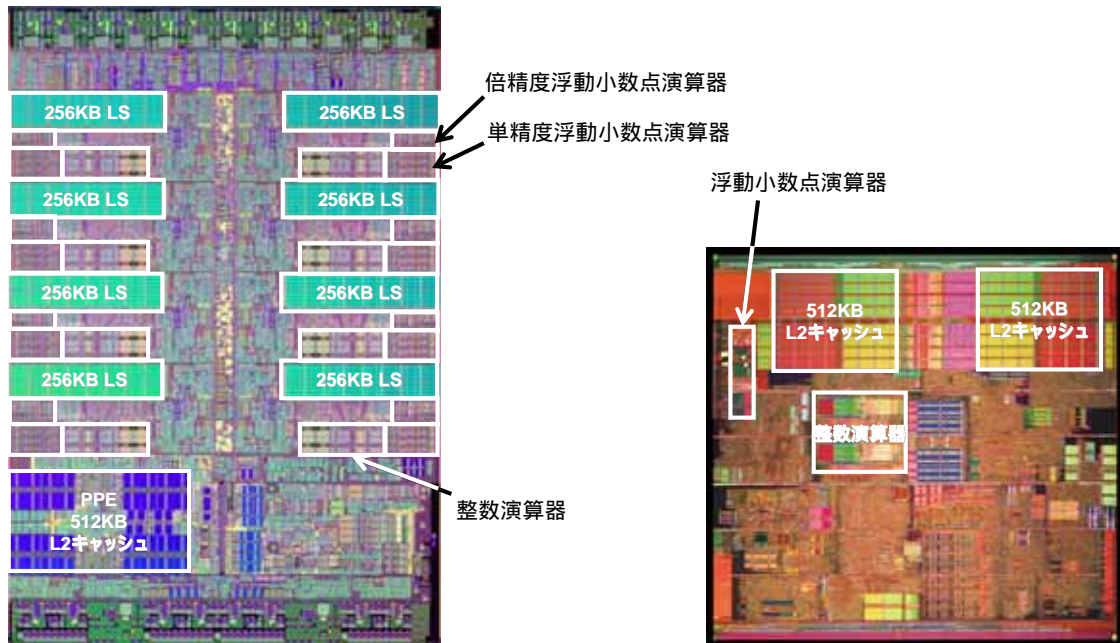
事務計算コンピュータとのせめぎ合い ～ HPC業界におけるMakimoto's Wave ～



ビジネス的にどう成り立たせるか？



テクノロジードライバは PCからCEへ



Cell (221mm² @90nm)

Pentium4 (112mm² @90nm)

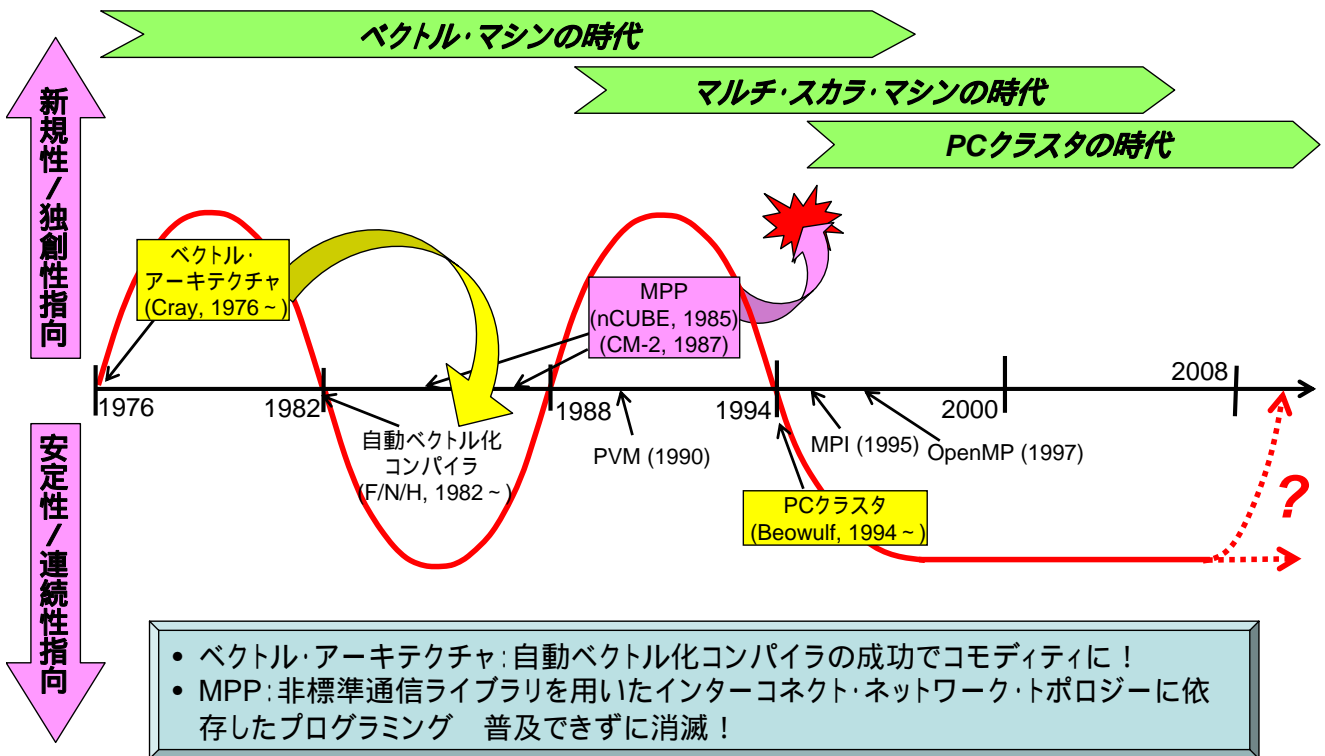
写真: SONY提供

写真: Intel提供 15

CellとPentium4の比較

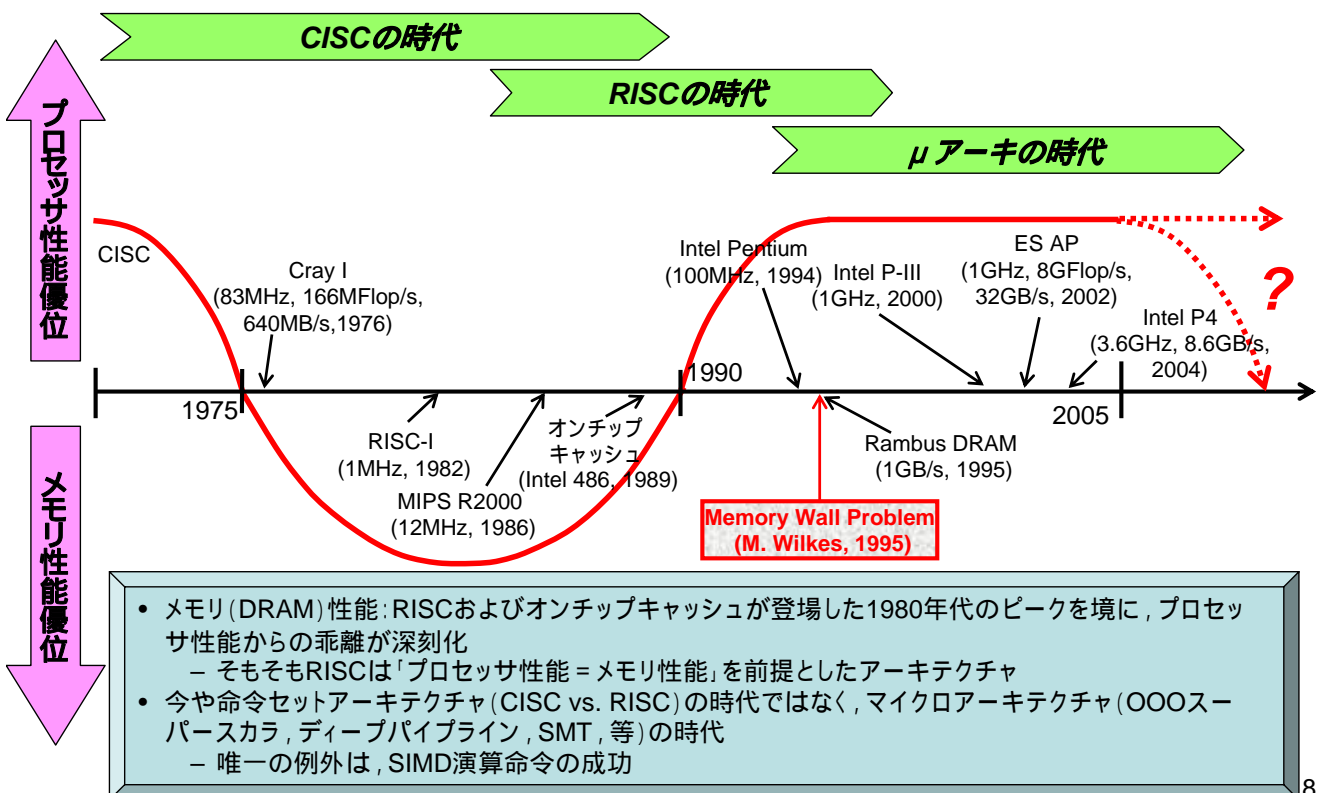
	CELL	Pentium4 (Prescott)
製造技術	90nm SOI	90nm
トランジスタ数	2億3400万	1億2500万
面積	221mm ²	112mm ²
動作周波数	4.0GHz(最大4.6GHz)	3.8GHz
ピーク性能	256GFlop/s (SPE × 8個)	15.2GFlop/s
消費電力	48W(6W × 8SPE) +	103W
プロセッサコア	9個	1個
メインプロセッサ	PPE (Powerベース + VMX) × 1個	IA32 (x86) ベース (+ SSE3)
演算プロセッサ	SPE (SIMDプロセッサ) × 8個	-
内部メモリ		
メインプロセッサ	<ul style="list-style-type: none"> •L1命令キャッシュ: 32KB •L1データキャッシュ: 32KB •L2キャッシュ: 512KB 	<ul style="list-style-type: none"> •L1命令キャッシュ: 12Kマイクロ命令 •L1データキャッシュ: 16KB •L2キャッシュ: 1MB
演算プロセッサ	•各SPEのLS: 256KB	-
チップ内インターコネクト (オンチップバス)	EIB: 192Gバイト/秒 ((128ビット + 64ビット) × 2GHz × 4リング)	-
外付けDRAMインタフェース	XIO: 25.6Gバイト/秒 (32ビット × 3.2GHz × 2チャンネル)	FSB: 6.4Gバイト/秒 (64ビット × 800MHz)
入出力インタフェース	FlexIO: 76.8Gバイト/秒 (6.4Gビット/秒 × 8ビット × 12トランシーバ/レシーバ)	

新規性 / 独創性と安定性 / 連続性 との間のせめぎ合い



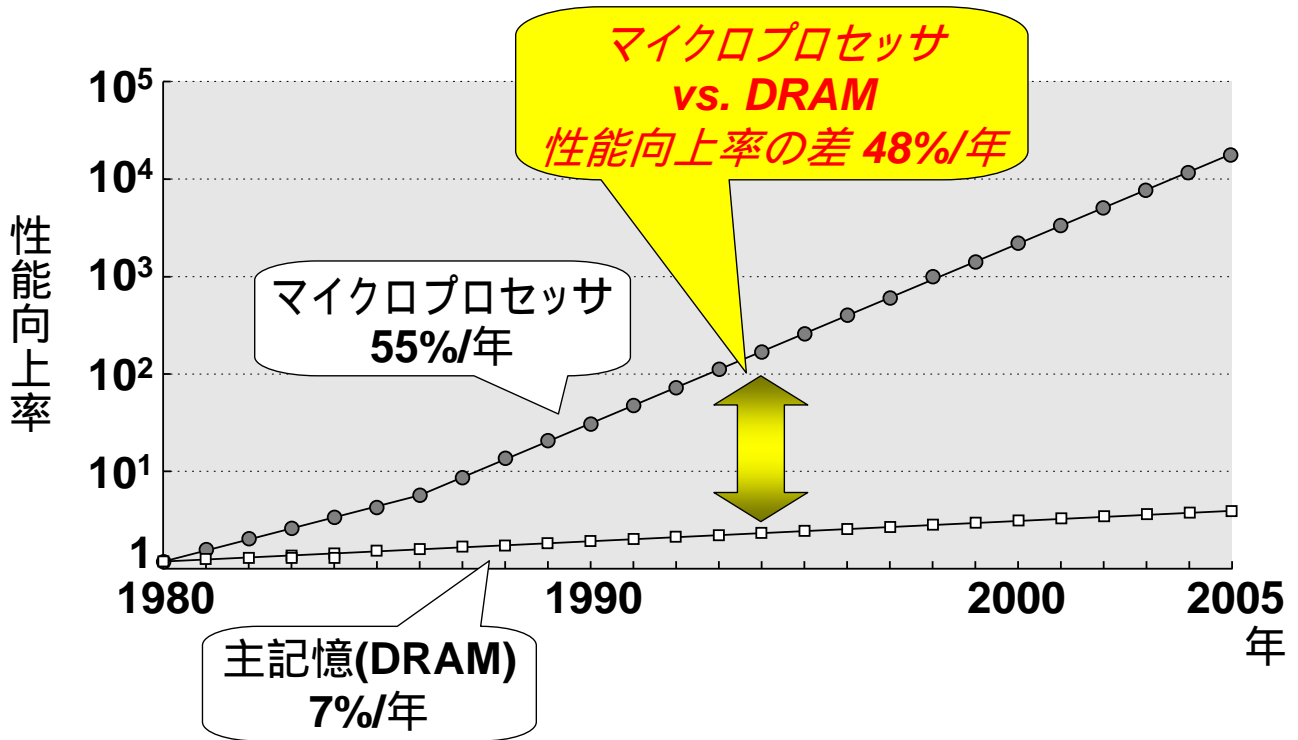
17

プロセッサとメモリとの間の 性能トレードオフ



8

「Memory Wall」問題

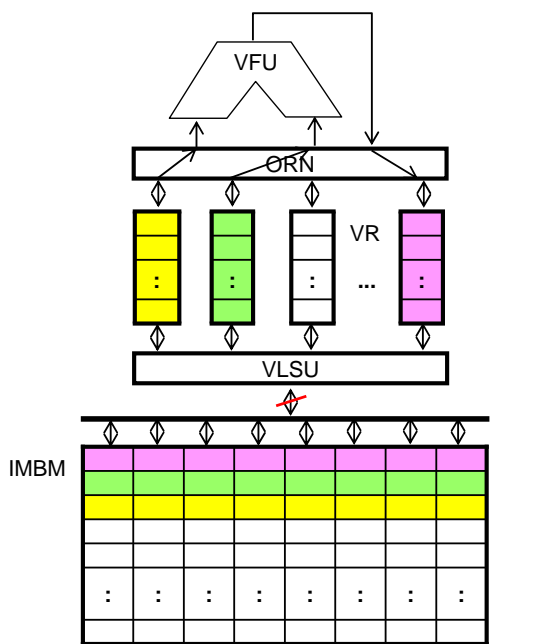


[出典] J.L. Hennessy, D.A. Patterson, *Computer Architecture: A Quantitative Approach 3rd Edition*, Fig. 5.2

19

ベクトル・プロセッサ vs. スカラ・プロセッサ

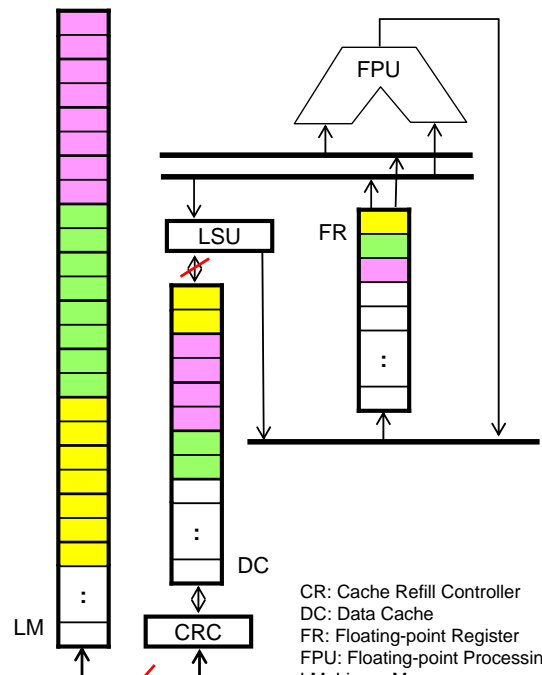
• ベクトル・プロセッサ



IMBM: Interleaved Multi-Bank Memory
ORN: Operand Routing Network
VFU: Vector Functional Unit

VLSU: Vector Load/Store Unit
VR: Vector Register

• スカラ・プロセッサ

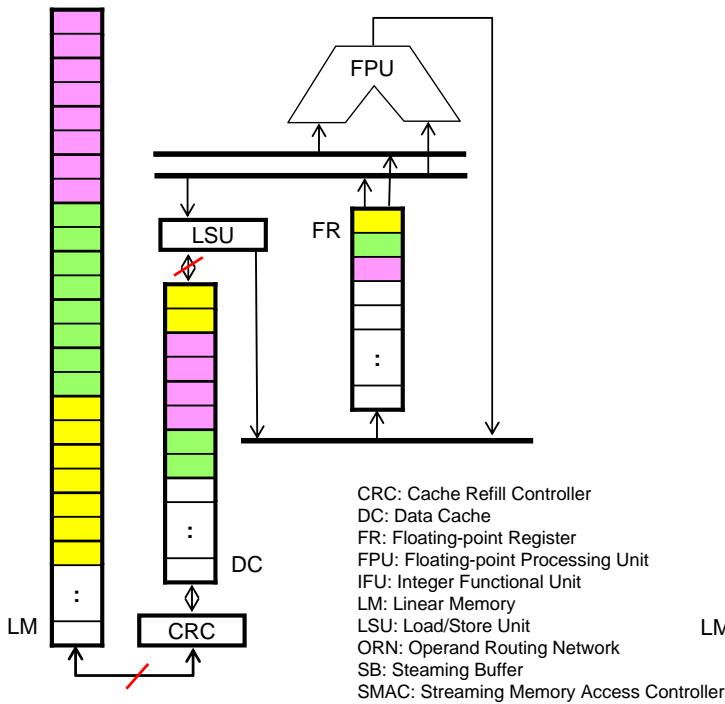


CR: Cache Refill Controller
DC: Data Cache
FR: Floating-point Register
FPU: Floating-point Processing Unit
LM: Linear Memory
LSU: Load/Store Unit

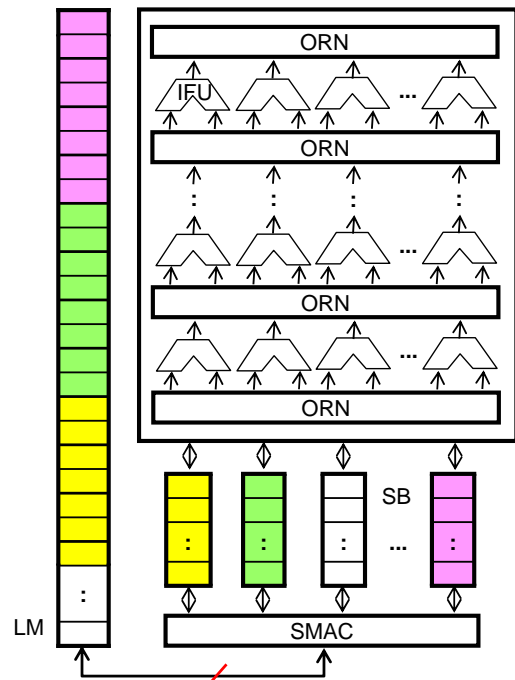
20

スカラ・プロセッサ vs. 動的再構成可能データパス

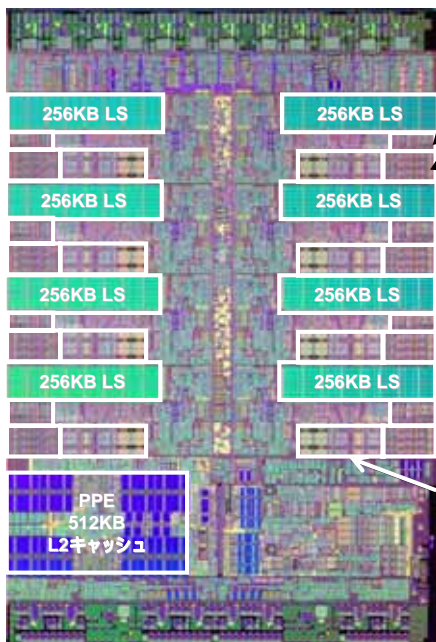
スカラ・プロセッサ



動的再構成可能データパス

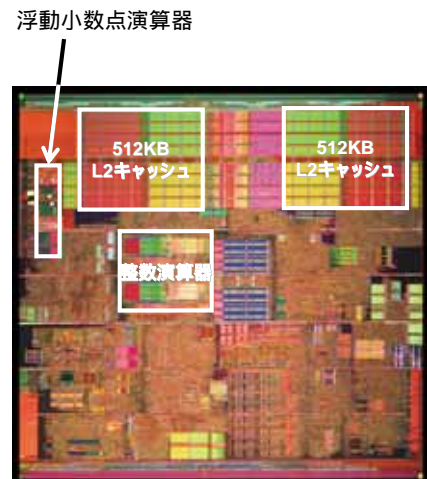


ペタフロップス超級スパコンの実現に向けて ～トランジスタを何に投資するか～



Cell (221mm² @90nm)

写真: SONY提供



Pentium4 (112mm² @90nm)

写真: Intel提供 22