

文部科学省研究振興局・(一社) HPCI コンソーシアム・(一財) 高度情報科学技術研究機構 主催
「京」の運用停止とポスト「京」への移行に向けた説明会 プログラム
～HPCI の今後の課題募集について～

日時：2018年1月24日(水) 14:00～16:00

会場：TKP 東京駅日本橋カンファレンスセンター・ホール 4A

プログラム

1. 趣旨説明
一般社団法人 HPCI コンソーシアム 理事長 中島浩
2. ポスト「京」の開発計画等について
文部科学省研究振興局参事官(情報担当) 原克彦
3. HPCI の今後の課題募集と利用支援について
一般財団法人高度情報科学技術研究機構 神戸センター センター長 平山俊雄
4. 情報基盤センター等が運用するスパコンの整備状況と整備計画について
東京大学 情報基盤センター センター長 中村宏 氏
5. ポスト「京」の開発状況について
理化学研究所 計算科学研究機構 フラッグシップ 2020 プロジェクト
プロジェクトリーダー 石川 裕 氏、副プロジェクトリーダー 佐藤三久 氏
富士通株式会社 次世代テクニカルコンピューティング開発本部 本部長 新庄直樹 氏
6. HPCI コンソーシアムとしての検討状況
一般社団法人 HPCI コンソーシアム 副理事長 加藤千幸
7. 意見交換

配布資料

- 資料 1： 「京」の運用停止とポスト「京」への移行に向けた説明会 プログラム
資料 2： ポスト「京」の開発計画等について
資料 3： HPCI の今後の課題募集と利用支援について
資料 4： 情報基盤センター等が運用するスパコンの整備状況と整備計画について
資料 5-1： ポスト「京」仕様公開について
資料 5-2： ポスト「京」開発の取り組み - Arm HPC エコシステムの形成-
資料 6-1： HPCI コンソーシアムとしての検討状況
資料 6-2： フラッグシップ計算機停止期間における HPCI の資源提供の在り方と
ポスト「京」への移行に関する調査・検討報告書(案)
資料 7： 「京」の運用停止とポスト「京」への移行に向けた説明会に関するアンケート
参考資料： 「京」、HPCI 及びポスト「京」に関する今後のスケジュール

ポスト「京」仕様公開について

理化学研究所 計算科学研究機構
平成30年1月24日

ポスト「京」情報公開 & 性能推定および最適化環境 & Early Access Program

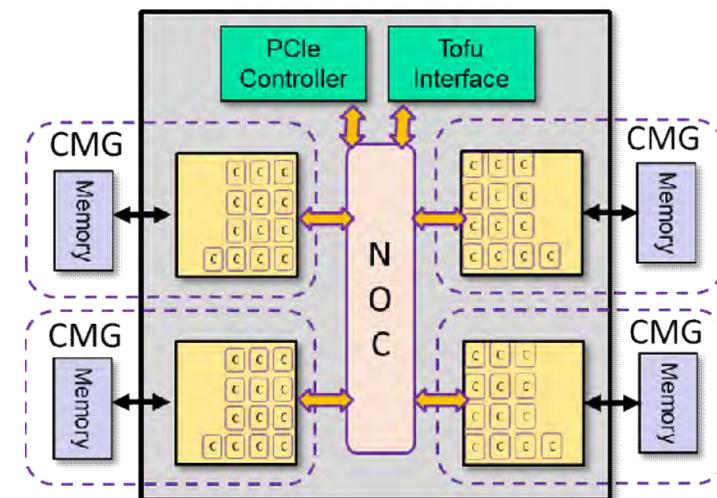
NOW



- 現在、理研AICS性能シミュレータ利用可能。ただし今まで詳細設計を通してターゲットアプリケーションの性能推定と共に富士通製コンパイラの課題を洗い出し改善してきている。アプリケーション開発者向けにコンパイラが提供されるのは2018年春を予定しているがその成熟度は途上であり、その後もコンパイラの改善が行われていく
- 2018年Q2、最適化手引き執筆開始 & 順次公開予定
- 2020年Q2、Early Access Program開始予定
- 2021年Q1/Q2、一般利用開始予定

ポスト「京」ハードウェア概要

CPUアーキテクチャ	Armv8-A + SVE
富士通拡張	セクタキャッシュ
	ハードウェアバリア
	プリフェッチ
SIMD幅	512 bit
計算コア数	48
ネットワークトポロジ	6次元mesh/torus
階層ストレージ	第1階層：SSD 第2階層：HDD 第3階層：検討中



注:

- CMG (Core Memory Group), NUMA Nodeのこと
- NOC (Network on Chip)

注：ノードは計算ノードと計算兼I/Oノードから構成され、計算兼I/OノードにSSDが装備される。
 計算ノードにはOS処理用に計算のコアに加えて2つのコア（アシスタントコアと呼ぶ）が搭載される。
 計算兼I/OノードにはOSおよびI/O処理用に計算のコアに加えて4つのコア（アシスタントコアと呼ぶ）が搭載される。

「京」で稼働しているアプリケーションのポスト「京」への移植では、1CMG当たり1MPIプロセスを想定するのが適当

ポスト「京」プログラミング環境概要

- **プログラミング言語・コンパイラ (富士通提供)**

- Fortran2008&Fortran2018サブセット
- C11&GNU拡張仕様・Clang拡張仕様
- C++14&C++17サブセット&GNU拡張仕様・Clang拡張仕様
- OpenMP 4.5 &OpenMP 5.0サブセット
- Java

さらにコンパイラとしてGCC, LLVMも利用可能予定

- **並列拡張言語&Domain Specific Library (理研提供)**

- XcalableMP XcalableMPは筑波大・東大が運用するOakforest-PACS上でも稼働している。
- FDPS (Framework for Developing Particle Simulator)

- **プロセス・スレッドライブラリ (理研提供)**

- PiP (Process in Process)

- **スクリプト言語**

- 採用予定のLinuxディストリビューションで配布される各種スクリプト言語利用可能予定
 - 例 : Python+NumPy, SciPy

- **通信ライブラリ**

- MPI 3.1&MPI4.0サブセット
 - Open MPIベース(富士通提供) 、MPICH (理研提供)
- 低レベル通信ライブラリ
 - uTofu(富士通提供) 、LLC(理研提供)

- **ファイルI/Oライブラリ (理研提供)**

- pnetCDF, DTF, FTAR

- **科学技術計算用ライブラリ**

- BLAS, LAPACK, ScaLAPACK, SSL II (富士通提供)
- EigenEXA, Batched BLAS (理研提供)

- **プログラム開発支援ソフトウェア (富士通提供)**

- プロファイラ、デバッガ、GUI環境

ポスト「京」その他ソフトウェア概要

- **バッチジョブシステム (富士通提供)**

- Technical Computing Suite
 - 「京」コンピュータ上のバッチジョブシステムの後継

- **オープンソースライブラリ、ツール、アプリケーション等**

- Red Hat系 (CentOSもしくははRHEL for Arm, 提供バージョンは現行 Armバージョン以降)ディストリビューションソフトウェアが利用可能
- その他のオープンソースや商用アプリケーションの対応を検討するために「京」ユーザーにアンケート実施中 (2017年12月28日～2018年2月2日)

- **計算ノード上OSカーネル**

- Linux (RHEL系ディストリビューション採用予定)
- McKernel軽量カーネル (理研提供)
 - OSノイズをなくす、Linuxとは異なるメモリ管理機構によりLinuxよりも豊富なページサイズが選択可能

ユーザーはLinux Only実行環境、Linux + McKernel実行環境を指定できる。
McKernelは筑波大・東大が運用するOakforest-PACS上でも稼働している。

ターゲットアプリケーションの概要

2016年度報告書から抜粋



	名称	計算手法	コデザイン観点	問題設定
1	GENESIS	分子動力学法	局所および集団通信レイテンシ、演算性能	(多重ケース処理型計算) より効果的で安全な創薬候補物質のスクリーニングのため、全原子分子動力学シミュレーションにおいて、10万原子の計算を10万ケース行う。
2	Genomon	大容量データ解析	入出力、整数演算	(多重ケース処理型計算) 全ゲノムを対象にした解析を、一日あたり600検体行うことを目標にする。
3	GAMERA	非構造・構造格子ステンシル複合の有限要素法	通信・メモリバンド幅	(大規模単一処理型計算) 都市域の地盤歪の計算に該当する、1兆自由度の非構造格子有限要素モデルの非線形地盤地震動解析(120秒、12万時間ステップ)をターゲット問題とする。
4	NICAM+LETKF	構造格子ステンシル有限体積法+局所アンサンブル変換カルマンフィルタ法	通信・メモリバンド幅、入出力、SIMD幅	(多重ケース処理型計算+大規模単一処理型計算) 多重ケース処理型計算では、全球3.5km水平メッシュ鉛直94層、1024メンバーのアンサンブル気象計算結果と、衛星データを含む100万点規模の観測データとの同化を3時間毎に行ない、2ヶ月間分の同化シミュレーションを行う。大規模単一問題型計算では、全球220m水平メッシュ鉛直94層の大気シミュレーションを72時間分実行する。
5	NTChem	高精度分子起動法(疎+密行列算)	演算性能/SIMD幅/集団通信レイテンシ	(多重ケース処理型計算) 重点課題における高精度第一原理電子状態計算の典型的ケースを想定し、720原子、19680電子軌道の分子複合体20ケースをターゲット問題規模として設定。
6	ADVENTURE	非構造格子・有限要素法	通信・メモリバンド幅、SIMD幅	(多重ケース処理型計算) 複雑な形状の構造物の最適な全体設計を実現するため、有限要素法に基づく構造解析をモデル総自由度数15億規模、時間ステップ数1万の計算を、100ケース行う。
7	RSDFT	密度汎関数法(密行列計算)	演算性能/集団通信レイテンシ	(多重ケース処理型計算) 原子数11万・バンド数22万・SCF200回・ケース数24を想定して、SCF計算による構造最適化の計算を行う。
8	FFB	非構造格子・有限要素法	通信・メモリバンド幅 SIMD幅	(大規模単一処理型計算) 複雑な形状の構造物まわりの熱発生率、冷却・排気損失、ノッキング、サイクル変動等の予測の正確な評価を行うため、有限要素法に基づく約7000億要素・10万タイムステップの問題を想定する。
9	LQCD	構造格子経路積分モンテカルロ法	通信・メモリバンド幅、局所および集団通信レイテンシ	(大規模単一処理型計算) 素粒子から宇宙全体にわたる物質創成史を解明するため、クォークを 192^4 個の格子上の場として計算する。

アプリケーション開発者向け協力について

理化学研究所 計算科学研究機構

アプリケーション開発者向け協力内容

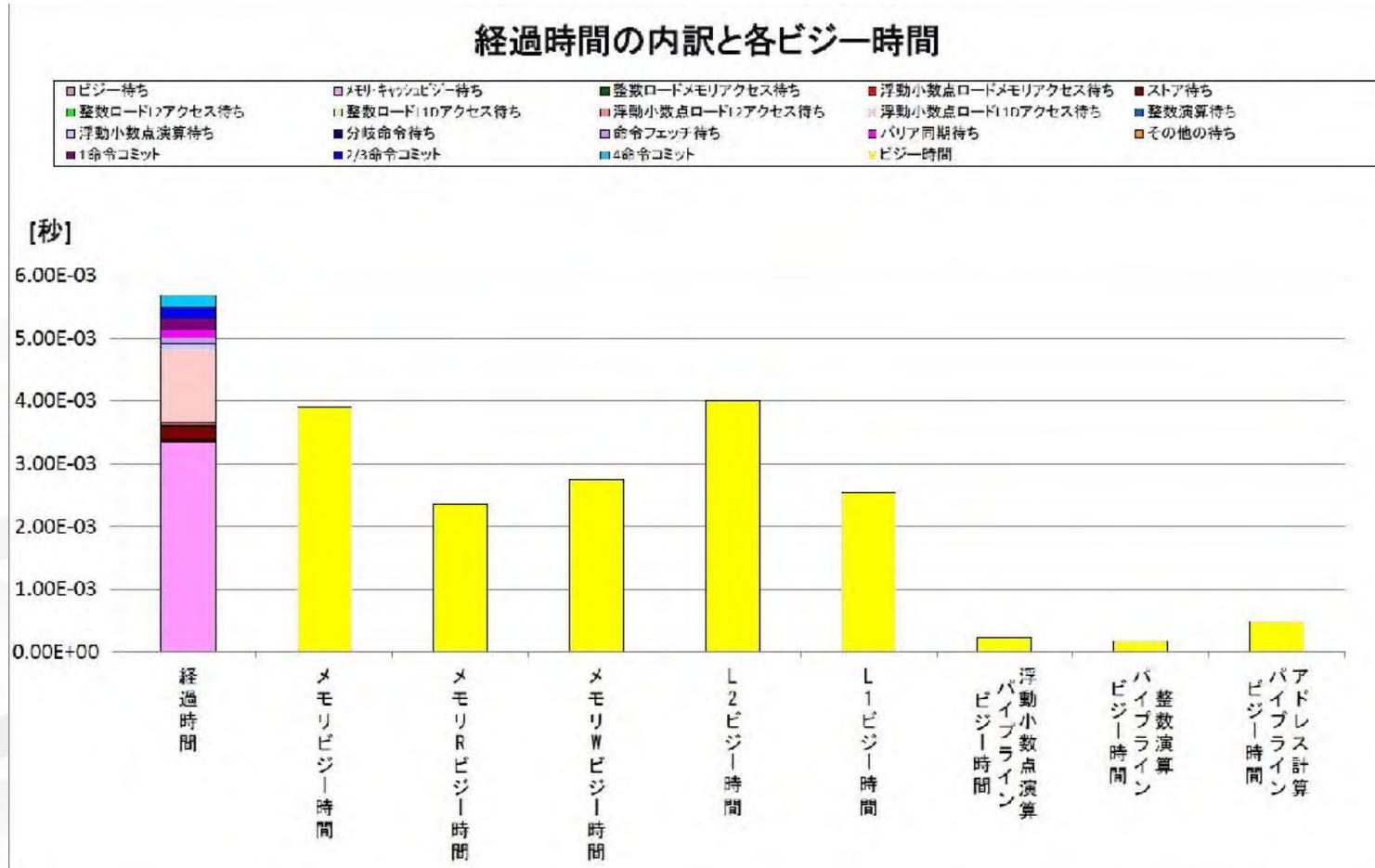
- **ポスト「京」で、自分のアプリの大まかな性能（小規模並列性能）を知りたい**
 - FX100でのプロファイル情報からポスト「京」の並列スレッド性能を推定するツールである、ポスト「京」性能推定ツールを用いた性能推定の方法について説明します。並列スレッド性能とアプリの通信性能モデルを用いて大まかな全体性能を推定します。
- **逐次の小規模なプログラムでもいいので、ポスト「京」での詳細な性能について知りたい。**
 - 理研シミュレータによる性能評価の方法について、説明します。また、最適化の手法等については、情報を提供します。
- **性能よりも、OSの機能やオープンソースソフトウェア(JavaやPerl, python等を含む)の準備状況について知りたい。**
 - 現時点の状況についての情報を提供するとともに、Armv8-Aのサーバーでの実行環境を提供します。これにより、テスト等が可能です。また、現在すでにポーティングされているオープンソースソフトウェア等の情報についても提供します。

ポスト「京」性能評価環境について

- 理化学研究所では、ポスト「京」向けのアプリケーションの開発に際し、性能改善度の評価や最適化の検討を行いたい方に、ポスト「京」の評価環境を提供します。
- 本評価環境は、理研で設置したサーバにログインして利用するもので、以下のツールが利用可能です。
 - 小規模FX100システムとFX100のプロファイルを用いたポスト「京」性能推定ツール：FX100のプロファイルを用いて、ポスト「京」での大まかなスレッド並列性能推定が可能。
 - 理研が開発したポスト「京」プロセッサ・シミュレータ：
小規模なプログラムの1ノードでの性能について、おおよその実行時間、コンパイルオプションによる実行時間の比較、キャッシュミス率や同時命令実行数などの情報が取得でき、最適化のための情報を得ることができます。（ただし、得られる実行時間は実機性能ではなく、同評価環境での相対的な違いを評価することになります）
 - ポスト「京」向けのコンパイラ
 - 富士通コンパイラ：Fortran, C, C++。ポスト「京」向けの最適化が可能
 - Armコンパイラ：LLVMベースのコンパイラ環境で、Armv8-A + SVE向けのコード生成が可能。C, C++ by Clang, Fortran by Flang
 - Armが開発したSVEエミュレータ：Armサーバー上でSVEの命令をエミュレーションできます。
 - Armサーバー：2018年夏ごろ利用予定です。

ポスト「京」性能推定ツール：実行例

- FX100のプロファイル情報から、ポスト「京」における性能を推定
 - 各ビジー時間が隠蔽された場合の最大性能を推定



ポスト「京」シミュレータ：命令レベルの実行情報

```
$ less m5out/stats.txt (抜粋)
```

```
----- Begin Simulation Statistics -----
sim_seconds                XXXXXXXX
host_inst_rate             717324
host_mem_usage             8939424
host_seconds               1.72
sim_insts                  1233947
system.mem_ctrls.bytes_read::cpu.inst 49408
system.mem_ctrls.bytes_read::cpu.data 72704
system.mem_ctrls.bytes_read::total    122112
system.cpu.vector_ext_num_insts       1026056
system.cpu.vector_ext_num_mem_insts   768768
system.cpu.vector_ext_num_loads       512000
system.cpu.vector_ext_num_stores      256768
system.cpu.Branches                23647
system.cpu.op_class::No_OpClass        1      0.00%
system.cpu.op_class::IntAlu            204676 16.56%
system.cpu.op_class::MemRead            1978   0.16%
system.cpu.op_class::MemWrite           2000   0.16%
system.cpu.op_class::VectorExtVFp      256768 20.78%
system.cpu.op_class::VectorExtMread    512000 41.43%
system.cpu.op_class::VectorExtMwrite   256768 20.78%
system.cpu.op_class::total             1235830
----- End Simulation Statistics -----
```

実行命令数や、実行時間など

```
# Number of seconds simulated
# Simulator instruction rate (inst/s)
# Number of bytes of host memory used
# Real time elapsed on the host
# Number of instructions simulated
# Number of bytes read from this memory
# Number of bytes read from this memory
# Number of bytes read from this memory
```

SIMD命令のより詳細な命令数も得られるが、ここでは省略

```
# Number of branches fetched
# Class of executed instruction
```

命令ミックス

ポスト「京」シミュレータ:サイクルレベルの実行例・実行情報

```
$ time /opt/gem5/bin/gem5-o3 ?c fadd.axf ?o 1000
...
bench1: rep:1000 n:2048
elaps: 0.000295 sec
res: 0.300000, ..., 614.400000
Exiting @ tick 352315516 because target called exit()
```

```
real    0m6.530s
user    0m6.314s
sys     0m0.147s
```

```
$ less m5out/stats.txt (抜粋)
```

```
----- Begin Simulation Statistics -----
sim_seconds          0.000331
sim_ticks            330850000
host_inst_rate       213274
host_seconds         5.79
sim_insts            1233907
system.mem_ctrls.bw_total::total XXXXXXXXXX
system.cpu.branchPred.BTHitPct   XXXXXXXXXX
system.cpu.numCycles              XXXXXXXXXX
system.cpu.rename.ROBFullEvents  XXXXXXXXXX
system.cpu.rename.IQFullEvents   XXXXXXXXXX
system.cpu.rename.LQFullEvents   XXXXXXXXXX
system.cpu.rename.SQFullEvents   XXXXXXXXXX
system.cpu.rename.FullRegisterEvents XXXXXXXXXX
system.cpu.iq.issued_per_cycle::0 XXXXXXXXXX
system.cpu.iq.issued_per_cycle::1 XXXXXXXXXX
system.cpu.iq.issued_per_cycle::2 XXXXXXXXXX
system.cpu.iq.issued_per_cycle::3 XXXXXXXXXX
system.cpu.iq.issued_per_cycle::4 XXXXXXXXXX
system.cpu.ipc              XXXXXXXXXX
system.cpu.dcache.ReadReq_miss_rate::total XXXXXXXXXX
system.cpu.dcache.WriteReq_miss_rate::total XXXXXXXXXX
system.cpu.dcache.overall_miss_rate::total XXXXXXXXXX
----- End Simulation Statistics -----
```

同じバイナリを、サイクルレベルシミュレータで実行。引数の与え方は同じ。

352usの実行に6.3sかかっており、約2万倍の時間がかかっている。

このケースでは富士通側のシミュレータと比べてサイクル数は約+2%。ただし、コンパイラオプションを変更したときに違いが大きくなる場合もあるので引き続き検証していく。

```
# number of instructions simulated
# Total bandwidth to/from this memory (bytes/s)
# BTB Hit Percentage
# number of cpu cycles simulated
# Number of times rename has blocked due to ROB full
# Number of times rename has blocked due to IQ full
# Number of times rename has blocked due to LQ full
# Number of times rename has blocked due to SQ full
# Number of times there has been no free registers
26.99% 26.99% # Number of insts issued each cycle
9.75% 36.74% # Number of insts issued each cycle
17.54% 54.27% # Number of insts issued each cycle
27.74% 82.01% # Number of insts issued each cycle
17.99% 100.00% # Number of insts issued each cycle
# IPC: Instructions Per Cycle
# miss rate for ReadReq accesses
# miss rate for WriteReq accesses
# miss rate for overall accesses
```

ポスト「京」性能評価環境の提供について



ポスト京性能評価環境とは

•理化学研究所では、ポスト「京」向けのアプリケーションの開発に際し、性能改善度の評価や最適化の検討を行いたい方に、ポスト「京」の評価環境を提供します。本評価環境は、理研で設置したサーバにログインして利用するもので、FX100のプロファイルを用いたポスト「京」性能推定ツール、ポスト「京」向けのコンパイラと理研が開発したポスト「京」プロセッサ・シミュレータで構成されます。並列スレッド性能とアプリの通信性能モデルを用いて大まかな全体性能が推定できます。さらに、ポスト「京」プロセッサ・シミュレータの利用により小規模なプログラムの1ノードでの性能について、おおよその実行時間、コンパイルオプションによる実行時間の比較、キャッシュミス率や同時命令実行数などの情報が取得でき、最適化のための情報を得ることができます。（ただし、ご提供する評価環境は、実行時間は実機性能ではなく、同評価環境での相対的な違いを評価するためのものであるため、他プラットフォームとの性能比較には不十分なものであることにご留意願います。）



利用対象者

•HPCユーザーで、すでにプログラムの開発を進めている方等で、ポスト「京」に向けたプログラムの開発あるいは最適化の計画を持っているグループ

※利用にあたっての手続きは、実施課題グループ単位を対象に行います。

※システム開発に関係する企業の方には利用いただけません。

重点課題実施機関ならびに萌芽的課題実施機関の方々は、すでにアナウンスされている手続きをご利用ください



必要な手続き

- ポスト「京」性能評価環境の利用にあたっては、対象プログラムの開発計画書を提出していただき、理研および富士通株式会社との秘密保持契約を締結のうえ、アカウントの申請が必要です。
- 今後のポスト「京」プロジェクトへのフィードバックのため、利用後は実施報告書の提出をお願い致します。
- 利用を希望される方、より詳細な情報を知りたい方は、以下の問い合わせ先までご連絡ください。



本件に関する問い合わせ先

- postk-dev-support@ml.riken.jp（理化学研究所 計算科学研究機構 フラッグシップ2020プロジェクト 性能評価環境担当）

ポスト「京」開発の取り組み - Arm HPCエコシステムの形成 -

富士通株式会社

次世代テクニカルコンピューティング開発本部

新庄 直樹

2018.1.24

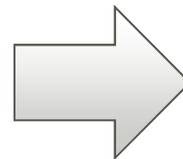
■ Arm HPCエコシステムの重要性

- ポスト京運用開始後すぐ成果創出できるよう、環境準備が重要
- 現状まだThunderX2(SVE無し)の環境作りが始まった段階

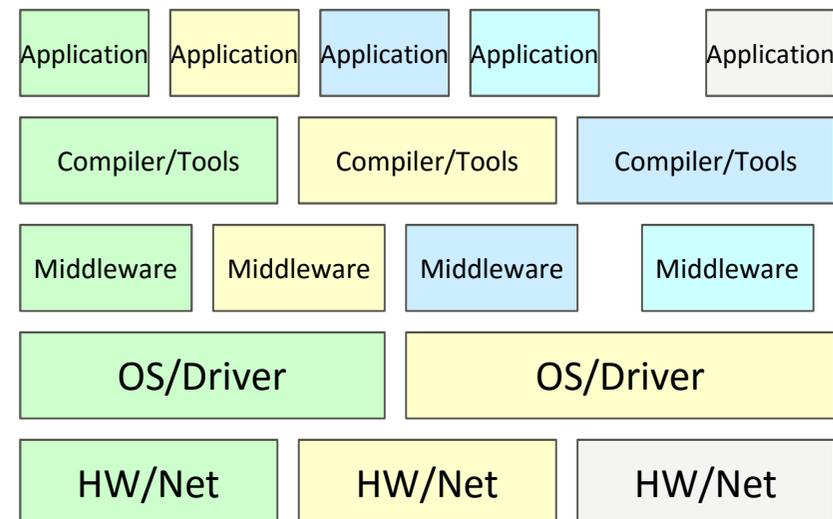
■ Arm HPCエコシステム形成にむけた手順

- **Arm HPCシステム環境整備 ←コミュニティとの連携が重要**
- 市場形成
- 市場拡大、コモディティプラットフォームとしての地位確立

シングルベンダーによる垂直統合
(京)



マルチベンダーによる水平協業(ゴール)



Arm HPCエコシステム形成に向けた連携

■ Arm

- Linux, GCCのSVE対応他、OpenHPCのArm対応など積極的にArm HPCエコシステム形成に貢献

<https://developer.arm.com/hpc>

■ Linaro

- Arm基本ソフト(Linux Kernel, glibc, GCC他)の標準化とUpstream
 - Arm HPCにおけるバイナリレベルでのポータビリティ確保
 - SVE対応ソフトのOSSへのUpstream、普及推進
- <https://www.linaro.org/sig/hpc/>



■ OpenHPC

- PCクラスタソフトの標準化 (IAとArm間のソフトウェアポータビリティ確保による相互補完)
- 配布の現状
 - 2016/11: v1.2 for Arm Tech. Preview版が配布
 - 2017/11: v1.3.3 for Arm 通常版配布

<http://www.openhpc.community/>



■ 富士通

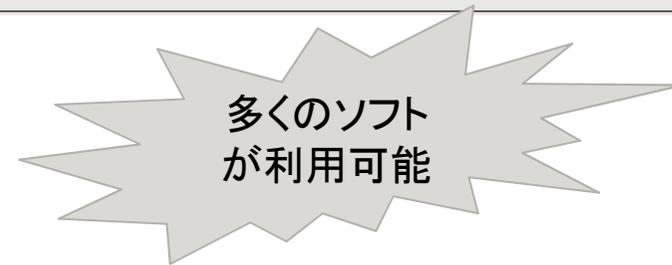
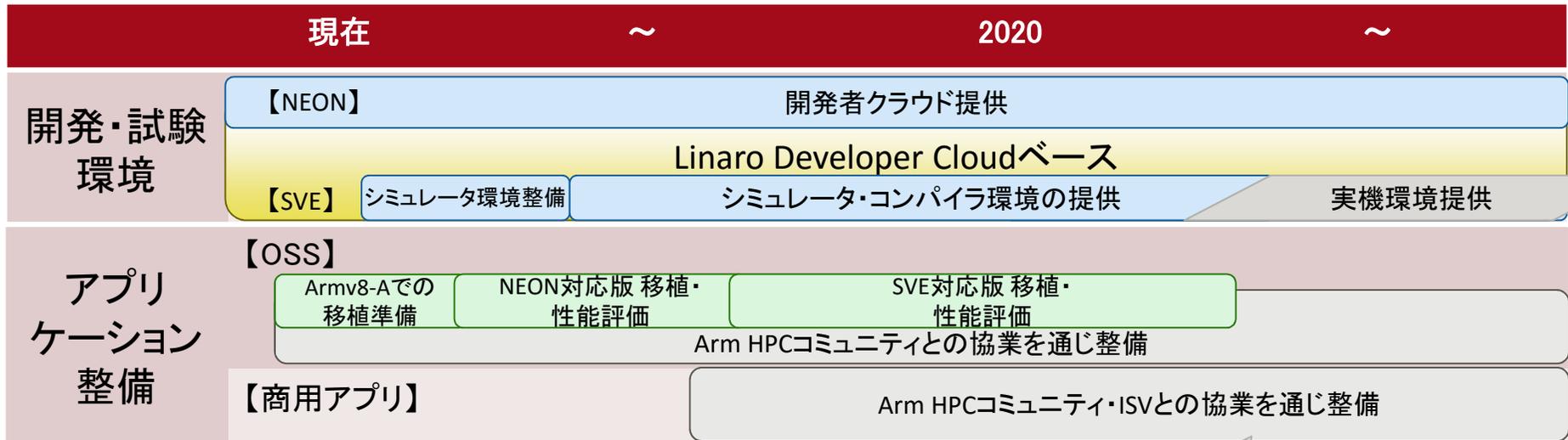
- HPCの経験・技術をコミュニティに展開
→Arm HPCエコシステムの環境整備
- 最新で強力なコンパイラの早期整備・展開と利用環境の整備

<http://www.openhpc.community/about-us/participants/>

富士通のArm HPCシステムの環境整備の取組み



■ コミュニティとの連携と環境整備推進のイメージ



■ ポイント

- PCクラスタで動作するものは再コンパイルで動作可能とする
- Arm向けソフトの拡大とバイナリ互換性の維持
 - OS含め再コンパイル不要(バイナリ互換)を維持
 - SVE対応を含めたソフトウェア動作検証環境の整備推進(強力なコンパイラサポート)

■ Linaro

- QEMU(アーキシミュレータ)のSVE対応
- LLVM(コンパイラ基盤)への富士通の最適化技術の導入



■ OpenHPC

- OSSパッケージのArm対応
 - PLASMA (並列線形計算)/SCOTCH (PT-SCOTCH, Graph処理)/SLEPc (固有値問題計算)
- Orchestration機能の大規模化・RAS機能の強化
 - Orchestration機能: システムのインストール、設定、管理機能
- TSC(Technical Steering Committee)に参画予定



■ Open MPI

- Arm対応修正、障害修正など、コミュニティ活動を継続
 - MPI 3.x、4.x...



<https://www.open-mpi.org/>

■ Linuxディストリビュータ(RedHat/SUSE/Canonicalなど)

- SVE対応等HPC向け機能のサポート推進(カーネル、コンパイラ、ライブラリ等)

バイナリ互換性確保(Arm, Linaro)

■ OSレベルでのバイナリ互換性

- ArmとLinaro他が協力しArmベースのサーバ実現のための仕様を策定
 - SBSA(Server Base System Architecture)
 - SBBR(Server Base Boot Requirements)
- RedHat, SUSE等Armv8-A向けディストリビューションが改変なく利用可能

■ システムソフトウェアレベルでのバイナリ互換性

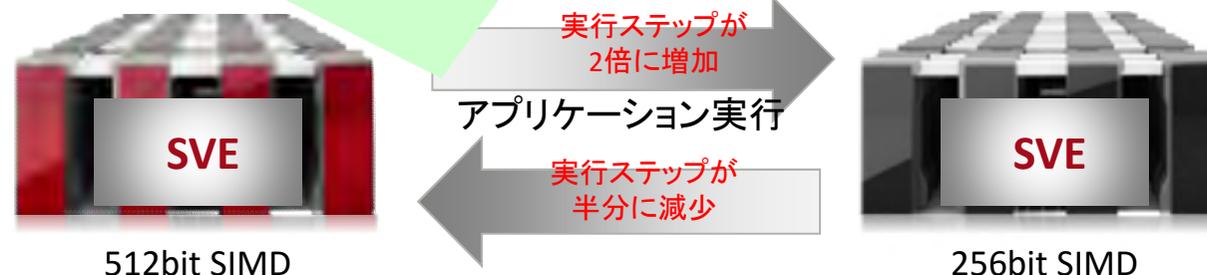
- LinaroでArm向けHPCシステムソフトスタックを整備

■ SIMD幅が異なるシステムでのバイナリ互換性

- Armが、Scalable Vector Extension(SVE)仕様を策定

実行バイナリ互換性

実行バイナリはハードのVL長とは独立、実行時にVL長を設定



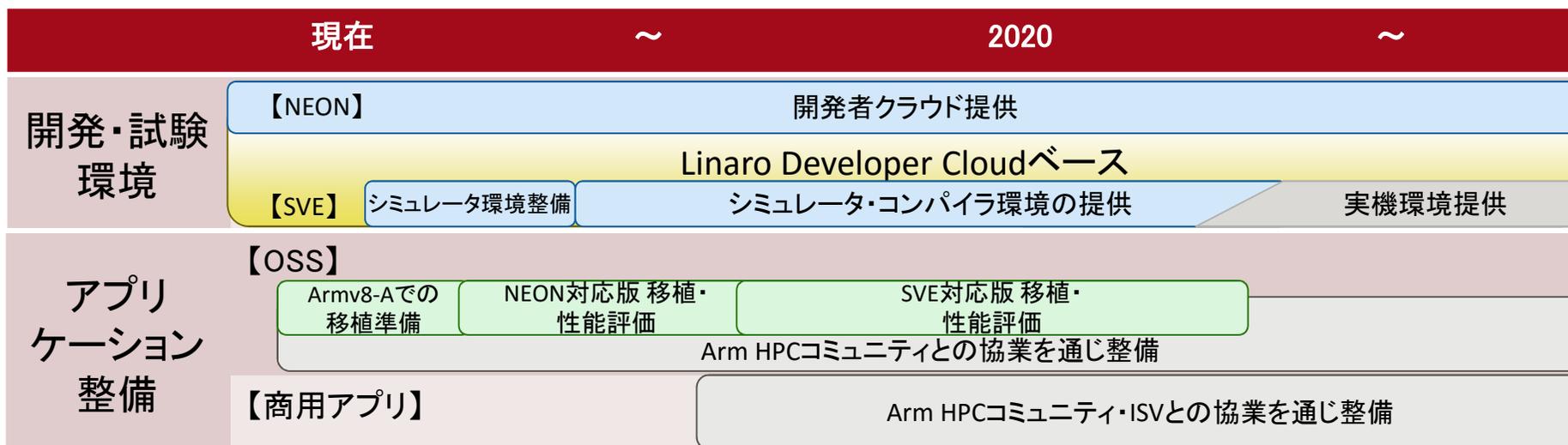
コミュニティにおけるソフトウェア動作検証と移植推進 FUJITSU

■ ソフトウェア動作検証と移植推進のための施策

- Arm HPC User Group: アプリ移植に関する情報集約(次頁)
- Linaro Developer Cloud: 簡易に使える実行環境提供(次次頁)

■ SVE対応を含めたシステムソフト環境の整備

- Linaro: Arm版Linux Kernel, glibc, GCCを含めた基本ソフトは各OSSコミュニティにUpstream
- SVE対応ソフトウェア移植推進と普及推進
 - LinaroによるQEMUのSVE対応(富士通からのリクエストによる)
 - Linaro Developer Cloudリソースを使ったSVE対応QEMUによる実行環境提供



Linaro Developer Cloudによる動作検証・移植推進

<https://www.linaro.cloud/>



- オースチン(USA)、ケンブリッジ(UK)、上海(中国)の3拠点
 - Linaroメンバー企業により構築
- 今後、日本を含め6拠点到拡大予定
 - 日本は、富士通などが協力
- 現在、LinaroのOSS開発(OpenStack, DPDK*等)、OpenHPC検証向けにLinaro HPC SIGメンバー(※)が利用中
 - 今後、メンバー外の利用も計画中

※ Linaro HPC SIG: HPC特化型のグループでLinaroメンバー外からも参加(<https://www.linaro.org/sig/hpc/>)

* Data Plane Development Kit (DPDK): a set of data plane libraries and NIC drivers that provide a programming framework for fast, high speed network packet processing on general purpose processors.

■ Armエコシステム構築への取り組み

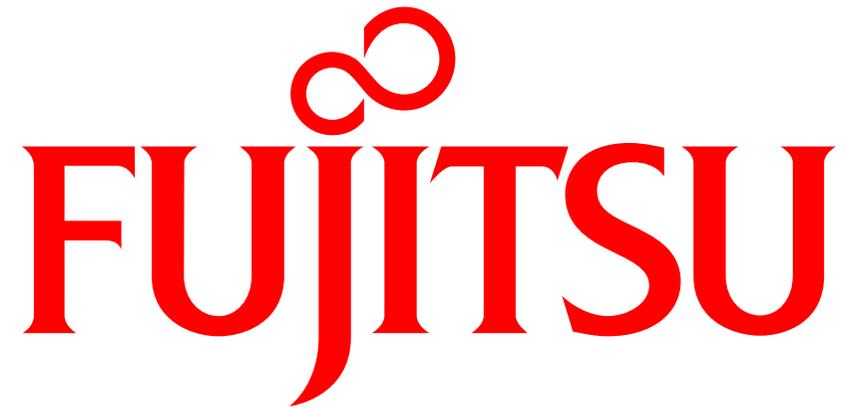
■ コミュニティと連携・協力して積極的に推進

■ Arm HPC普及に向けた情報発信の推進

2017年実績

- 2017/7: Linaro 汐留ワークショップ: ARM IoT クラウド& セキュリティ
 - 富士通のArm HPCエコシステムに向けた取り組みの紹介
- 2017/9: **GoingArm** workshopにおける富士通のArm HPCプロモーション
- 2017/11: SC17におけるArm HPCプロモーション
 - Armの展示ブースにおける富士通のSVE対応Arm コンパイラのデモンストレーション
 - Arm HPC User Group Session at 2017における富士通のArm HPCプロモーション
 - SC17 Technical Program: Arm Ecosystem Panel においてパネリストとして参画
- 2017/12: Arm HPC Workshop in Japan (RIKEN AICS and Linaro)
 - 5件の講演とスポンサ協力

今後も積極的に推進していきます！



shaping tomorrow with you

「京」、HPCI及びポスト「京」に関する今後のスケジュール(ポスト「京」12か月延伸ケース)

参考資料

	2016年度	2017年度	2018年度	2019年度	2020年度	2021年度	2022年度-	関係する資料
「京」の運用	運用							-
「京」課題	H28A	H29A	H30A	未定				資料3
		H28B	H29B	H30B				
ポスト「京」システム開発	詳細設計				製造(量産)	設置・調整	運用	資料2
	コスト・性能評価(文科) ■ 中間評価(文科) ◆ ◆ 中間評価(CSTI)							
ポスト「京」システム情報開示	重点課題実施機関向けコデザイン情報							資料5-1
	重点課題実施機関向けシミュレータ環境の提供							
	萌芽的課題実施機関向けシミュレータ環境の提供					Early Access Program		
	HPCIユーザ向け性能評価環境の提供							
ポスト「京」システム情報公開		Arm v8A+SVE	最適化手引き執筆開始&順次公開					資料5-1
			ノード仕様・全体性能					
ポスト「京」重点課題アプリ開発	本格実施フェーズ				成果創出フェーズ			-
HPCI第2階層の整備状況と計画	各大学及び研究機関における計画に基づき適切に整備 (マシン数が多いためここでは省略)							資料4
HPCI第2階層の課題	H28HPCI	H29HPCI	H30HPCI	H31HPCI	H32HPCI	H33HPCI		資料3